

République Algérienne Démocratique et Populaire
Ministre de l'enseignement supérieur et de la recherche scientifique

Université Frères Mentouri Constantine 1
Faculté des Sciences de la Technologie
Département d'Electronique

Thèse

Présentée pour obtenir
Le grade de **DOCTEUR EN SCIENCE** en électronique
(Spécialité : Microélectronique)

Par

Mourad BELLA

Ingénieur d'état en Electronique, Magister en Electronique

**Contribution à l'étude du transport
quantique et des performances
fréquentielles de DGMOS nanométriques**

Soutenue publiquement le 13/04/2017 devant le jury :

Président :	Azzedine BELLEL	Professeur à l'université Constantine1
Rapporteur :	Saida LATRECHE	Professeur à l'université Constantine1
Examineurs :	Samia BOUHEDJA	Professeur à l'université Constantine 3
	Mourad ZAABAT	Professeur à l'université Oum El-Bouaghi
	Fouad KERROUR	M.C. (A) à l'université Constantine1

Remerciement

Les travaux présentés dans cette thèse ont été effectués au sein du Laboratoire **LHS** (Laboratoire d'Hyperfréquence et Semi-conducteur), de l'Université de Constantine 1, sous la direction de Madame **Saida Latreche**, Professeur au Département d'Electronique de l'Université Frères Mentouri Constantine1.

Mes remerciements, avant tout, à **DIEU** tout puissant pour la volonté, la santé et la patience qu'il m'a données durant toutes ces longues années d'études afin que je puisse arriver à ce stade.

Toute ma gratitude va à ma directrice de thèse, **Saida Latreche**, Professeur à l'université Frères Mentouri Constantine1, dont l'encadrement très professionnel, la présence et les encouragements constants m'ont permis de mener cette thèse à son terme. Je voudrais qu'elle trouve ici toute l'expression de ma reconnaissance.

Je souhaite remercier vivement Monsieur **Azzedine BELLEL**, Professeur à l'université Frères Mentouri Constantine1, pour l'honneur qu'il m'a fait d'accepter de présider le jury de cette thèse.

Je tiens à exprimer ma profonde gratitude envers Monsieur **Fouad KERROUR**, M.C.(A) à l'université Frères Mentouri Constantine1, pour avoir accepté de juger ce travail.

Madame **Samia BOUHEDJA** Professeur à l'Université Rabeh Bitat Constantine 3 et monsieur **Mourad ZAABAT** Professeur à l'Université Larbi ben Mhidi de Oum El Bouaghi, trouvent ici l'expression de mes plus vifs remerciements pour avoir accepté de participer au jury de soutenance et pour l'intérêt qu'ils ont bien voulu porter à ce travail.

Enfin, je ne terminerai pas sans remercier toutes les personnes, qui ont contribué, à divers titres, au bon déroulement de cette thèse et en particulier l'ensemble des membres du laboratoire **LHS**.

Tables des matières

Introduction générale	01
Chapitre 1 : Les transistors MOS : Etat de l'art, Challenges, Limitations et Applications en Oscillateur RF	
1. Introduction	05
2. Modélisation physique du silicium	05
2.1. Structure de bandes	05
2.2. Propriétés quantiques	07
3. Evolution de la technologie CMOS	08
4. Nœuds technologiques	09
5. Contraintes technologiques pour le futur	10
6. Le transistor MOSFET : principe de fonctionnement	11
6.1. Historique	11
6.2. Structure du MOSFET	11
6.3. Régime de fonctionnement du transistor	12
6.3.1. Le régime de déplétion	12
6.3.2. Le régime statique	13
6.3.2.1. Régime de faible d'inversion	13
6.3.2.2. Régime de forte inversion	15
6.3.2.3. Performances statiques d'un transistor	16
a. Caractéristiques I_{on}/I_{off}	16
b. Tension de seuil	16
6.3.3. Le régime dynamique	17
6.3.3.1. Modèle petit signal d'un transistor MOS en régime de saturation	17
a. Gamme des moyennes fréquences	18
b. Gamme des hautes fréquences	19
6.3.3.2. Modèle petit signal d'un transistor MOS en régime linéaire	20
7. La modélisation RF du transistor MOSFET	21
7.1. Le gain en courant	21
7.2. Fréquence de transition	21

7.3. Le gain de Masson et fréquence maximale d'oscillation	22
8. Réduction des dimensions des transistors MOS	23
8.1. Abaissement de la barrière de potentiel (DIBL)	23
8.2. Effet Tunnel	24
8.3. Confinement quantique	25
9. Les nouvelles solutions technologiques	27
9.1. Les transistor multi-grilles	27
a. Double Grilles (DGMOS)	27
b. trois grilles	28
c. quatre grilles (GAA- nanofil)	28
9.2. Les transistors MOSFET à base de matériaux High-k	29
10. Oscillateur RF	29
10.1. Oscillations sinusoïdales	30
10.2. Oscillateurs quasi sinusoïdaux	31
11. Oscillateur contrôlé en tension (VCO)	32
11.1. Catégories des VCOs	32
11.1.1. Oscillateur moins-résonateur	32
a. Oscillateur en anneau	32
b. Oscillateur de relaxation	32
11.1.2. Résonateur oscillateur	33
12. Conclusion	34
Références bibliographique du chapitre 1	35

Chapitre 2 : Transistor double grille (DGMOS) à canal court : modèle mathématique

1. Introduction	39
2. Transistor MOS double grille	39
3. Modèle considéré	40
3.1. Equation de Poisson	40
3.2. Equation de Schrödinger	41
4. Méthode de résolution adoptée	42
4.1. Discrétisation par la méthode des différences finie	42

4.2. Résolution de l'équation de Poisson	43
4.3. Conditions aux limites	44
4.3.1. Condition aux contacts	44
4.3.2. Condition aux autres frontières	45
4.4. Résolution de l'équation de Schrödinger	47
5. Modèle self-consistent (modèle auto-cohérent)	48
6. Transport dans les transistors MOS nanométriques : modèles physiques	49
6.1. Densité des électrons	49
6.2. Densité de courants	51
7. Méthodologie de résolution	53
8. Algorithme du Programme	53
9. Structure étudiée	56
10. Energie potentielle dans le DGMOS	57
11. Evolution de densité des électrons	60
12. Effet de l'épaisseur d'oxyde sur les caractéristiques électriques	63
13. Influence de la longueur du canal	64
14. Effet du travail de sortie du métal de grille	65
15. Conclusion	65
Références bibliographique du chapitre 2	67

Chapitre 3 : DGMOS intégrant un oxyde de grille de forte permittivité (High-k)

1. Introduction	70
2. Effet tunnel dans les transistors MOS	70
2.1. Courant tunnel Fowler-Nordheim	71
2.2. Courant tunnel indirect	72
2.3. Courant tunnel direct	72
3. Effet tunnel dans les transistors DGMOS	72
3.1. Transparence tunnel	73
3.2. Fréquence d'impact	73
3.3. Charge totale	74
3.4. Résultats de simulation	75

4. Matériau à forte permittivité	77
4.1. Limite de la réduction de l'épaisseur d'oxyde	77
4.2. Epaisseur d'Oxyde équivalent	79
4.3. Méthodes de dépôt des matériaux High-k	80
4.3.1. La méthode CVD	80
4.3.2. La méthode ALD	81
4.4. Compatibilité avec la technologie Silicium	82
4.4.1. Stabilité thermodynamique	82
4.4.2. Permittivité, bande interdite et hauteur de barrière	83
4.5. Quelques exemples de matériaux à forte permittivité	85
4.5.1. Oxyde d'Aluminium	85
4.5.2. Oxyde de Titane	85
4.5.3. Oxyde de Zirconium	85
4.5.4. Oxyde d'Hafnium	86
4.5.5. Oxyde d'Yttrium	86
5. Influence des matériaux High-k sur les caractéristiques électriques du transistor DGMOS	86
6. Conclusion	90
Références bibliographiques du chapitre 3	91

Chapitre 4 : Modélisation du bruit de phase dans les oscillateurs à base de transistor DGMOS

1. Introduction	95
2. Eléments de théorie sur les oscillateurs : des oscillateurs vers les nano-oscillateurs	95
2.1. Théorie des oscillations	95
2.2. Conditions fondamentales d'oscillation	96
2.3. Conditions de démarrage d'un oscillateur	96
2.4. Oscillateurs à circuit résonant de type LC : Oscillateur Colpitts	98
3. Le bruit dans les oscillateurs	99
3.1. Les sources de bruit	99
3.1.1. Bruit de diffusion	99
3.1.1.1. Bruit thermique	99

3.1.1.2.. Bruit quantique	100
3.1.1.3.Bruit d'électrons chauds	100
3.1.2. Bruit en excès	100
3.1.2.1. Le bruit de génération-recombinaison	100
3.1.2.2. Le bruit de scintillation	100
3.2. Introduction au bruit de phase	101
3.3. Le bruit de modulation de phase	103
4. Présentation de différentes modélisations du spectre de bruit de phase	104
4.1. Théorie de Leeson	104
4.2. Modèle d'Hajimiri	105
5. Oscillateur radio fréquence à base de DGMOS	109
5.1. DGMOS en regime dynamique	109
5.2. Présentation du circuit	111
5.3. Analyse temporelle de l'oscillateur considéré	112
5.4. Analyse de la fonction ISF	112
5.5. Modèle analytique	115
5.4. La linéarité du modèle	116
6. Conclusion	117
Références bibliographique du chapitre 4	118
Conclusion générale et perspectives	120

Introduction Générale

Introduction Générale

L'intégration complète des systèmes destinés aux applications de télécommunications sans fil et la réduction de la surface de silicium qu'ils occupent sont toujours les préoccupations principales des concepteurs de circuits en vue de réduire les coûts de fabrication. La diminution du coût est donc basée sur la réduction de la taille du transistor. Parmi les différents types de composants, les transistors à effet de champ sont des composants actifs utilisés pour la fabrication des circuits intégrés. En effet, le transistor est miniaturisé à chaque nœud technologique selon la loi de Moor's.

La réduction de la taille du transistor MOS s'accompagne d'une augmentation de la vitesse de fonctionnement et donc de sa fréquence, ceci qui correspond à des phénomènes favorables. Cependant, d'autres phénomènes non favorables apparaissent tels que : les effets quantiques, les courants de fuite à travers la grille, et l'effet DIBL (Drain Induced Barrier Lowering). Ces phénomènes perturbent de plus en plus le bon fonctionnement des transistors. La solution pour diminuer ces effets réside dans l'insertion d'une seconde grille (ou plusieurs grilles) autour du canal, c'est la : *technologie multi-grille*.

Cependant, la technologie multi-grille (transistor double grille) comme la technologie MOS à unique grille, présentent également des limites quand les dimensions du dispositif atteignent l'échelle nanométrique. Cette miniaturisation a une répercussion directe sur la réduction de l'épaisseur d'oxyde de silicium, qui joue le rôle du diélectrique de grille pour les transistors MOS. L'oxyde de silicium (SiO_2) atteint alors ses dimensions limites, donc il faut se tourner vers de nouvelles architectures. L'industrie des semi-conducteurs, guidée par sa 'feuille de route', ITRS (International Technology Roadmap for Semiconductors) doit alors s'orienter vers de nouvelles technologies : la *Technologie High-k*. Cette technologie est basée sur l'intégration de nouveaux matériaux dit à forte permittivité 'High-k', qui de part leur haute permittivité diélectrique permettent la réalisation d'oxydes de grille beaucoup plus épais que ceux en SiO_2 et assurent donc la limitation des courants de fuite de grille. Ces matériaux sont encore mal maîtrisés en comparaison avec l'oxyde de silicium (SiO_2).

Une application intéressante et très actuelle du transistor MOS concerne les oscillateurs et en particulièrement les oscillateurs contrôlés en tension (VCOs). Les oscillateurs VCOs de type Colpitts présentent d'excellentes performances en termes de bruit, une bonne stabilité en fréquence et une consommation faible. Ils répondent donc à des exigences circuit très intéressantes dans les télécommunications sans fil. En effet, le but de notre travail est

l'optimisation d'un transistor MOS à double grille afin de l'intégrer dans un oscillateur VCO de type Colpitts.

Le travail effectué dans cette thèse s'inscrit dans ce contexte, et il est organisé en quatre chapitres.

Le **Chapitre 1** présente une synthèse sur l'état de l'art relatif au sujet. Tout d'abord, le fonctionnement statique et dynamique du transistor MOS est brièvement rappelé. Ensuite, nous présentons les deux solutions technologiques considérées pour le remplacement du transistor MOS sur silicium massif en modifiant l'architecture du composant (technologie multi-grille) ou en adaptant l'architecture MOS 'SOI' (Substrat On Insulate) afin de poursuivre la miniaturisation des composants tout en améliorant leur efficacité : technologie multi grille et technologie 'High-k'. En dernier point, nous nous focalisons sur la description des oscillateurs radio fréquences (RF) et en particulier les oscillateurs contrôlés en tension (VCOs) de type LC.

Le **Chapitre 2** est consacré quand à lui, à une modélisation numérique du transistor MOS en architecture double grille (DGMOS). Les performances du transistor DGMOS sont déterminées à l'aide d'un code de simulation numérique bidimensionnel, basé sur la résolution auto-cohérente des équations de Poisson et de Schrödinger. Pour cela, nous utilisons le principe de discrétisation de la méthode des différences finies et les équations obtenues sont résolues par la méthode de Newton.

Dans le **Chapitre 3**, nous commençons par présenter et analyser les différents matériaux à haute permittivité (High-k) susceptibles de remplacer l'oxyde de Silicium. Une étude des propriétés électriques (le courant de drain en fonction des tensions d'alimentation) a été réalisée pour les deux matériaux les plus intéressants: l'oxyde d'Hafnium et l'oxyde de Zirconium. Ces matériaux High-k sont utilisés pour minimiser l'effet tunnel.

L'objet du **Chapitre 4** concerne l'intégration du transistor MOS double grille (DGMOS) dans les oscillateurs VCOs (Oscillateur Colpitts). Pour cela, un bref rappel sur la théorie des oscillateurs est d'abord présenté. Ensuite, les différentes sources de bruit de phase ainsi que les deux principales approches de modélisation du spectre de bruit de phase à savoir le modèle de Lesson et le modèle Hajimiri sont largement abordés. Une simulation du bruit de phase est alors entreprise ainsi que la détermination des instants sensibles aux perturbations reçues par le composant.

Le manuscrit se termine enfin par une conclusion générale résumant les principaux résultats obtenus au cours de cette étude, avant de proposer des perspectives à ce travail.

Chapitre 1

Les transistors MOS :
Etat de l'art, Challenges,
Limitations et Applications
en oscillateur RF

Sommaire du chapitre 1

1. Introduction

2. Modélisation physique du silicium

2.1. Structure de bandes

2.2. Propriétés quantiques

3. Evolution de la technologie CMOS

4. Nœuds technologiques

5. Contraintes technologique pour le futur

6. Le transistor MOSFET : principe de fonctionnement

6.1. Historique

6.2. Structure du MOSFET

6.3. Régime de fonctionnement du transistor :

6.3.1. Le régime de déplétion

6.3.2. Le régime statique

6.3.2.1. Régime de faible d'inversion

6.3.2.2. Régime de forte d'inversion

6.3.2.3. Performances statiques d'un transistor

a. Caractéristiques I_{on}/I_{off}

b. Tension de seuil

6.3.3. Le régime dynamique

6.3.3.1. Modèle petit signal d'un transistor MOS en régime de saturation

a. Gamme des moyennes fréquences

b. Gamme des hautes fréquences

6.3.3.2. Modèle petit signal d'un transistor MOS en régime linéaire

7. La modélisation RF du transistor MOSFET

1.7.1. Le gain en courant

1.7.2. Fréquence de transition

1.7.3. Le gain de Masson et fréquence maximale d'oscillation

8. Réduction des dimensions des transistors MOS

1.8.1. Abaissement de la barrière de potentiel (DIBL)

1.8.2. Effet Tunnel

1.8.3. Confinement quantique

9. Les nouvelles solutions technologiques

9.1. Les transistor multi-grilles

- a. Double Grilles
- b. trois grilles
- c. quatre grilles (GAA- nanofil)

9.2. Les transistors MOSFET à base de matériaux High-k

10. Oscillateur RF

10.1. Oscillateurs harmoniques

10.2. Oscillateurs quasi sinusoïdaux

11. Oscillateur contrôlé en tension (VCO)

11.1. Catégories des VCOs

11.1.1. Oscillateur moins-résonateur

- a. Oscillateur en anneau
- b. Oscillateur de relaxation

11.1.2. Résonateur oscillateur

12. Conclusion

Références bibliographique du chapitre 1

1. Introduction

Dans ce chapitre, nous commençons par présenter l'évolution de la technologie CMOS ainsi que les contraintes prévues pour les générations futures. Nous verrons ensuite le comportement du transistor MOS dans ses différents régimes de fonctionnement.

En effet, la miniaturisation des transistors MOS permet l'augmentation de la densité d'intégration, la réduction de coûts de fabrication et la réduction de la consommation. Cependant la réduction de la géométrie des transistors MOS crée des phénomènes néfastes de natures physique et quantique, tels que le confinement quantique et les effets de canaux courts. Nous présentons ainsi, les différentes solutions technologiques (technologies innovantes) adaptées pour minimiser ces effets telles que : Les architectures multi-grilles et les matériaux à fortes permittivités (High-k) qui peuvent remplacer l'oxyde de silicium SiO₂ pour poursuivre la miniaturisation.

L'application circuit visée par cette thèse est la conception d'oscillateurs Radio Fréquences (RF) à base de transistor DGMOS.

Dans ce sens, nous terminons ce chapitre par une présentation d'oscillateurs RF : l'oscillateur contrôlé en tension (VCO).

2. Propriétés physique du Silicium

2.1. Structure de bandes

La bande de valence du silicium, présentée en Figure 1.1 est modélisée de façon simple par deux vallées sphériques. Chacune est caractérisée par une masse effective m^* (trous lourds $m^* = m_{hh} = 1,08 \times m_0$ et trous légers $m^* = m_{lh} = 0,24 \times m_0$, où m_0 représente la masse des électrons libres). Les relations de dispersion associées sont de la forme :

$$E(1 + \alpha \cdot E) = \frac{\hbar^2 k^2}{2 \cdot m^*} \quad (1.1)$$

Où :

- α : Coefficient de non parabolicité.
- \hbar : Constante de Plank, $\hbar = 1.054 \cdot 10^{-34}$ kg.m⁻²/s.
- k : Vecteur d'onde.
- E : Energie cinétique.

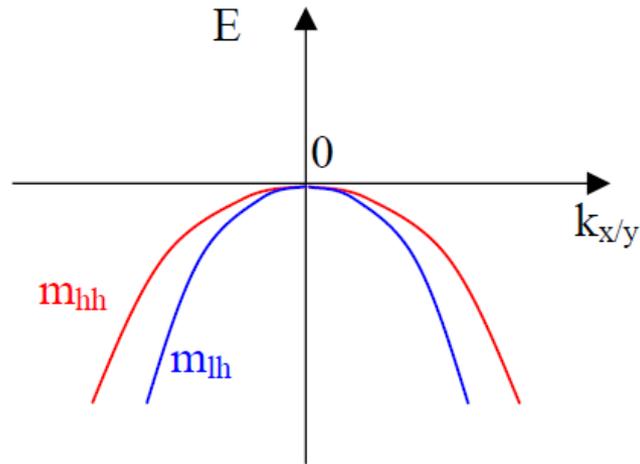


Figure 1.1. Bandes de valence du Silicium. trous lourd (m_{hh}) et trous légers (m_{lh}) [Sze'07]

L'origine de l'échelle des énergies est fixée au sommet de la bande de valence à $k=0$.

Le minimum de la bande de conduction se trouve dans la direction $[100]$ à 85 % du bord de la zone de Brillouin (figure 1.2) [Simonetti'02, Martin'05]. La largeur de bande interdite à température ambiante est égale $E_G = 1.12$ eV et augmente faiblement quand la température diminue.

La figure 1.2 indique les points particuliers et directions privilégiées de la première Zone Brillouin du réseau : les point Γ (0,0,0), X (1,0,0) et L (1,1,1), et les directions Δ $[100]$, Σ $[110]$ et Λ $[111]$.

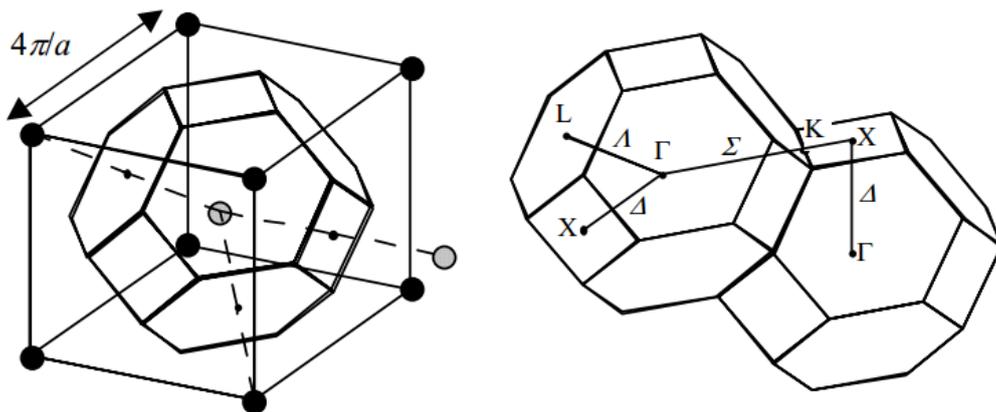


Figure 1.2. Première zone de Brillouin d'un cristal cubique. Points et directions privilégiées [Mathieu'98].

Comme le silicium a une structure cubique, il existe six directions équivalentes qui sont (1,0,0), (-1,0,0), (0,1,0), (0,-1,0), (0,0,1) et (0,0,-1). La bande de conduction présente donc six minima équivalents, on dit que le silicium est un semi-conducteur multi-vallée (six vallées) (figure 1.3). La masse effective dépend de la direction cristallographique considérée.

Pour chacune des 6 vallées, on aura une masse longitudinale ($m_l=0.98m_e$), qui décrit le mouvement parallèle à l'axe [100] et deux masses transverses ($m_t=0.19m_e$), qui décrivent le mouvement perpendiculaire à l'axe [100] [csidoc, docinsa].

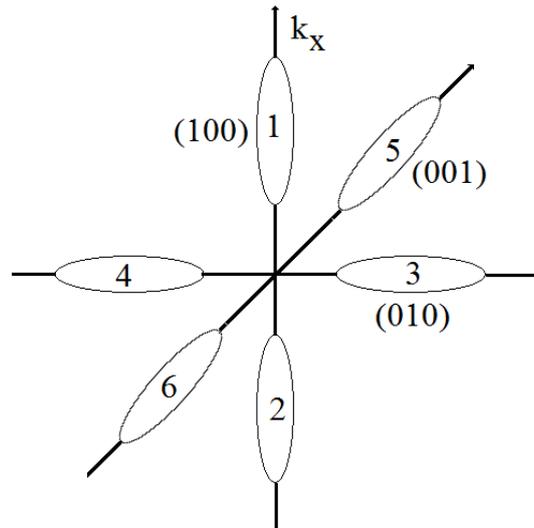


Figure 1. 3 . Les six vallées équivalentes de la bande de conduction du silicium.

2.2. Propriétés quantiques [Dumas'08]

Dans ces structures de petite taille, les électrons peuvent être confinés (localisés) dans un puits de potentiel dont la hauteur de barrière est considérée infinie si la taille de la nanostructure est du même ordre de grandeur que la longueur d'onde du porteur de charge de la bande de conduction ou de valence. Leur mouvement est alors conditionné par les réflexions sur les faces du « puits » et leur énergie est quantifiée. Ce confinement a pour conséquence une discrétisation des niveaux d'énergie, donnée par l'équation 1.2.

$$E_n = \frac{n^2 \pi^2 \hbar^2}{2mL^2} \quad (1.2)$$

Où :

- n : un nombre quantique entier (n=1, 2, 3, ...).
- m : masse de la particule.

- L : largeur du puits.

Un exemple de confinement est donné pour un nano-cristal de Si de taille nanométrique dans une couche d'oxyde SiO₂ qui constituera les barrières des puits de potentiel confinant l'électron.

3. Evolution de la technologie CMOS

L'évolution de la technologie CMOS implique la réduction des dimensions caractéristiques des composants (longueur de grille, épaisseur d'oxyde...), dans le but de réduire la surface de silicium de la puce ; ce qui en termes de coût est bénéfique car on améliore à la fois la densité d'intégration et la rapidité des circuits.

En 1965 [Moore'65], Gordon Moore a formulé des hypothèses sur les progrès technologiques concernant la fabrication des circuits intégrés. Il publia sa célèbre « loi de Moore's » (figure 1.4) qui permet par la suite de mesurer l'évolution extrêmement rapide du nombre de transistors inclus dans une puce. En 1975, Moore annonce que le nombre de transistors contenus dans les microprocesseurs double tous les 18 mois [Pregaldiny'03, Bernardini'04].

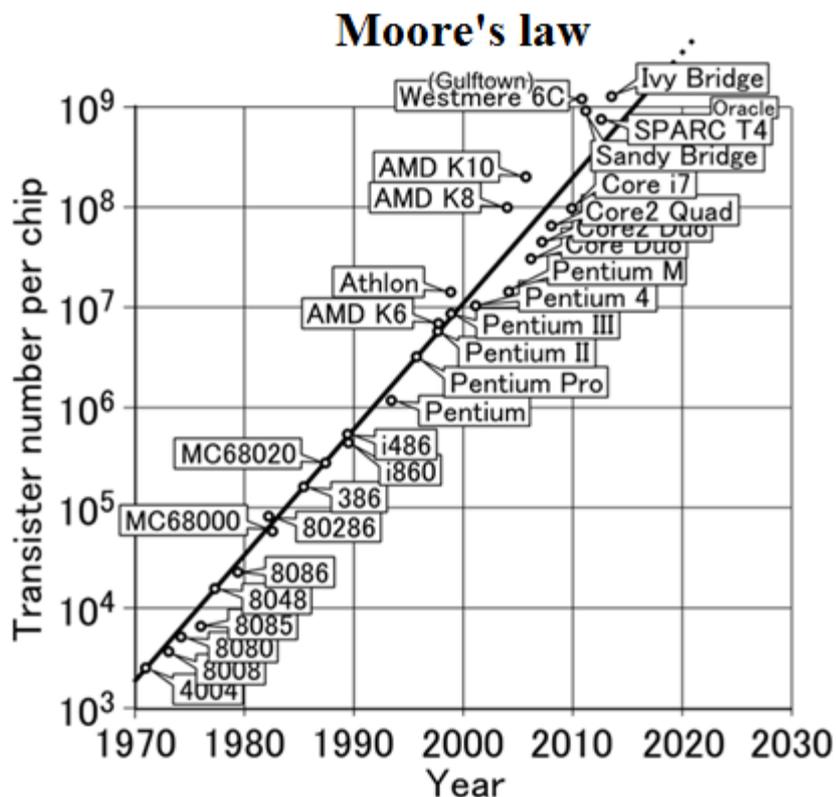


Figure 1.4. Evolution du nombre de transistors dans les microprocesseurs [Commons].

4. Nœuds technologiques

Les transistors MOSFET sont regroupés par génération technologiques selon les types d'application. On trouve trois applications :

Nœud technologique	Propriétés	Domaine d'utilisation
High Performances (HP)	Privilégie essentiellement la vitesse de calcul au détriment de la consommation électrique qui n'est pas négligeable en mode de veille.	-Processeurs. -mémoires rapides.
Low Operating Power (LOP)	Privilégie principalement les dispositifs à basse consommation en mode de fonctionnement.	-ordinateurs portables. -baladeurs musicaux.
Low Standby Power (LSTP)	Ces applications à très basse consommation en mode veille.	-téléphonie mobile.

Tableau 1.1 : Les Nœuds technologiques.

A chaque génération correspond une longueur de grille nominale et des performances à atteindre. Cette course à la miniaturisation est encadrée par des feuilles de route de l'ITRS (International Technology Roadmap Semi-conductor). Des mises à jour de la Roadmap paraissent tous les ans et sont publiées par l'association internationale de laboratoires et d'industriels du secteur des semi-conducteurs. Les spécifications technologiques et électriques projetées par l'ITRS 2008 pour chaque famille de génération sont illustrées sur la figure 1.2

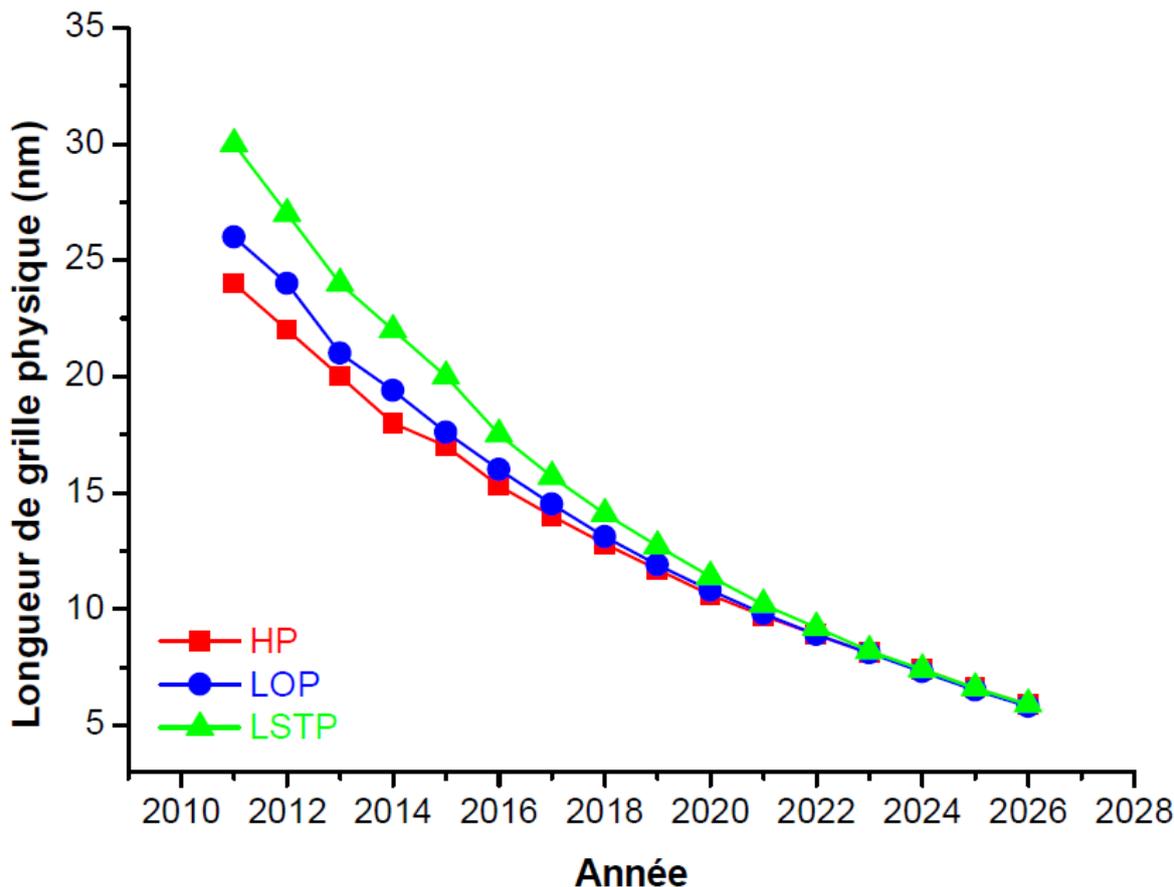


figure 1.2 : besoins pour les circuits logique [ITRS'08].

5. Contraintes technologiques pour le futur

L'évolution technologique garde en point de mire cette fameuse « loi de Moore », loi qui pour être respectée, implique de résoudre de plus en plus de problèmes au fur et à mesure que la longueur de grille diminue.

A chaque nouvelle génération de transistors est associée un véritable compromis complexe entre la physique, la technologie et la rentabilité. Cette problématique concentre ainsi toute l'attention des ingénieurs et des chercheurs ; Car l'intérêt de cette évolution repose tout de même essentiellement dans l'augmentation des performances [Chaudhry'10].

Malgré l'utilisation de matériaux de plus en plus performants, il sera difficile de maintenir l'augmentation des performances électriques des composants au rythme de la loi de Moore. Le tableau (1.3) regroupe l'évolution de la technologie CMOS en terme de prévisions en 2003 [Pregaldiny'03].

Année	1999	2002	2005	2008	2011	2014
L_g (nm)	180	130	100	70	50	35
V_{dd} (v)	1.5- 1.8	1.2-1.5	0.9-1.2	0.6-0.9	0.5-0.6	0.3-0.6
V_T (v)	0.5	0.4	0.35	0.3	0.25	0.2
d_{ox} (nm)	1.9-2.5	1.5-1.9	1.0-1.5	0.8-1.2	0.6-0.8	0.5-0.6
N_a (cm^{-3})	$<10^{18}$	$<10^{18}$	$<10^{18}$	$<10^{18}$	$<10^{18}$	$<10^{18}$
X_j (nm)	45-70	30-50	25-40	20-28	13-20	10-14
E (MV / cm)	<5	5	>5	>5	>5	>5
I_{on} ($\mu A / \mu m$)	750/350	750/350	750/350	750/350	750/350	750/350
I_{off} ($\mu A / \mu m$)	5	10	20	40	80	160
ϕ du wafer	200	300	300	300	300	450

Tableau 1.3 : évolution de la technologie CMOS [Pregaldiny'03].

6. Le transistor MOSFET : principe de fonctionnement

6.1. Historique

La théorie sur les transistors à effet de champ (*Field Effect Transistor*) a été conçue dans les années 1920 – 1930, soit 20 ans avant que le transistor bipolaire (*Bipolar Junction Transistor*) fut inventé. A cette époque J.E. Lilienfeld (USA) propose un modèle de transistor basé sur le contrôle du courant par l'application d'un champ électrique. Par manque de matériaux semi-conducteurs appropriés, et d'une technologie immature, le développement de ce type de transistor fut très lent. William Shockely proposa un premier transistor JFET en 1952.

C'est en 1960 que Kahng et Attala ont présenté le premier transistor MOS sur Silicium en utilisant une grille isolée dont le diélectrique de grille était en oxyde de silicium SiO₂. Le silicium fut un choix très judicieux. Il est l'élément le plus abondant de la croûte terrestre, après l'oxygène. De plus, son oxyde est non seulement un très bon isolant électrique mais il s'est aussi révélé parfaitement adapté pour former des couches dites de passivation protégeant les circuits, accroissant remarquablement leur fiabilité.

6.2. Structure du MOSFET

La figure 1.6 montre la structure d'un transistor MOSFET de type 'N'.

Sur un substrat en silicium de type 'P', on a deux zones : Source et Drain, fortement dopées (type n⁺). On fait croître une couche d'isolant électrique (SiO₂) à la surface. Sur cette couche, on dépose une couche d'aluminium ou on fait croître une couche de poly silicium très

fortement dopée pour former l'électrode de grille. Des contacts métalliques sont également prévus au niveau de la Source, du Drain et du substrat.

On remarque que le substrat de type P forme avec le Drain et la Source des jonctions PN qui seront maintenues polarisées en inverse durant le fonctionnement normal. Pour ce faire, on relie généralement la Source au Substrat, le Drain étant toujours soumis à une tension positive par rapport à la Source. Lorsqu'une tension positive par rapport à la Source est appliquée à la grille, un courant circule latéralement du Drain vers la Source, à travers un Canal.

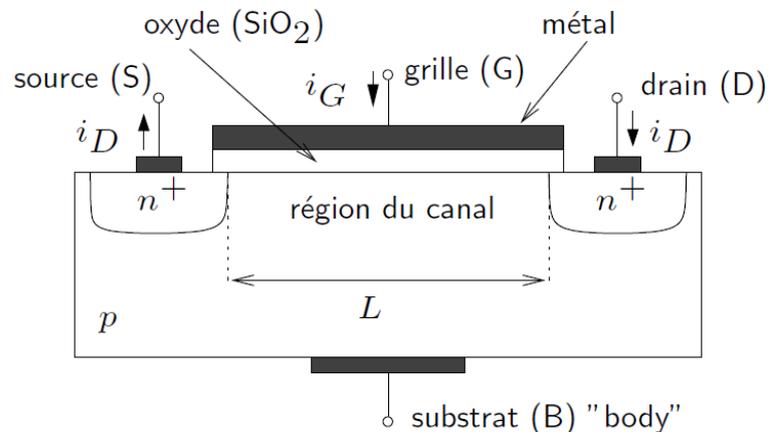


Figure 1.6. Structure Physique du transistor MOS

6.3. Régime de fonctionnement du transistor

6.3.1. Le régime de déplétion

Pour une tension : drain- source nulle, l'état électrique de la structure est conditionné par l'état de la capacité MOS qui peut être en régime d'accumulation, de déplétion ou d'inversion. Le principe de fonctionnement du transistor MOS consiste à moduler par la tension de grille l'épaisseur du canal de conduction.

Appliquons une tension grille- source (V_{GS}) positive entre grille et source. Le champ électrique créé par la tension V_{GS} repousse les porteurs majoritaires présents dans le substrat. Ce dernier étant de type P, les porteurs majoritaires sont des trous. Il se forme alors sous la grille une zone de déplétion, vide de porteurs libres (trous) mais peuplée d'atomes ionisés négativement.

Maintenant, en polarisant le transistor par une tension drain- source (V_{DS}), cette tension autorise le passage d'un courant entre la source et le drain.

6.3.2. Le régime statique

Nous définissons, ci-dessous, les différents modes d'opérations en régime statique.

Les équations analytiques approchées sont présentées afin d'expliquer l'évolution du courant drain I_D en fonction des tensions V_{GS} et V_{DS} (figure 1.7).

En fonction de la tension Grille-Source appliquée, on distingue deux types de régime de fonctionnement:

- Le régime de *faible inversion* : dès lors que la tension grille-source V_{GS} est inférieure à la tension de seuil V_{th} du transistor : $V_{GS} < V_{th}$.
- Le régime de *forte inversion* : dès lors que la tension grille-source V_{GS} est supérieure à la tension de seuil V_{th} du transistor : $V_{GS} > V_{th}$.

6.3.2.1. Régime de faible d'inversion

Si on fait augmenter la tension V_{GS} , le potentiel à la surface du substrat augmente jusqu'à atteindre une valeur permettant le déplacement des électrons de la source vers le drain, les électrons sont alors collectés par celui-ci et par conséquent participent au courant électrique dans le cas où $V_{GS} < V_{th}$. Le canal est en régime de faible inversion.

Le courant qui circule entre le drain et la source, appelé courant sous le seuil. Son expression est donnée par [elec.ucl] :

$$I_{DS} = \mu C_{OX} \frac{W}{L} \Phi_t^2 \exp\left(\frac{V_{GS} - V_{th}}{n \Phi_t}\right) \left\{1 - \exp\left(-\frac{V_{DS}}{\Phi_t}\right)\right\} \quad (1.3)$$

Où : $\Phi_t = \frac{kT}{q}$

$n = 1 + \frac{C_D}{C_{OX}}$ (En technologie bulk).

Avec :

- C_D : Capacité de la couche déplétée.
- C_{OX} : Capacité de l'oxyde de grille.
- μ : Mobilité des porteurs majoritaires.
- W : Largeur du canal.
- L : Longueur du canal.

De plus, pour une tension grille - source nulle (transistor bloqué), un courant très faible circule dans le composant : c'est un courant de fuite dont l'expression est donnée par [Lallement'05] :

$$I_{off} = I_t \exp\left(\frac{-V_{th} \ln 10}{S}\right) \quad (1.4)$$

Où :

- I_t : Courant correspondant à la tension de seuil.
- S : la pente sous le seuil en échelle semi-logarithmique.

L'expression de la pente sous le seuil est [Diagne'07] :

$$S = \ln(10) \frac{\partial V_{GS}}{\partial(\ln(I_D))} = n \frac{kT}{q} \ln(10) = \left(1 + \frac{C_D}{C_{OX}}\right) \frac{kT}{q} \ln(10) \quad (1.5)$$

La pente sous le seuil s'exprime en mV/decade, elle correspond à la tension qu'il faut appliquer sur la grille pour augmenter le courant d'une décade. Dans le cas idéal et à la température ambiante, $n=1$ et $S=60\text{mV/dec}$ [Mayer'04].

Pour des tensions V_{GS} inférieures ou égales à la tension de seuil V_{th} , le courant drain I_D est nul ou négligeable. Lorsque la tension V_{GS} dépasse la tension de seuil V_{th} , une plus grande quantité d'électrons est attirée dans le canal. On peut représenter l'influence de la tension V_{GS} (au-dessus de V_{th}) comme une augmentation de la profondeur du canal.

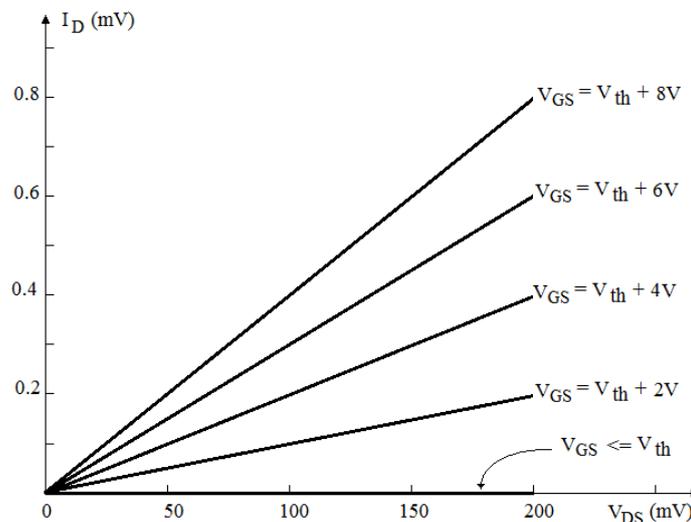


Figure 1.7. Caractéristiques $I_D - V_{DS}$ d'un MOSFET pour de faibles tensions Drain-Source

6.3.2.2. Régime de forte inversion [Litty'16]

En augmentant la tension Drain-Source et la tension grille-source (supérieure à la tension de seuil), on dit que le canal est en régime de forte inversion.

Dans ce cas, l'expression du courant de drain est définie comme suit:

$$I_D = \frac{W}{L} \mu_{eff} Q_i V_D \quad (1.6)$$

Où

- Q_i : Charge absolue d'inversion.
- μ_{eff} : Mobilité effective des porteurs dans le canal.

La mobilité effective dépend de la charge d'inversion selon :

$$\mu_{eff} = \frac{\mu_0}{1 + \frac{Q_i}{Q_c}} \quad (1.7)$$

Où

- μ_0 : la mobilité sous champ électrique faible.
- Q_c : la charge critique qui caractérise la diminution de mobilité aux fortes tensions de grille. Une valeur typique de Q_c est $10^{13} q.cm^{-2}$.

La transconductance du transistor donnée par l'expression suivante :

$$g_m = \frac{W}{L} \frac{\mu_{eff}^2}{\mu_0} \frac{C_i}{C_{ox} + C_d + C_{ss} + C_i} C_{ox} V_D \quad (1.8)$$

Où :

- C_{ox} : capacités associées à l'oxyde de grille.
- C_d : capacités associées à la zone de déplétion.
- C_{ss} : capacités associées aux états d'interface.
- C_i : capacités associées à la couche d'inversion.

6.3.2.3. Performances statiques d'un transistor

a. Caractéristiques I_{on}/I_{off}

Il apparaît que les paramètres I_{on} et I_{off} constituent de très bons indicateurs des performances d'un dispositif MOS. Le rapport I_{on}/I_{off} doit être le plus élevé possible, avec I_{on}

défini comme le courant de drain lorsque $V_{GS} = V_{DS} = V_{DD}$ et I_{off} comme le courant de drain lorsque $V_{GS} = 0$ et $V_{DS} = V_{DD}$. De cette manière, des fréquences de commutation élevée sont autorisées par un courant I_{on} élevé et un courant I_{off} minimal permet une faible dissipation d'énergie au repos [Chanemougame'05, Valentain'05] (figure 1.8).

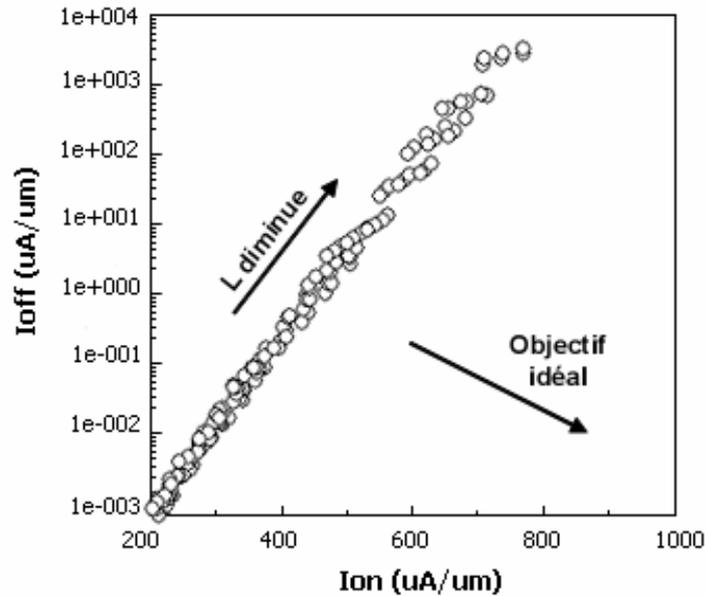


Figure 1.8. Graphe I_{on}/I_{off} pour des NMOS [Chanemougame'05]

b. Tension de seuil :

La tension de seuil est l'un des paramètres les plus importants dans l'étude de transistor MOS. Elle est définie comme étant la tension à appliquer sur la grille pour obtenir la forte inversion, c'est-à-dire [Diagne'07] :

$$\psi_S = 2 \cdot \Phi_F \quad (1.9)$$

Où :

- ψ_S : potentiel de surface.
- Φ_F : Potentiel correspond au déplacement du niveau de Fermi.

Dans le cas idéal, l'expression de la tension de seuil est donnée par [Diagne'07]:

$$V_T = 2 \cdot \phi_F + \frac{\sqrt{4 \cdot e \cdot N_A \cdot \epsilon_{Si} \cdot \phi_F}}{C_{OX}} \quad (1.10)$$

Où : N_A représente le dopage du substrat.

Mais lorsqu'on incorpore les effets de charges fixes dans l'oxyde et la différence des travaux de sortie (du métal et du semi-conducteur), il apparaît un décalage de la tension de seuil d'une quantité égale à la tension de bande plate V_{FB} ; donc la tension de seuil devient :

$$V_T = V_{FB} + 2 \cdot \phi_F + \frac{\sqrt{4 \cdot e \cdot N_A \cdot \epsilon_{Si} \cdot \phi_F}}{C_{OX}} \quad (1.11)$$

La tension de seuil typique d'un nanoMOSFET est comprise entre 0.2 et 0.4V [Bescond'04].

6.3.3. Le régime dynamique

6.3.3.1. Modèle petit signal d'un transistor MOS en régime de saturation

Le régime de saturation, c'est le régime utilisé par la plupart des circuits linéaires. L'équation qui décrit le fonctionnement d'un transistor MOS dans ce régime s'écrit de la manière suivante [Standarovski'05] :

$$I_D = f(V_{GS}, V_{DS}) = \frac{W}{L} \cdot \frac{\mu_n C_{OX}}{2} (V_{GS} - V_{th})^2 \quad (1.12)$$

La transconductance est alors donnée par:

$$g_m = \left. \frac{dI_D}{dV_{GS}} \right|_{V_{DS}=const} = \frac{W}{L} \cdot \mu_n C_{OX} (V_{GS} - V_{th}) = \sqrt{2 \frac{W}{L} \cdot \mu_n C_{OX} I_D} \quad (1.13)$$

A partir de l'équation (1.13), nous observons que la transconductance augmente lorsque la tension grille- source augmente.

D'autre part ; en régime de saturation, le transistor MOS peut être modélisé en fonction de la gamme de fréquences dans laquelle il est utilisé. Nous distinguons pour cette raison deux gammes de fréquences : *les moyennes fréquences* et *les hautes fréquences*.

a. Gamme des moyennes fréquences

Le modèle petit signal dans la gamme des moyennes fréquences est représenté par le circuit équivalent suivant (figure 1.9) :

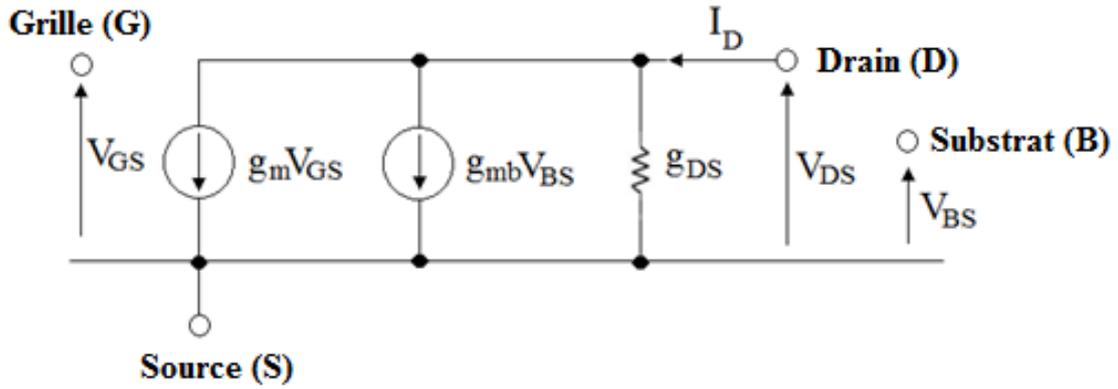


Figure 1.9. Circuit équivalent du modèle petit signal dans la gamme des moyennes fréquences

Avec :

- g_m : transconductance de grille.
- g_{mb} : transconductance de substrat.
- g_{DS} : conductance entre les îlots de source et de drain.

Dans ce modèle, l'expression du courant de drain est donnée par :

$$I_D = \left. \frac{\partial I_D}{\partial V_{GS}} \right|_{V_{DS}, V_{BS} = \text{const}} \cdot V_{GS} + \left. \frac{\partial I_D}{\partial V_{DS}} \right|_{V_{GS}, V_{BS} = \text{const}} \cdot V_{DS} + \left. \frac{\partial I_D}{\partial V_{BS}} \right|_{V_{GS}, V_{DS} = \text{const}} \cdot V_{BS} \quad (1.14)$$

Et encore par l'expression :

$$I_D = g_m V_{GS} + g_{DS} V_{DS} + g_{mb} V_{BS} \quad (1.15)$$

Avec :

$$g_m = K \frac{W_{eff}}{L_{eff}} (V_{GS} - V_{th}) \quad (1.16)$$

$$g_{DS} = \frac{I_D}{V_A} \quad (1.17)$$

$$g_{mb} = \left. \frac{\partial I_D}{\partial V_{BS}} \right|_{V_{GS}, V_{DS} = \text{const}} = g_m \left. \frac{\partial V_{th}}{\partial V_{BS}} \right|_{V_{GS}, V_{DS} = \text{const}} \quad (1.18)$$

Où :

- V_{th} : tension de seuil.
- V_A représente la tension d'Early équivalente.
- K : paramètre du dopage non-uniforme.
- W_{eff} : la largeur de grille effective.
- L_{eff} : la longueur de grille effective.

b. Gamme des hautes fréquences :

Dans la gamme des hautes fréquences, il est nécessaire de prendre en compte les capacités parasites du transistor. Le modèle petit signal dans la gamme des hautes fréquences est représenté par le circuit équivalent suivant (figure 1.10):

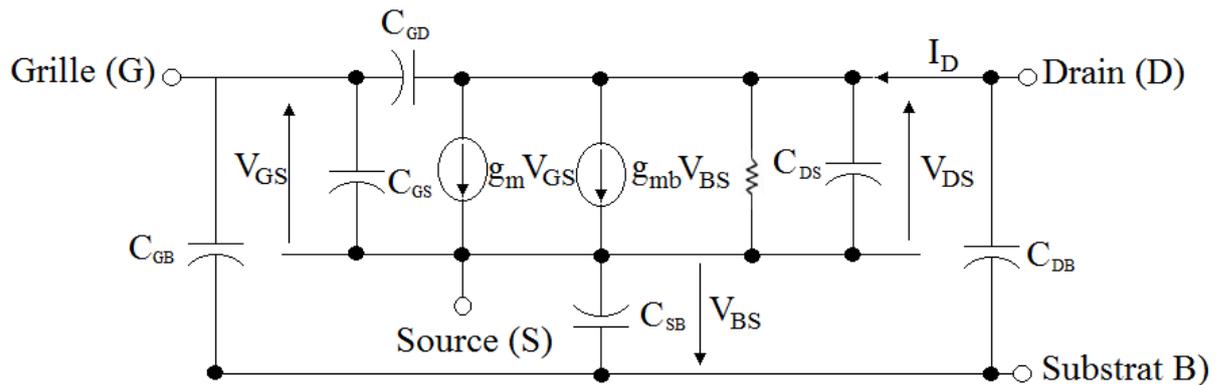


Figure 1.10. Circuit équivalent du modèle petit signal dans la gamme des hautes fréquences

Avec [Standarovski'05] :

- C_{GD} , C_{GS} et C_{DS} : les capacités inter-électrodes.
- C_{GB} , C_{DB} et C_{SB} : les capacités liées au substrat.

$$C_{GD} = C_{ox} L_{int} W_{eff} \quad (1.19)$$

$$C_{GS} = \frac{2}{3} C_{ox} L_{eff} W_{eff} + C_{GD} \quad (1.20)$$

$$C_{DB} = C_{aire} L_D W_{eff} \frac{1}{\left(1 - \left[\frac{V_{BD}}{\Phi_p}\right]\right)^{MJ}} + C_{lat} \cdot 2(L_D + W_{eff}) \frac{1}{\left(1 - \left[\frac{V_{BD}}{\Phi_p}\right]\right)^{MJSW}} \quad (1.21)$$

$$C_{SB} = C_{aire} L_S W_{eff} \frac{1}{\left(1 - \left[\frac{V_{BD}}{\Phi_p}\right]\right)^{MJ}} + C_{lat} \cdot 2(L_S + W_{eff}) \frac{1}{\left(1 - \left[\frac{V_{BD}}{\Phi_p}\right]\right)^{MJSW}} \quad (1.22)$$

Où :

- L_S : Longueur de diffusion de l'îlot source.
- L_D : Longueur de diffusion de l'îlot drain.
- MJ : Coefficient de gradient surfacique.
- MJSW : Coefficient de gradient latéral.
- C_{aire} : Capacité surfacique.
- C_{lat} : Capacité latérale.
- L_{eff} : Longueur effective du canal sous la grille.
- L_{int} : Longueur latérale des îlots de diffusion source et drain sous la grille.

1.6.4.2.2. Modèle petit signal d'un transistor MOS en régime linéaire

Les conditions qui mettent le transistor en régime linéaire sont:

$$V_{DS} < V_{GS} - V_{th} \text{ et } V_{GS} > V_{th}.$$

Dans ce régime, la relation entre les tensions et le courant de drain du transistor est [Galayko'05] :

$$I_D = f(V_{GS}) = \frac{W}{L} \cdot \mu_n C_{ox} \cdot V_{GS} \quad (1.23)$$

Le paramètre le plus important dans le régime linéaire, c'est la résistance de sortie qui est s'écrit sous la forme suivante [Galayko'05] :

$$r_{sortie} = \left(\frac{dI_D}{dV_{DS}} \Big|_{V_{GS}=const} \right)^{-1} = \frac{1}{\frac{W}{L} \cdot \mu_n C_{ox}} \cdot \frac{1}{V_{GS} - V_{th} - V_{DS}} \quad (1.24)$$

7. Modélisation RF du transistor MOSFET

Les caractéristiques RF du transistor MOSFET sont directement liées aux éléments parasites qui accompagnent son fonctionnement. Il est nécessaire d'étudier le comportement du modèle petit signal du transistor.

Les performances RF du dispositif MOSFET peuvent être abordées par la fréquence de coupure (fréquences de transition et maximum d'oscillation) et les gains (gain en courant et gain de Masson).

Le tableau 1.4 présente l'évolution des fréquences de transition et fréquences maximales, selon l'ITRS.

Année	2006	2008	2010	2012	2014	2016	2018	2020
Fréquence de transition f_t (GHz)	140	220	280	360	440	550	670	790
Fréquence maximale f_{max} (GHz)	220	310	420	530	650	790	950	1110

Table 1.4. Evolution f_t et f_{max} , selon l'ITRS [Bouhana'07]

7.1. Le gain en courant

Le gain en courant de court circuit $|H_{21}|$ est calculé à partir des paramètres $S_{i,j}$:

$$|H_{21}| = \left. \frac{|i_1|}{|i_2|} \right|_{v_2} = \left| \frac{-2 \cdot S_{21}}{(1 - S_{11}) \cdot (1 - S_{22}) + S_{12} \cdot S_{21}} \right| \quad (1.25)$$

Ce gain suit une évolution théorique de -20 dB/décade. La fréquence pour laquelle $|H_{21}|^2$ est égale à l'unité permet de définir la fréquence de transition f_t .

7.1.1. Fréquence de transition

La fréquence de transition est définie par l'intermédiaire des paramètres $[S_{i,j}]$ et paramètres $[Y_{i,j}]$:

$$f_T = \frac{\text{fréquence}}{\text{Im} \left[\frac{1}{h_{21}}(\text{fréquence}) \right]} \quad (1.26)$$

Avec :

$$y_{11} = \frac{(1 - S_{11}) \cdot (1 + S_{22}) + S_{12} \cdot S_{21}}{(1 + S_{11}) \cdot (1 + S_{22}) + S_{12} \cdot S_{21}} \quad (1.27)$$

$$y_{12} = \frac{-2S_{12}}{(1 + S_{11}) \cdot (1 + S_{22}) + S_{12} \cdot S_{21}} \quad (1.28)$$

$$y_{21} = \frac{-2S_{21}}{(1 + S_{11}) \cdot (1 + S_{22}) + S_{12} \cdot S_{21}} \quad (1.29)$$

$$y_{22} = \frac{(1 + S_{11}) \cdot (1 - S_{22}) + S_{12} \cdot S_{21}}{(1 + S_{11}) \cdot (1 + S_{22}) + S_{12} \cdot S_{21}} \quad (1.30)$$

L'évolution du gain en courant en fonction de la fréquence est identique à celle d'un filtre passe-bas du 1er ordre, et la fréquence de transition f_t est alors évaluée par une extrapolation de la pente à -20 dB par décade jusqu'à 0 dB.

7.1.2. Le gain de Masson et fréquence maximale d'oscillation

Le gain de Masson est le gain maximum disponible lorsque la stabilité est assurée en ajoutant une contre réaction sans perte afin d'annuler le coefficient de transmission inverse S'_{12} . Son expression en fonction des paramètres $S_{i,j}$ est donnée par la relation suivante [Tang'06] :

$$G_{Mas} = \frac{\left| \frac{S_{21}}{S_{12}} - 1 \right|}{2 \cdot \left(k \left| \frac{S_{21}}{S_{12}} \right| - R \left(\left| \frac{S_{21}}{S_{12}} \right| \right) \right)} \quad (1.31)$$

Où le facteur de stabilité 'k' ou facteur de Rollet est défini par :

$$k = \frac{1 - |S_{11}|^2 - |S_{22}|^2 + |S_{11} \cdot S_{22} - S_{12} \cdot S_{21}|^2}{2 \cdot |S_{12}| |S_{21}|} \quad (1.32)$$

La fréquence maximale d'oscillation s'extrait de la même manière que la fréquence de transition, par une extrapolation de la pente à -20dB par décade jusqu'à 0 dB.

8. Réduction des dimensions des transistors MOS

Lorsqu'on atteint des dimensions très faibles, les effets parasites deviennent prédominants tels que: l'effet DIBL, l'effet Tunnel et le confinement quantique.

8.1. Abaissement de la barrière de potentiel (DIBL)

Le phénomène de DIBL (Drain Induced Barrier Lowering) est pris en compte lorsque le transistor travail en régime de faible inversion dans le cas de canaux courts.

En effet la distribution du potentiel dans le canal dépend à la fois du champ transversal (contrôlé par la tension de grille), et du champ longitudinal (contrôlé par la tension de drain). Un accroissement de la zone de charge d'espace côté drain, provoque alors l'abaissement de la barrière de potentiel source/substrat .Cet effet est d'autant plus marqué que la tension de drain augmente et que la longueur de canal diminue figure (1.11).

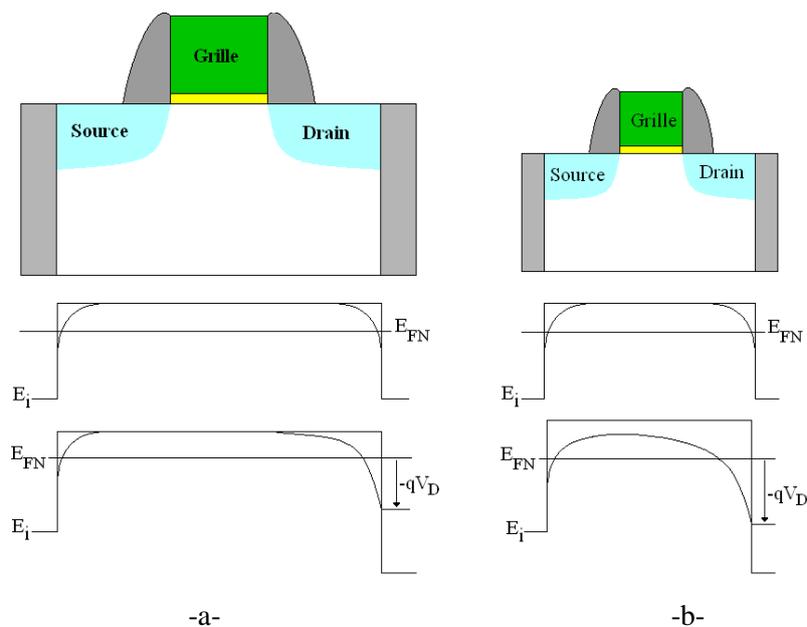


Figure 1.11. Profil du potentiel de surface pour le transistor nMOS à canal : a) long et b) court.

La figure 1.12 représente la courbe de transfert pour le régime linéaire ($V_d=0.1V$) et le régime de saturation ($V_d=1.5V$).

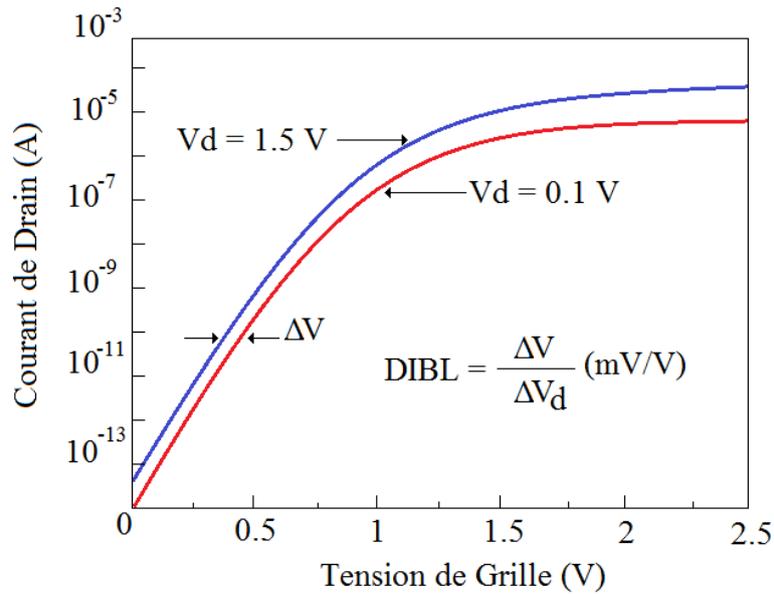


Figure 1.12. Courbes de transfert pour des tensions de drain de 0.1V (régime linéaire) et 1.5V (régime de saturation).

A partir de la figure 1.12, on peut calculer l'effet DIBL, son expression est donnée par :

$$DIBL = \frac{\Delta V}{\Delta V_d} \text{ (mV/V)} \quad (1.33)$$

8.2. Effet Tunnel

L'effet tunnel est un effet quantique (cas quantique) qui permet à une particule de franchir un obstacle, même si cela lui demande plus d'énergie que ce dont elle dispose, ce qui est impossible dans le cas classique [univer', Clerc'01]. L'effet tunnel dans les transistors MOS et son type sera détaillé en chapitre 3.

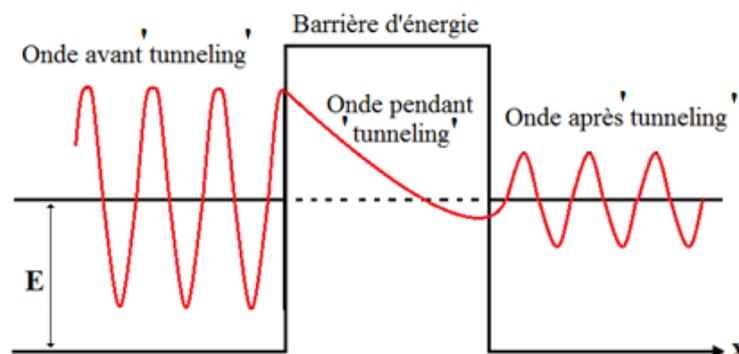


Figure1 .13. Déplacement d'un électron, ainsi que sa forme ondulatoire, confronté à une barrière de potentiel.

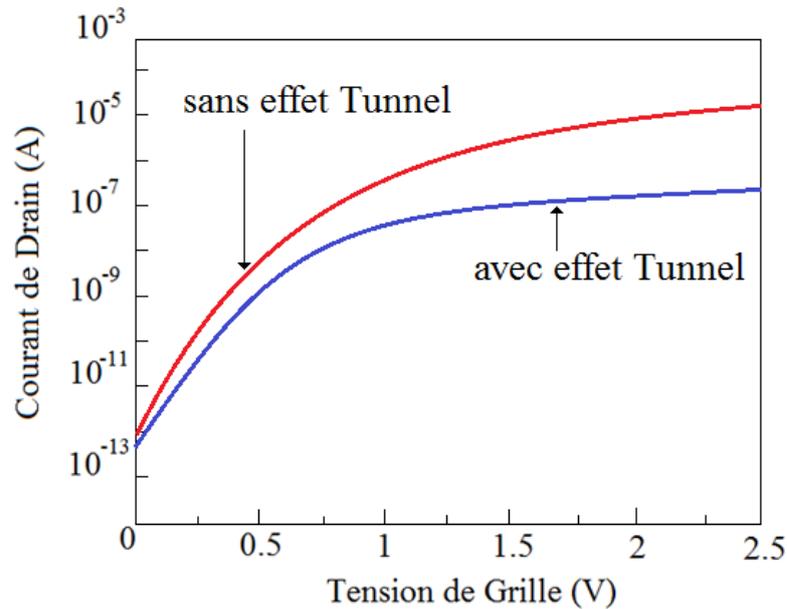


Figure 1.14. Courbes de transfert avec effet tunnel et sans effet tunnel [Bescond'04].

8.3. Confinement quantique

Pour des composants MOS de dimensions classiques ($L_G \gg 50 \text{ nm}$, $T_{ox} \gg 20 \text{ nm}$), la couche d'inversion se situe directement sous l'interface Oxyde/Semi-conducteur.

Par contre, si les dimensions de la longueur de grille et de l'épaisseur d'oxyde diminuent; des phénomènes quantiques apparaissent.

Ceux-ci se traduisent par le déplacement du maximum du profil d'électrons de l'interface vers le substrat d'une distance de l'ordre du nanomètre. Ce phénomène est appelée confinement des porteurs, la distance citée est appelée «space dark » (figure 1.16).

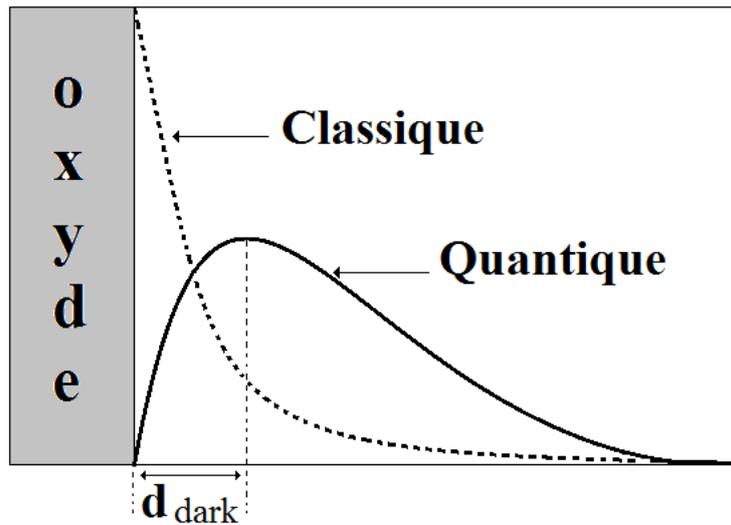


Figure 1.15. Comparaison du modèle quantique et modèle classique

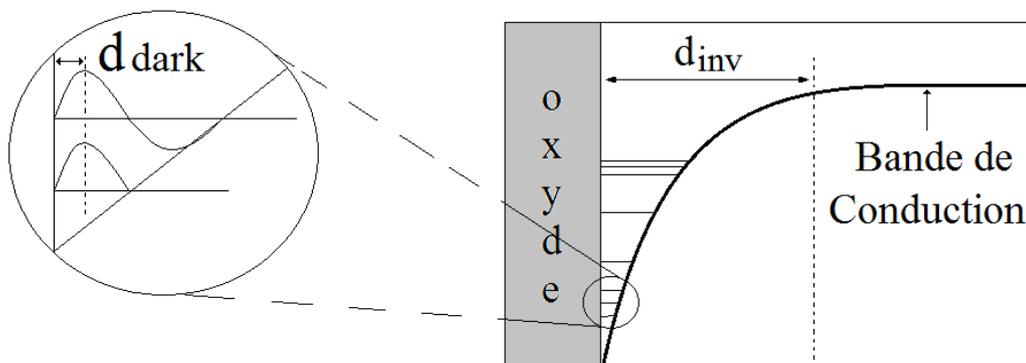


Figure 1.16 : Quantification des niveaux d'énergie à l'interface dû au confinement des porteurs.

Avec :

- d_{inv} : désigne la largeur de *couche d'inversion* ou puit quantique.
- d_{dark} : désigne la largeur de la *région de confinement* «space dark».

Les porteurs qui sont confinés dans un puits de potentiel peuvent être considérés comme un gaz bidimensionnel. La statistique classique de Fermi-Dirac pour un gaz tridimensionnel d'électrons n'est plus valable pour modéliser ce phénomène. Il est nécessaire de faire appel à des équations issues de la mécanique quantique [Choi'02]. L'approche la plus rigoureuse consiste à résoudre simultanément les équations de Poisson et de Schrödinger, afin de prendre en compte les phénomènes quantiques.

9. Les nouvelles solutions technologiques

Comme déjà vu dans la section précédente, lorsqu'on atteint des dimensions très faibles plusieurs problèmes apparaissent (effet tunnel, confinement des porteurs ...). Pour remédier à ces problèmes, l'industrie semi-conducteur a proposé comme solution différentes architectures tels que : l'architecture multi-grille (augmentation du nombre de grilles) et l'architecture High-k qui consiste à remplacer l'isolant de grille SiO_2 , par un matériau à plus forte constante diélectrique.

9.1. Les transistor multi-grilles

La technologie SOI (Silicon On Insulator) à une seule grille ne permet pas de réduire les effets canaux courts tel que : l'effet DIBL [Diagne'07], en raison notamment des effets électrostatiques. L'insertion d'une grille autour de la couche de silicium, permet non seulement de protéger le canal, mais offre également un meilleur contrôle de celui-ci ainsi que la réduction de l'effet des canaux courts.

La figure 1.17 représente l'évolution de la bande de conduction le long de l'axe (x) dans le cas de transistors à une seule grille (SOI) et multi-grilles (double grille). Elle illustre clairement que l'abaissement de la barrière (DIBL) est plus faible dans le cas de l'architecture multi-grilles.

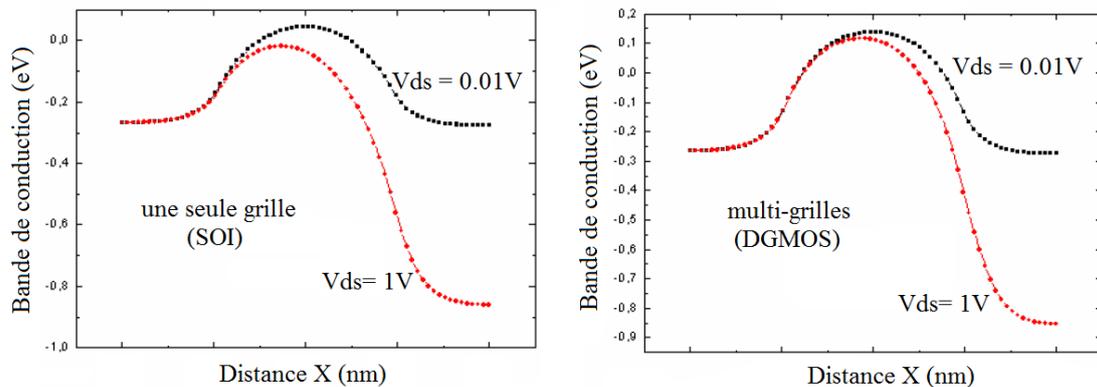


Figure 1.17. L'évolution de bande de conduction le long de l'axe (x) pour différentes architectures.

a. Double Grilles (DGMOS)

Le transistor MOS en architecture Double grille (DGMOS) est constitué de deux grilles.

Le DGMOS fait partie des solutions prometteuses pour le remplacement du transistor bulk. L'insertion d'une seconde grille renforce le couplage électrostatique sur le canal de

conduction et la réduction des effets de canal court et du DIBL en améliorant les performances du composant (figure 1.18).

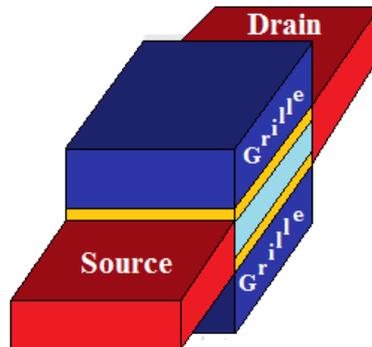


Figure 1.18. Structure d'un transistor Double grille (deux grille)

b. Trois Grilles

Cette structure est constituée de trois grilles. Les couches d'oxyde au contact de chacune des grilles ont une épaisseur suffisamment faible pour permettre la formation de trois canaux à l'intérieur du film de silicium (figure 1.19).

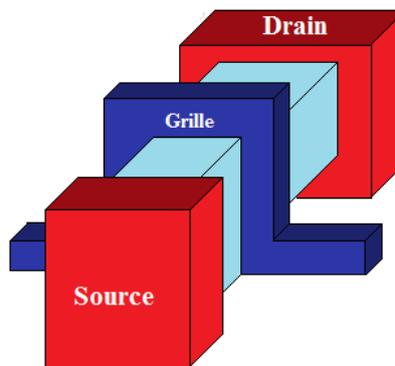


Figure 1.19. Structure d'un transistor tri-grille (trois grille)

c. Quatre Grilles (GAA- nanofil)

Cette structure est constituée de quatre grilles. La grille enrobe complètement le film semi-conducteur et permet donc d'avoir un contrôle électrostatique de la grille optimal (maîtrise parfaite des effets de canal court) et d'améliorer les principaux paramètres clés des transistors. On parle alors de transistor GAA (Gate-All-Around) ou transistor à nanofil (figure 1.20, figure 1.21).

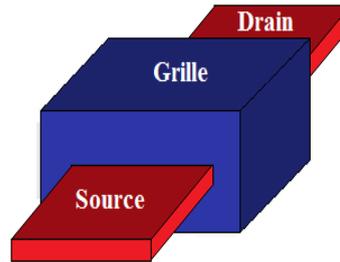


Figure 1.20. Structure d'un GAA (quatre grille)

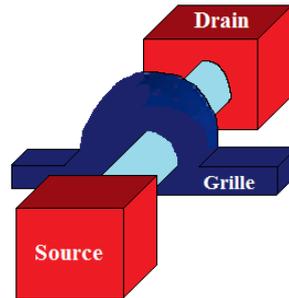


Figure 1.21. Structure d'un nanotube (quatre grille)

9.2. Les transistors MOSFET à base de matériaux High-k

Si les épaisseurs de l'oxyde dans les transistors MOSFET atteignent l'ordre de 1 nm, les matériaux à fortes permittivités (technologie High-k) peuvent apporter une solution pour la maîtrise des courants de fuite tunnel et poursuivre aussi la miniaturisation (loi de Moore). Ce changement dans les matériaux a déjà été opéré par Intel pour la fabrication de ses derniers processeurs [technologies 32 nm (Intel Core i3-i5-i7)] [Moreau'10].

Nous détaillerons plus cette solution technologique et les avantages qu'elle présente en chapitre 3.

10. Oscillateur RF

Les oscillateurs sont aujourd'hui utilisés dans de nombreux domaines : informatique, systèmes embarqués, télécommunication.... Initialement réalisés à base de composants électroniques discrets, ils tendent de plus en plus à être intégrés dans la technologie CMOS.

Les oscillateurs électriques sont des systèmes capables de produire des signaux temporels alternativement croissants et décroissants, souvent périodiques. En principe, un oscillateur

peut être vu comme un système de réaction positive, le bloc diagramme est représenté sur la figure 1.22.

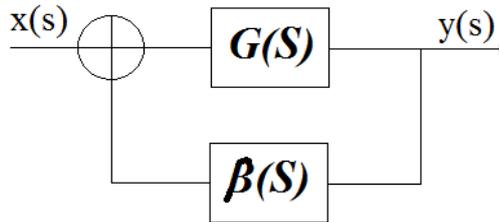


Figure 1.22. Système de réaction négative

La fonction de transfert du système est donnée par [Lee'08]:

$$\frac{V_{out}}{V_{in}}(S) = \frac{G(S)}{1 - G(S) * \beta(S)} \quad (1.34)$$

Pour une oscillation stable à produire, le critère de Barkhausen doit être vérifié

$$G(S) \cdot \beta(S) = 1 \quad \Rightarrow \quad \begin{cases} |G(S) \cdot \beta(S)| = 1 & (1.35) \\ \arg(H(S)) + \arg(G(S)) = 2n\pi & (1.36) \end{cases}$$

Le gain du système en boucle ouverte est donné par :

$$G_b = G(S) \cdot \beta(S) \quad (1.37)$$

L'oscillation se produit quand la boucle du gain est égale à l'unité, la fréquence d'oscillateur est donnée par :

$$\text{Im}(G_b) = 0 \quad \Rightarrow \quad \arg(G(S)) + \arg(\beta(S)) = 2k\pi \quad (1.38)$$

L'entretien de cette oscillation est assuré par une condition sur le gain de l'amplificateur tel que :

$$|G(S) \cdot \beta(S)| = 1 \quad (1.39)$$

Les relations (1.38) et (1.39) constituent la condition de Barkausen, condition nécessaire pour établir une oscillation auto-entretenu dans tout l'oscillateur.

10.1. Oscillations sinusoïdales

L'expression du signal sinusoïdal (harmonique) est donnée par :

$$s(t) = s_m \cos(\omega_0 t + \varnothing) \quad (1.39)$$

Où :

- ω_0 : La pulsation du signal produit.
- $f_0 = \frac{1}{T_0} = \frac{\omega_0}{2\pi}$: La fréquence.
- \varnothing : La phase.

La figure 1.23 présente l'évolution temporelle d'un oscillateur harmonique, ainsi que son spectre de Fourier $\hat{s}(f)$, qui ne comporte qu'une seule composante de fréquence f_0 et donc deux pics à $f = f_0$ et $f = -f_0$.

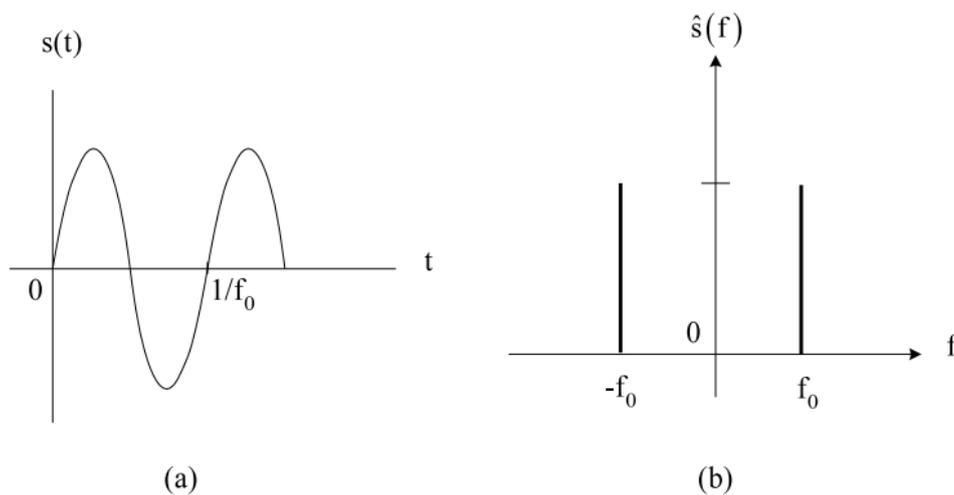


Figure 1.23. a) signal sinusoïdal. b) spectre du signal sinusoïdal

10.2. Oscillateurs quasi sinusoïdaux

Le spectre du signal quasi sinusoïdal comporte des harmoniques de faible amplitude (figure 1.24).

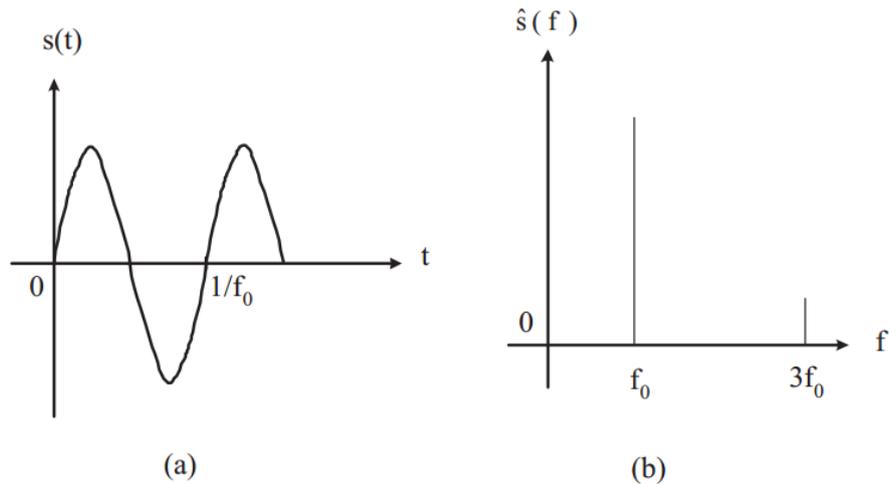


Figure 1.24. a) signal quasi sinusoïdal. b) spectre du signal quasi sinusoïdal

11. Oscillateur contrôlé en tension (VCO)

Les oscillateurs contrôlés en tension (VCO) jouent un rôle essentiel dans tous les circuits synchrones. Le VCO est un système électronique qui génère un signal dont la fréquence varie proportionnellement à la tension d'entrée.

11.1. Catégories des VCOs

D'après la nature du type du résonateur, les oscillateurs peuvent être divisés en deux catégories, oscillateur moins-résonateur et oscillateur résonateur.

11.1.1. Oscillateur moins-résonateur

L'oscillateur moins- résonateur peut être plus catégorisé en oscillateur en anneau et oscillateur de relaxation.

a. Oscillateur en anneau

Un oscillateur en anneau se compose souvent d'un nombre impair d'étages de gain (figure 1.25), chacun étant un amplificateur inverseur. La fréquence d'oscillation est inversement proportionnelle à la somme de retard de propagation total de toute la chaîne de l'amplificateur inverseur. En contrôlant le courant et/ou la puissance d'alimentation de chaque étage, le retard de propagation peut être réglé. Par conséquent, la fréquence de sortie peut être contrôlée.

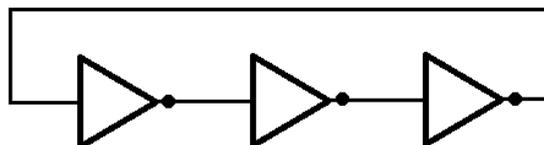


Figure 1.25. *Étage de l'oscillateur en anneau*

b. Oscillateur de relaxation

Un oscillateur de relaxation est un oscillateur basé sur les caractéristiques du retour d'un système physique à l'équilibre après sa perturbation-

La fréquence d'oscillation est déterminée par les constantes de temps du circuit RC.

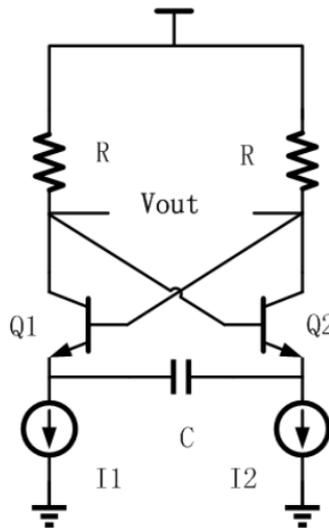


Figure 1.26. *Oscillateur de relaxation, Q1 et Q2 deux transistors appariés.*

Comme présenté dans la figure 1.26, l'oscillateur charge ou décharge alternativement le condensateur avec un courant constant, la fréquence d'oscillation est inversement proportionnelle au produit de la résistance R et la capacité C.

Un oscillateur VCO de relaxation peut avoir une fréquence d'oscillation élevée et une large plage de réglage.

11.1.2. Oscillateur résonateur

L'oscillateur résonateur, comme son nom l'indique, a un réservoir de résonance qui utilise des composants passifs comme des inductances et des condensateurs pour déterminer la fréquence d'oscillation.

La structure du VCO à circuit résonnant LC est la plus intéressante car elle présente la gamme d'excursion en fréquence la plus importante [Droit'13]. La figure 1.27 présente un exemple de structure d'un LC-VCO. Cette structure peut être décomposée en trois parties :

- Capacité variable : permettant de contrôler la fréquence d'oscillation.

- Paire différentielle : en commutation permettant au système d'osciller.
- Circuit RLC : définissant notamment la fréquence de résonance.

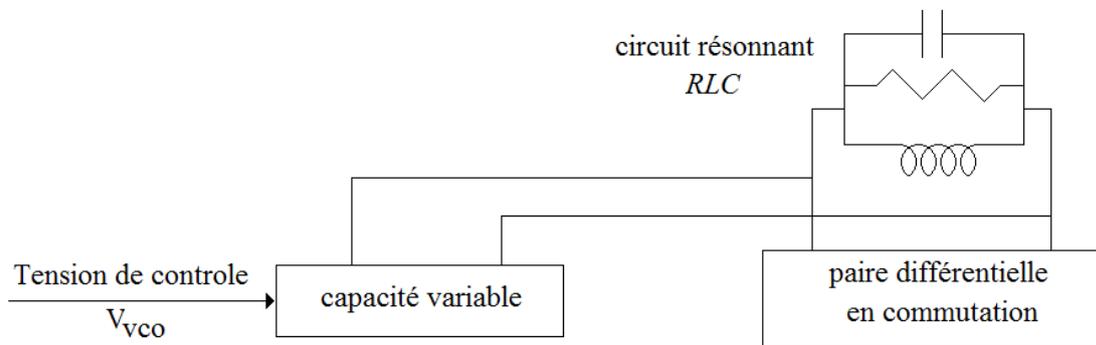


Figure 1.27. Structure de LC-VCO.

Une LC-VCO oscille à la fréquence donnée par l'inductance L et le condensateur C:

$$f = \frac{1}{2\pi\sqrt{LC}} \quad (1.44)$$

1.12. Conclusion

Dans ce premier chapitre, nous avons présenté l'évolution de la technologie CMOS et les contraintes prévues pour les futures générations. Ensuite, nous avons décrits les différents régimes de fonctionnement (régime statique et dynamique) d'un transistor MOS. Une attention particulière a été donnée à la définition d'un certain nombre de paramètres électriques, tels que les caractéristiques I_{on}/I_{off} et la tension de seuil V_T .

Cependant, la diminution des dimensions de ce type de structure fait apparaître des effets parasites, nous citons en particulier l'apparition des effets des canaux courts.

Afin de minimiser ces effets, il existe plusieurs solutions technologiques telles que la technologie multi-grille qui a permis de résoudre beaucoup de problèmes liés à la miniaturisation. De plus, l'utilisation des matériaux de permittivité élevée (technologie High-k) comme isolant de grille est une solution triviale. Comme application de ce type de composants, les oscillateurs à base de TMOS représentent une large gamme pour la production de signaux harmoniques, nous avons présenté alors différents types d'oscillateurs électriques à base de TMOS.

Références bibliographique du chapitre 1

[Bernardini'04] : S.Bernardini. ‘*Modélisation des structures métal – oxyde- Semi-conducteur (MOS): Applications aux dispositifs mémoires*’, thèse de doctorat, Université D’Aix Marseille I, Octobre, 2004.

[Bescond'04] : M. Bescond. ‘*Modélisation et simulation du transport quantique dans les transistors MOS nanométrique*’, thèse doctorat, Université de Provence (AIX-Marseille I), novembre 2004.

[Bouhana'07] : E. Bouhana, ‘*Analyse du comportement petit signal du transistor MOS : contribution à une nouvelle approche d’extraction et de modélisation pour des applications RF*’, thèse doctorat, Université des sciences et technologies de Lille, Octobre, 2007.

[Chanemougame'05] : D. Chanemougame. ‘*Conception et fabrication de nouvelles architectures CMOS étude Du transport dans les canaux de conduction ultra minces obtenus avec la technologie SON*’ thèse de doctorat, L’Institut national des sciences appliquées de Lyon, Décembre, 2005.

[csidoc] : csidoc.insa-lyon.fr/these/2006/nychyporuk/04_chapitre_1.pdf

[Commons] : [http://commons.wikimedia.org/wiki/File:Moore's_law_\(1970-2011\).PNG](http://commons.wikimedia.org/wiki/File:Moore's_law_(1970-2011).PNG)

[Clerc'01]: R. Clerc, P.O' Sullivan, and al, *A physical compact model for direct tunneling from NMOS inversion layers*, Solid Stat Electron, Vol. 45, pp.1705-1716, 2001.

[Choi'02]: C.Choi. ‘*Modeling of nanoscale MOSFETS*’, these de doctorat, Université Stanford, Avril, 2002.

[Diagne'07] : B.Diagne.‘*Etude et modélisation compacte d’un transistor MOS SOI double grille dédié à La conception*’, thèse de doctorat, université Louis Pasteur – Strasbourg I, novembre 2007.

[Dumas'08] : C.Dumas, ‘*Synthèse par implémentation ionique, adressage, caractérisations électriques et optiques d’un nombre réduit de nano cristaux de Si dans SiO₂*’, thèse doctorat, Université de Toulouse, Novembre 2008.

[docinsa] : docinsa.insa-lyon.fr/these/2006/nychyporuk/04_chapitre_1.pdf

[Galayko'05] : D. Galayko, ' Régime du transistor MOS', Unité d'enseignement Elec-info pour master ACSI à l'UPMC. Octobre- Décembre 2005.

[Droit'13]: C. Droit. " *Système d'interrogation a distance de grandeurs physiques a base de capteurs a ondes èlastiques de surface pour mesures paramètriques sur une gamme de température étendue*", thèse doctorat, Université de Franche- comté 2013.

[ITRS'08] 'International Technology Roadmap for Semiconductors', <http://www.itrs.net>

[Lee'08] : J. Lee, ' Voltage –Controlled Oscillators and Frequency Dividers', Electrical engineering department, national Taiwan University, No. 1, Sec. 4, Roosevelt Rd., Taipei, Taiwan. 2008.

[Lallement'05] : F.Lallement. 'Etude, développement et caractérisation de procédés de dopage par plasma Appliqués aux technologies électroniques avancées', thèse de doctorat, Ecole doctorale Génie électrique, électronique et télécommunication de Toulouse, Décembre, 2005.

[Mayer'08] : F. Mayer. ' Etude, réalisation et caractérisation du transistor à ionisation par impact (I-MOS)', thèse de doctorat, Université Joseph Fourier – Grenoble, Octobre, 2008.

[Martin'05] : J.Saint-Martin. ' Etude par simulation MONTE CARLO d'architectures de MOSFET ultracourts a grille multiple sur SOI ', thèse de doctorat, université Paris XI Orsay, décembre, 2005.

[Mathieu'98] : H.Mathieu. 'Physique des semi-conducteurs et des composants électronique ', Paris, 1998.

[Moreau'10] : M. Moreau, ' Modélisation et simulation numérique des nano-transistors multi-grille à Matériaux innovants, thèse doctorat, Université de Provence (AIX-Marseille I), Décembre, 2010.

[Moore'65]: G.E.Moore, 'Cramming more component on to integrated circuit', Electronics, Vol.38, n°8, pp.4, 1965.

[Pregaldiny'03] : F.Pregaldiny. 'Etude et modélisation du comportement électrique des Transistor MOS fortement submicroniques', thèse de doctorat, Université Lois Pasteur, Décembre, 2003.

[Litty'16] : A. Litty, ' Conception, fabrication, caractérisation et modélisation de transistors MOSFET haute tension en technologie avancée SOI (Silicon-On-Insulator), thèse doctorat, Université Grenoble Alpes, 2016.

[Chaudhry'10]: A. Chaudhry, J. N. Roy, ' *A comparative study of hole and electron inversion layer quantization in MOS structures* ', Serbian journal of electrical engineering, Vol. 7, No. 2, November 2010, pp. 185-193.

[Standarovski'05] : D. Standarovski, ' *Contribution à la conception de circuits intégrés analogiques en technologie CMOS basse tension pour application aux instruments d'observation de la Terre* ', thèse doctorat, Institut national polytechnique de Toulouse, Décembre, 2005.

[Sze'07]: S. M. Sze; Kwok K. Ng. ' *Physics of Semiconductor Devices* ', Third Edition, a John Wiley & Sons' 2007.

[Simonetti'02] : O. Simonetti. ' *Influence de la quantification en énergie des porteurs sur la Modélisation et la caractérisation électronique des structures MOS à oxyde de grille ultramince (<3nm)* ', thèse de doctorat, Université de Reims France, 2002.

[Tang'06] : X. Tang, ' *Apport des lignes à ondes lentes S-CPW aux performances d'un front-end millimétrique en technologie CMOS avancée* ', thèse doctorat, Université de Grenoble, Aout 2006.

[Univer'] : <http://www.universcience.fr/fr/lexique/definition/c/1248117930945/-/p/1239022830869/>

[Valentin'05] : A. Valentin. ' *Etude de la technologie SOI partiellement désertée à très basse tension pour minimiser l'énergie dissipée et application à des opérateurs de calcul* ', thèse de doctorat, Ecole doctorale d'informatique, télécommunications et électronique de Paris, Mai, 2005.

Chapitre 2

Transistor Double Grille
(DGMOS) à canal court :
Modèle mathématique

Sommaire du chapitre 2

1. Introduction

2. Transistor MOS double grille

3. Modèle considéré

3.1. Equation de Poisson

3.2. Equation de Schrödinger

4. Méthode de résolution adoptée

4.1. Discrétisation par la méthode des différences finies

4.2. Résolution de l'équation de Poisson

4.3. Conditions aux limites

4.3.1. Condition aux contacts

4.3.2. Condition aux autres frontières

4.4. Résolution de l'équation de Schrödinger

5. Modèle self-consistent (modèle auto-cohérent)

6. Transport dans les transistors MOS nanométriques : modèles physiques

6.1. Densité des électrons

6.2. Densité de courants

7. Méthodologie de résolution

8. Algorithme du Programme

9. Structure étudié

10. Energie potentielle dans le DGMOS

11. Evolution de densité des électrons

12. Effet de l'épaisseur d'oxyde sur les caractéristiques électriques

13. Influence de la longueur du canal

14. Effet du travail de sortie du métal de grille

15. Conclusion

Références bibliographique du chapitre 2

1. Introduction

Vu l'évolution de la technologie CMOS, les dimensions des transistors MOS ont été réduites vers le domaine nanométrique [Gupta'12, Wang'05]. A ce niveau de miniaturisation, les effets quantiques ne sont plus négligeables et modifient les propriétés électriques du transistor. Pour cela, il est impératif d'en tenir compte en considérant les approches données par la mécanique quantique.

Ce chapitre est consacré à l'étude du transistor MOS double grille, nous résolvons l'équation de Poisson 2D couplée avec l'équation de Schrödinger. L'algorithme considéré est composé de deux blocs: l'équation de Poisson qui est résolue pour l'obtention du profil de l'énergie potentielle et de l'équation de Schrödinger qui est résolue pour la détermination de la répartition des charges et du courant dans la structure. La discrétisation des ces équations se fait par la méthode des différences finies et sa résolution par la méthode de Newton Raphson.

L'objectif principal de ce chapitre est donc de décrire les techniques numériques (résolution des équations) utilisées dans ce travail. La validité de nos résultats a été confirmée en les comparant avec ceux obtenus par le logiciel commercial Silvaco-TCAD [Atlas'04].

2. Transistor MOS double grille

La réduction des dimensions (la longueur du canal, l'épaisseur d'oxyde de grille) du transistor bulk (transistor standard) fait intervenir de nouveaux effets néfastes (effet tunnel, confinement quantique des porteurs dans le canal,...). Afin d'éliminer ces effets, nombreuses solutions sont actuellement proposées pour contourner les limitations technologiques liées à la réduction d'échelle du transistor MOS Bulk. Le transistor MOS à double grille est identifié comme l'une des solutions la plus prometteuse pour les futurs circuits intégrés. Ceci est dû au contrôle du canal par deux grilles.

Dans notre étude le schéma du transistor MOS à double grille est représenté sur la figure2.1, suivante :

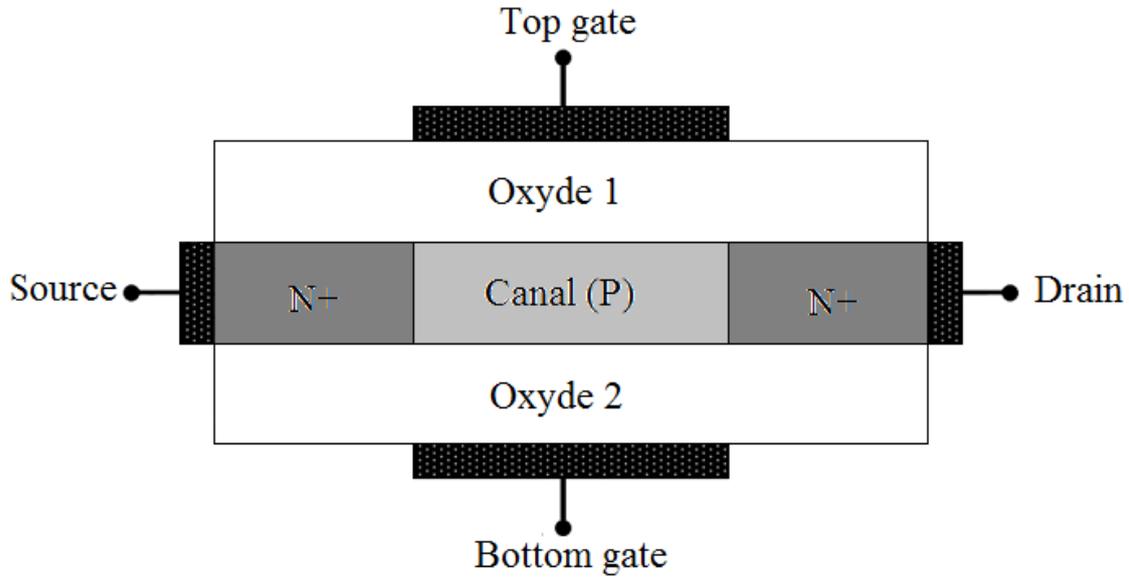


Figure 2.1. Structure du transistor double grille étudié dans notre travail.

Le transistor DGMOS fonctionne en mode symétrique. Ainsi, les épaisseurs de couches d'oxyde sont identiques et valent T_{ox} , les polarisations des deux grilles sont également identiques et correspondent à V_{gs} .

3. Modèle considéré

La miniaturisation des dimensions du transistor MOS fait apparaître des phénomènes complexes. Lorsque la longueur du canal atteint des dimensions nanométrique, les effets quantiques deviennent inévitables. Dans ce cas, les calculs des concentrations des porteurs, par les modèles classiques (Modèle Drift -Diffusion) ne sont plus suffisants. Il est donc nécessaire de faire appel à un modèle quantique (équations de Poisson et Schrödinger).

3.1. Equation de Poisson

L'intégration de l'équation de Poisson permet de calculer la variation du potentiel dans le semi-conducteur à partir de la charge d'espace qui est formée par des charges dues aux porteurs libres et aux impuretés que l'on suppose totalement ionisées.

L'équation de Poisson est résolue dans notre cas suivant la dimension transversale au canal et la dimension longitudinale à celui-ci [Diagne'07].

L'équation de Poisson à deux dimensions s'écrit comme suit :

$$\frac{d^2V(x,y)}{dx^2} + \frac{d^2V(x,y)}{dy^2} = -\frac{q}{\epsilon} [p - n + N_D - N_A] \quad (2.1)$$

Où :

- $V(x,y)$: le potentiel électrique.
- p : la concentration de trous (qui peut être négligé dans notre cas).
- n : la concentration des électrons.
- N_D et N_A : les concentrations de donneurs et accepteurs.
- q : la charge élémentaire.
- ε : la constante diélectrique.

3.2. Equation de Schrödinger

Si on applique une tension sur la grille du transistor MOS nanométrique, les électrons sont soit attirés vers l'interface oxyde /semiconducteur soit confinés dans un puits de potentiel très étroit. Donc l'étude des charges dans le puits de potentiel doit passer par une étude quantique et alors par la résolution de l'équation de Schrödinger.

La résolution de l'équation de Schrödinger permet d'obtenir les niveaux d'énergie et les fonctions d'ondes dans la direction du confinement quantique (suivant l'axe y).

On considère une particule de masse effective m^* , dans un puits de potentiel à une dimension $V(x)$. On 'oublie' les autres directions. Ce sera donc une résolution pseudo-2D que l'on fera.

Donc l'équation de Schrödinger à résoudre est donnée par :

$$-\frac{\hbar^2}{2m^*} \frac{\partial^2}{\partial y^2} \psi(y) + qV(y)\psi(y) = E\psi(y) \quad (2.2)$$

Où :

- $\psi(y)$: fonction d'onde.
- E : énergie quantique.
- h : constante de Plank.
- $V(y)$: potentiel électrostatique selon 'y'.

Les fonctions d'ondes sont égales à zéro à l'interface oxyde / Silicium dans le cas où, la pénétration des électrons dans l'oxyde est négligeable.

4. Méthode de résolution adoptée

4.1. Discrétisation par la méthode des différences finies

Il existe plusieurs méthodes de discrétisations, pour résoudre les équations couplées. Les plus utilisées sont : les différences finies et les éléments finis.....

Donc notre étude, nous utilisons la méthode de différences finies utilisant des mailles rectangulaires à pas constant. Le choix de cette méthode est guidé par :

- Sa facilité d'implémentation.
- Sa stabilité numérique pour résoudre les équations couplées.

Si l'équation générale à discrétiser est de la forme suivante :

$$\frac{\partial}{\partial x} \left[P(x, y) \cdot \frac{\partial U}{\partial x} \right] + \frac{\partial}{\partial y} \left[P(x, y) \cdot \frac{\partial U}{\partial y} \right] = f(U, x, y) \quad (2.3)$$

Où :

- U : la fonction inconnu.
- P et f : fonctions déterminée à priori.

La forme discrétisée de l'équation (2.3) se présente sous la forme suivante :

$$G_k \cdot U_{k-1} + B_k \cdot U_{k-n} + D_k \cdot U_{k+1} + H_k \cdot U_{k+1} - C_k \cdot U_k = f(U_k, x_i, y_j) \quad (2.4)$$

Avec :

- i : indice suivant l'axe 'x'
- j : indice suivant l'axe 'y'
- k : indice global définie par [Latreche'98]:

$$k = (j - i) * n + 1 \quad (2.5)$$

- $D_k = P \left(\frac{x_i + x_{i+1}}{2}, y_j \right) \cdot \frac{2}{(x_{i+1} - x_i) \cdot (x_{i+1} - x_{i-1})}$
- $G_k = P \left(\frac{x_i + x_{i-1}}{2}, y_j \right) \cdot \frac{2}{(x_i - x_{i-1}) \cdot (x_{i+1} - x_{i-1})}$
- $B_k = P \left(x_i, \frac{y_j + y_{j-1}}{2} \right) \cdot \frac{2}{(y_j - y_{j-1}) \cdot (y_{j+1} - y_{j-1})}$
- $H_k = P \left(x_i, \frac{y_j + y_{j+1}}{2} \right) \cdot \frac{2}{(y_{j+1} - y_j) \cdot (y_{j+1} - y_{j-1})}$
- $C_k = G_k + D_k + B_k + H_k$

Les coefficients : G_k, D_k, B_k, H_k et C_k dépendent que des dimensions de la maille et la fonction $P(x,y)$.

4.2. Résolution de l'équation de Poisson

La figure 2.2 illustre le maillage du transistor DGMOS.

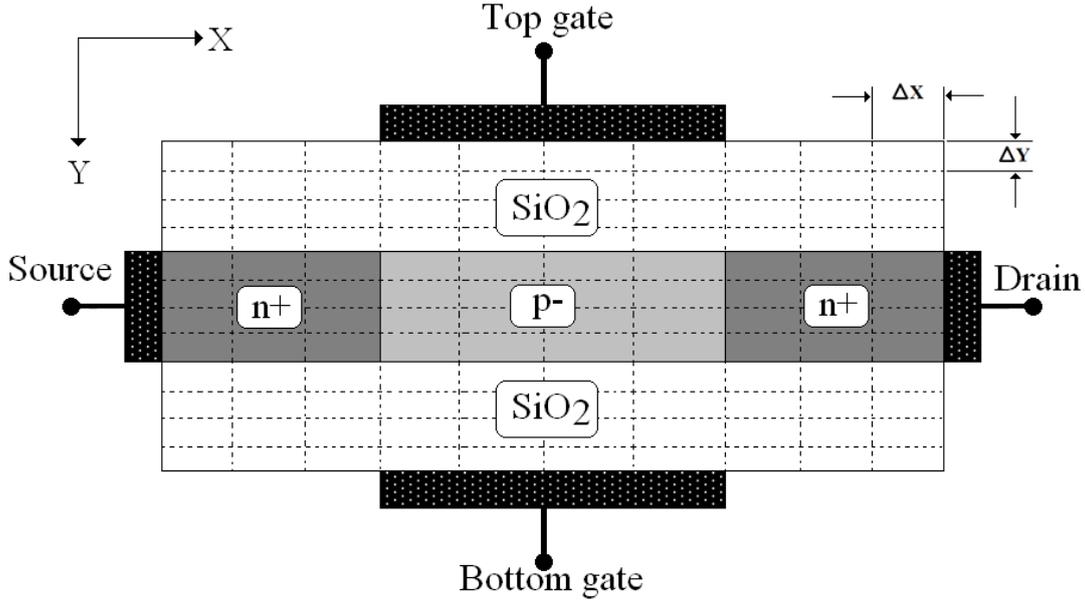


Figure 2.2. Maillage du transistor DGMOS

Le domaine de la solution consiste à $(N_x \times N_y)$ nœuds, où N_x et N_y sont les nombres de nœuds dans les directions x et y respectivement. La solution numérique de l'équation de Poisson 2D est composé de $(N_x \times N_y)$ valeurs du potentiel. Pour atteindre les $(N_x \times N_y)$ inconnues, le même nombre d'équations est nécessaire.

Nous choisissons un nœud $[i, j]$ quelconque (ligne i et la colonne j) pour illustrer la procédure de calcul. L'application de la méthode des différences finies à l'équation (2.1) permet d'écrire [Latreche'98]:

$$\frac{\Delta y}{\Delta x} V_{i-1,j} + \frac{\Delta x}{\Delta y} V_{i,j-1} - 2 \left(\frac{\Delta x}{\Delta y} + \frac{\Delta x}{\Delta y} \right) V_{i,j} + \frac{\Delta x}{\Delta y} V_{i,j+1} + \frac{\Delta y}{\Delta x} V_{i+1,j} = -\Delta x \cdot \Delta y - \frac{q}{\epsilon} [n + N_D - N_A] \quad (2.6)$$

Δx et Δy sont les dimensions de la maille dans les directions x , y respectivement (voir figure 2.2) et représentent donc les pas de discrétisation. Δx et Δy sont considérés constants dans notre cas. Ils peuvent être considérés variables aux niveaux des jonctions pour mieux suivre les variations rapides des différentes variables. De plus, nous considérons $\Delta x \gg \Delta y$, par

ce que l'épaisseur des couches suivant y est très mince ($t_{total} = 4.5nm$), par contre suivant x elle est égale à $20nm$.

L'équation (2.2) est appliquée dans les trois régions considérées : silicium (canal, $V=V_{si}$), oxyde de la grille supérieur ($V=V_{ox1}$), et oxyde de la grille inférieur ($V=V_{ox2}$).

On peut mettre l'équation de Poisson discrétisée sous la formule matricielle : $M.X=S$, où M représente la matrice des coefficients G, B, D, H et C et s'écrit sous la forme suivante :

$$[M] = \begin{bmatrix} C & D & . & . & . & H & . & . & . \\ G & C & D & . & . & . & H & . & . \\ . & G & C & D & . & . & . & H & . \\ . & . & G & C & D & . & . & . & H \\ . & . & . & G & C & D & . & . & . \\ B & . & . & . & G & C & D & . & . \\ . & B & . & . & . & G & C & D & . \\ . & . & B & . & . & . & G & C & D \\ . & . & . & B & . & . & . & G & D \end{bmatrix} \quad (2.7)$$

$$\text{Avec les coefficients : } G_k = D_k = \frac{\Delta y}{\Delta x}, \quad B_k = H_k = \frac{\Delta x}{\Delta y}$$

Dans le cas où les nœuds sont positionnés à l'interface Silicium/Oxyde, la discontinuité des permittivités ' ϵ ' doit être comptabilisée. En effet, il y a continuité de vecteur déplacement. Dans de tels cas l'équation (2.3) devient [Ren'01]:

$$\begin{aligned} \frac{\Delta y}{\Delta x} V_{i-1,j} + \frac{\Delta x}{2\Delta y} \left(1 + \frac{\epsilon_{bot}}{\epsilon_{top}}\right) V_{i,j-1} - \left(\frac{\Delta x}{\Delta y} + \frac{\Delta x}{\Delta y}\right) \left(1 + \frac{\epsilon_{bot}}{\epsilon_{top}}\right) V_{i,j} + \frac{\Delta x}{2\Delta y} \left(1 + \frac{\epsilon_{bot}}{\epsilon_{top}}\right) V_{i,j+1} \\ + \frac{\Delta y}{\Delta x} \frac{\epsilon_{bot}}{\epsilon_{top}} V_{i+1,j} = -\Delta x \cdot \Delta y - \frac{q}{\epsilon_{top}} [n + N_D - N_A] \end{aligned} \quad (2.8)$$

Où ϵ_{bot} et ϵ_{top} sont les constantes diélectrique pour les matériaux au-dessus de l'interface et au-dessous de celle-ci. Dans notre étude les deux oxydes sont identiques.

4.3. Conditions aux limites

4.3.1. Condition aux contacts

Afin de résoudre l'équation différentielle représentée par l'équation de Poisson, nous devons tenir compte des conditions aux limites de celle-ci.

Pour les contacts de grille qui sont des contacts de type Métal/Oxyde, les conditions aux limites à appliquer sont de type Dirichlet $V = V_{\text{appliquées}}$, ceci signifie que $V = V_G$. Le potentiel sur la grille est déterminé à partir de la tension de polarisation de grille V_G et du travail de sortie des matériaux en contact. L'équation numérique s'écrit alors:

$$V_{i,j} = V_g \quad (2.9)$$

Pour le contact de Drain par contre, le contact est de type Métal/ Semi-conducteur. La condition de Dirichlet s'écrit alors : $V = V_{\text{applique}} + U_T \text{Ln} \frac{N_D}{n_i}$ (en région N)

Si on applique alors un potentiel V_D sur le drain, le potentiel obtenu sur ce contact est égal au le potentiel appliqué plus un autre terme qui est égale à $U_T \text{Ln} \frac{N_D}{n_i}$.

Le même principe appliqué pour la source, donc :

$$V_{i,j} = V_D + U_T \text{Ln} \frac{N_D}{n_i} \quad (2.10)$$

$$V_{i,j} = V_S + U_T \text{Ln} \frac{N_D}{n_i} \quad (2.11)$$

4.3.2. Conditions aux autres frontières

Sur les autres surfaces limites du semi-conducteur ce sont les conditions de Neumann qui les gèrent. Ces conditions aux limites sont nécessaires pour assurer la neutralité des charges au niveau des zones de contact.

$$\left\{ \begin{array}{l} \frac{\partial V}{\partial y} = 0, \\ \frac{\partial n}{\partial y} = 0 \end{array} \right.$$

Les conditions de Neumann sont données:

Pour les frontières gauches et droites

$$V_{i,j} - V_{i \pm 1,j} = 0 \quad (2.12)$$

Pour les frontières supérieures et inférieures

$$V_{i,j} - V_{i,j \pm 1} = 0 \quad (2.13)$$

Pour les deux nœuds d'angle, le long de la frontière supérieure

$$2V_{i,j} - V_{i+1,j} + V_{i,j \pm 1} = 0 \quad (2.14)$$

Pour les deux nœuds d'angle, le long de la frontière inférieure

$$2V_{i,j} - V_{i+1,j} + V_{i,j \pm 1} = 0 \quad (2.15)$$

Jusqu'à ce point, nous avons obtenu ($N_X \times N_Y$) équations nécessaires pour résoudre $V_{i,j}$.

Compte tenu de N_D , N_A et n (densités d'électrons), les équations (2.3 jusqu'à 2.11) représentent un ensemble d'équations linéaires qui peuvent être résolus d'une manière itérative.

Toutefois, lorsqu'il s'agit de résoudre un ensemble d'équations couplées, il ya un meilleur algorithme pour résoudre l'équation de Poisson [Seoane'06, Bardos'02, Trellakis'06].

Cet algorithme consiste à effectuer un changement de variable n , à savoir exprimer n en termes de potentiel et une énergie quasi-Fermi, F_n . Ce dernier est calculé sur la base de l'ancien potentiel [Ren'01]:

$$(F_n)_{i,j} = -q(V_{old})_{i,j} + k_B T \cdot \mathfrak{F}_{1/2}^{-1} \left(\frac{n_{i,j}}{N_C} \right) \quad (2.16)$$

Où :

- $\mathfrak{F}_{1/2}^{-1}$: représente l'intégrale de Fermi de l'ordre 1/2.
- N_C : la densité d'états dans la bande de conduction.

La densité d'électrons s'écrit alors:

$$n_{i,j} = N_C \mathfrak{F}_{1/2} \left[\frac{(F_n)_{i,j} + qV_{i,j}}{k_B T} \right] \quad (2.17)$$

Avec ce changement de variable, les équations (2.3-2.11) représentent un ensemble d'équations non linéaires pour le potentiel. L'équation de Poisson est alors résolue par la méthode de Newton-Raphson et s'écrit sous la forme :

$$F(\vec{V}_i) = 0 \quad (2.18)$$

Avec : $F(\vec{V}_i)$: fonctionnelle de l'équation de Poisson

La matrice jacobienne est obtenue sous la forme :

$$F_{\alpha,\beta}(V) \equiv \frac{\partial F_\alpha(V)}{\partial V_\beta} \quad (2.19)$$

Compte tenu d'une estimation initiale V_{old} la solution prévue est $V_{new} = V_{old} + \Delta V$.

Par un développement limité en série de Taylor au premier ordre, on peut écrire [Ren'01]:

$$F_\alpha(V_{new}) \approx F_\alpha(V_{old}) + F_{\alpha,\beta}(V_{old}) \cdot [\Delta V]_\beta = 0 \quad (2.20)$$

Donc [Ren'01]:

$$[\Delta V]_{\beta} = -\frac{F_{\alpha}(V_{old})}{F_{\alpha,\beta}(V_{old})} \quad (2.21)$$

4.3. Résolution de l'équation de Schrödinger

Dans notre étude (DGMOS), le confinement se fait dans une seule direction (puits quantique) ; nous résolvons alors l'équation de Schrödinger en une seule dimension.

Afin de résoudre l'équation de Schrödinger, nous divisons la structure en tranches dans la direction de transport. Celles-ci sont appelées tranches de Schrödinger. La résolution est alors réalisée en 'pseudo' 2D. La figure 2.3 illustre la structure double grille divisée en tranche de Schrödinger.

Dans chaque tranche (ou même colonne), on connaît, le profil du potentiel, donc la résolution de l'équation de Schrödinger dans la direction de confinement (axe y) permet d'obtenir les niveaux d'énergies et les fonctions d'ondes [Jaud'06].

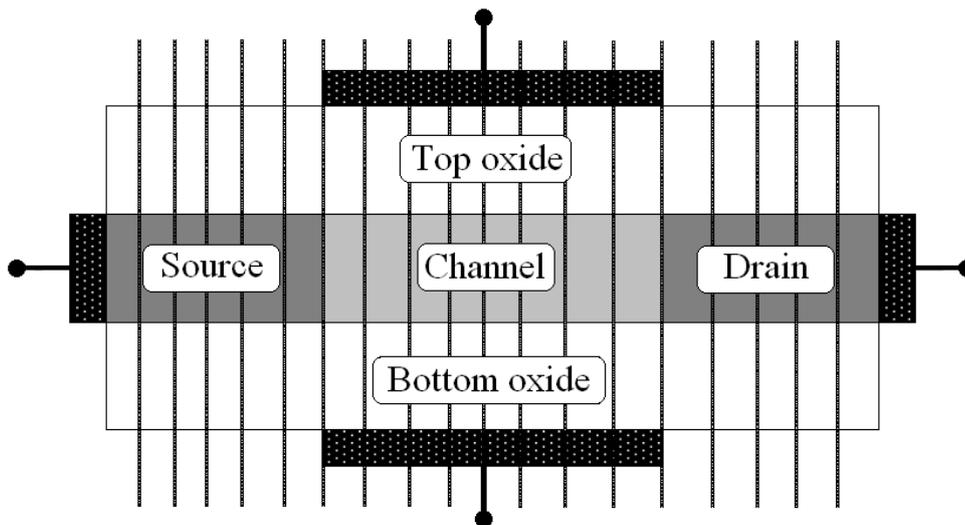


Figure 2.3. Schéma d'une structure DGMOS divisée en tranches de Schrödinger

L'équation de Schrödinger dans la direction de confinement (direction y) s'écrit :

$$-\frac{\hbar^2}{2m^*} \frac{\partial^2}{\partial y^2} \psi_i(y) + qV(y)\psi_i(y) = E_i\psi_i(y) \quad (2.22)$$

En $y=y_{i,j}$, l'équation discrétisée par la méthode des différences finies devient [Latreche'98]:

$$-\frac{\hbar^2}{2m^*(y)} \frac{\psi_i(y_{i+1}) - 2\psi_i(y_i) + \psi_i(y_{i-1}))}{\Delta y^2} + qV(y_i)\psi_i(y_i) = E_i\psi_i(y_i) \quad (2.23)$$

L'équation (2.17), représente l'équation de Schrödinger discrétisée dans une seule colonne. Nous répétons cette opération pour tous les indices j (1 à N).

$$j=0; \quad -\frac{\hbar^2}{2m^*(y)} \frac{\psi_i(y_1)-2\psi_i(y_0)+\psi_i(y_{-1})}{\Delta y^2} + qV(y_0)\psi_i(y_{i0}) = E_i\psi_i(y_0) \quad (2.23.1)$$

$$j=1; \quad -\frac{\hbar^2}{2m^*(y)} \frac{\psi_i(y_2)-2\psi_i(y_1)+\psi_i(y_0)}{\Delta y^2} + qV(y_1)\psi_i(y_1) = E_i\psi_i(y_1) \quad (2.23.2)$$

·
·

$$j=N; \quad -\frac{\hbar^2}{2m^*(y)} \frac{\psi_i(y_{N+1})-2\psi_i(y_N)+\psi_i(y_{N-1})}{\Delta y^2} + qV(y_N)\psi_i(y_N) = E_i\psi_i(y_N) \quad (2.23.N)$$

Donc, l'équation de Schrödinger discrétisée se met sous la formule matricielle :

$$H\psi_i(y) = E_i\psi_i(y) \quad (2.24)$$

Où : H est l'Hamiltonien du système défini par [Simonetti'02] :

$$H = -\frac{\hbar^2}{2m^*(y)} \begin{bmatrix} -2 & 1 & 0 & \dots & \dots & 0 \\ 1 & -2 & 1 & 0 & \dots & 0 \\ 0 & 1 & -2 & 1 & \dots & 0 \\ \dots & \dots & \dots & \dots & \dots & \dots \\ 0 & \dots & 0 & 1 & -2 & 1 \\ 0 & \dots & \dots & 0 & 1 & -2 \end{bmatrix} + q \begin{bmatrix} V(y_1) & 0 & \dots & \dots & \dots & 0 \\ 0 & V(y_2) & 0 & \dots & \dots & 0 \\ \dots & \dots & \dots & \dots & \dots & \dots \\ 0 & \dots & 0 & V(y_i) & 0 & \dots \\ \dots & \dots & \dots & \dots & \dots & \dots \\ 0 & \dots & \dots & \dots & \dots & V(y_N) \end{bmatrix} \quad (2.25)$$

A partir de la détermination des vecteurs et des valeurs propres de la matrice 'Hamiltonien' (H), nous pouvons obtenir les fonctions d'ondes ψ_i , et les niveaux énergétique E_i associés.

5. Modèle self-consistent (modèle auto-cohérent)

Dans la direction de transport (x), les porteurs dans la couche d'inversion sont libres, mais dans la direction perpendiculaire à la surface du canal (y) (direction de confinement), les porteurs sont confinés dans un puit de potentiel étroit. La modélisation du transport des porteurs se fait comme pour un gaz 2D (cas de l'équation de Poisson), et comme un gaz 1D (cas de l'équation de Schrödinger) [Ren'02, Lundstrom'02]. .

Pour la résolution de l'équation de Schrödinger, il faut connaître le potentiel électrostatique [V(x)] ; et pour résoudre de l'équation de Poisson, il faut connaître les concentrations des porteurs ou la densité de charge [$\rho(x)$].

Il y a donc auto cohérence entre les résolutions de l'équation de Poisson 2D, et l'équation de Schrödinger 1D.

$$\begin{cases} \rho(y) = S[V(y)] \\ V(y) = P[\rho(y)] \end{cases}$$

Où: les fonctions S [V (y)] et P [ρ (y)] représentent les équations de Schrödinger et de Poisson.

6. Transport dans les transistors MOS nanométriques : modèles physiques

Le transport électrique dans un matériau s'apparente à une marche au 'hasard': l'électron (décrit de façon classique) subit des collisions (avec des défauts, avec les phonons, avec d'autres électrons). De plus, le transistor MOS atteint aujourd'hui des dimensions nanométriques, et le transport des porteurs dans la zone active (canal) est modifié, puisque la longueur du canal est de l'ordre de la distance moyenne entre deux interactions, appelée libre parcours moyen (environ dix nanomètres dans Si à 300 K). Une grande proportion de porteurs est alors capable de traverser tout le canal sans subir de collision. Les électrons peuvent se déplacer sans diffuser comme dans un tube à vide : le transport est dit dans ce cas la transport 'ballistique' (canal balistique) [Bescond'04].

6.1. Densité des électrons

Le profil énergétique d'un canal balistique pour le transistor MOS est illustré sur la figure suivante :

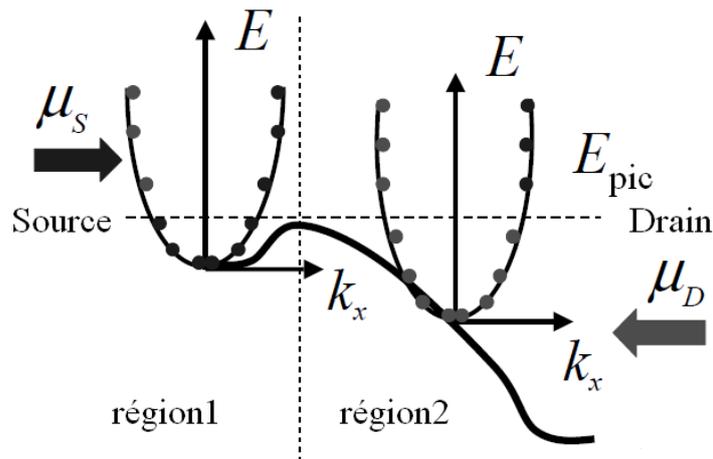


Figure 2.4. Evolution typique de la bande de conduction le long de l'axe source drain dans un transistor balistique

On peut diviser ce profil en deux régions : les points à gauche du pic de l'énergie (région 1), et les points à droite du pic de l'énergie (région 2).

Dans la région 1, les électrons d'énergie inférieure à E_{pic} sont arrivés à partir du réservoir de la source, les électrons d'énergie plus élevée que E_{pic} sont par contre venus à partir du réservoir du drain. La même explication peut être faite dans la région 2.

Ceci est expliqué par le fait qu'à chaque porteur est associé une onde incidente et une onde réfléchie (*mécanique quantique*).

Les deux réservoirs (source, drain) sont caractérisés par deux niveaux de Fermi μ_s et μ_D .

La densité d'électrons dans la région 1 peut être écrite comme suit [Ren'01] :

$$\begin{aligned}
 & n_{gauche}(x, E_{kj}) \\
 &= \int_0^{\infty} \left[\frac{1}{\pi \hbar} \sqrt{\frac{m_x^*}{2E_x}} \frac{1}{1 + \exp((E_x + E_i + E_{kj} - \mu_s)/k_B T)} \right] dE_x \\
 &+ \int_0^{E_{pic}} \left[\frac{1}{\pi \hbar} \sqrt{\frac{m_x^*}{2E_x}} \frac{1}{1 + \exp((E_x + E_i + E_{kj} - \mu_s)/k_B T)} \right] dE_x \\
 &+ \int_{E_{pic}}^{\infty} \left[\frac{1}{\pi \hbar} \sqrt{\frac{m_x^*}{2E_x}} \frac{1}{1 + \exp((E_x + E_i + E_{kj} - \mu_D)/k_B T)} \right] dE_x \tag{2.26}
 \end{aligned}$$

Où l'indice gauche est retenu pour la région 1.

En tenant compte des contributions de tous les modes transverses, sur l'intégration E_{kj} on obtient :

$$n_{gauche}(x) = \int_0^{\infty} \frac{1}{\pi \hbar} \sqrt{\frac{m_y^*}{2E_{kj}}} [n_{gauche}(x, E_{kj})] dE_{kj} \tag{2.27}$$

$$\begin{aligned}
 n_{gauche}(x) = n_{2Di} \left\{ \ln(1 + e^{\tilde{\mu}_s}) + \frac{1}{\sqrt{\pi}} \int_0^{\tilde{E}_{pic}} \frac{d\tilde{E}_x}{\sqrt{\tilde{E}_x}} \mathfrak{S}_{-1/2}(\tilde{\mu}_s - \tilde{E}_x) \right. \\
 \left. + \frac{1}{\sqrt{\pi}} \int_{\tilde{E}_{pic}}^{\infty} \frac{d\tilde{E}_x}{\sqrt{\tilde{E}_x}} \mathfrak{S}_{-1/2}(\tilde{\mu}_D - \tilde{E}_x) \right\} \tag{2.28}
 \end{aligned}$$

Où le chapeau \sim signifie que toutes les quantités sont indiquées par rapport à la sous bande de potentiel $E_i(x)$, et étalonnée par rapport à l'énergie thermique $k_B T$ et n_{2Di} . La densité d'électrons de surface pour chaque sous bande, est donnée par [Ren'01] :

$$n_{2Di} = \frac{\sqrt{m_x^* m_y^*}}{\pi \hbar^2} \frac{k_B T}{2} \quad (2.29)$$

De la même manière, la densité d'électrons dans la région 2, peut être obtenue selon :

$$n_{droite}(x) = n_{2Di} \left\{ \ln(1 + e^{\tilde{\mu}_D}) + \frac{1}{\sqrt{\pi}} \int_0^{\tilde{E}_{pic}} \frac{d\tilde{E}_x}{\sqrt{\tilde{E}_x}} \mathfrak{S}_{-1/2}(\tilde{\mu}_D - \tilde{E}_x) + \frac{1}{\sqrt{\pi}} \int_{\tilde{E}_{pic}}^{\infty} \frac{d\tilde{E}_x}{\sqrt{\tilde{E}_x}} \mathfrak{S}_{-1/2}(\tilde{\mu}_s - \tilde{E}_x) \right\} \quad (2.30)$$

6.2. Densité de courants

Le courant est conservé tout au long de l'ensemble du dispositif, il peut être évalué dans toute section transversale et perpendiculaire à la direction d'écoulement du courant. Pour garder le résultat général, nous supposons que la section se trouve à x , ce qui est à gauche du pic de barrière canal. Pour chaque sous bande, la densité de courant en régime balistique s'écrit selon [Ren'01] :

$$\begin{aligned}
 & J(E_{kj}) \\
 &= \int_0^{E_{pic}} \left[\sqrt{\frac{2E_x}{m_x^*}} \frac{q}{\pi \hbar} \sqrt{\frac{m_x^*}{2E_x}} \frac{1}{1 + \exp((E_x + E_i + E_{kj} - \mu_s)/k_B T)} \right] dE_x \\
 &+ \int_{E_{pic}}^{\infty} \left[\sqrt{\frac{2E_x}{m_x^*}} \frac{q}{\pi \hbar} \sqrt{\frac{m_x^*}{2E_x}} \frac{1}{1 + \exp((E_x + E_i + E_{kj} - \mu_s)/k_B T)} \right] dE_x \\
 &- \int_0^{E_{pic}} \left[\sqrt{\frac{2E_x}{m_x^*}} \frac{q}{\pi \hbar} \sqrt{\frac{m_x^*}{2E_x}} \frac{1}{1 + \exp((E_x + E_i + E_{kj} - \mu_s)/k_B T)} \right] dE_x \\
 &- \int_{E_{pic}}^{\infty} \left[\sqrt{\frac{2E_x}{m_x^*}} \frac{q}{\pi \hbar} \sqrt{\frac{m_x^*}{2E_x}} \frac{1}{1 + \exp((E_x + E_i + E_{kj} - \mu_D)/k_B T)} \right] dE_x \tag{2.31}
 \end{aligned}$$

Où :

- $\sqrt{2E_x/m_x^*}$ représente la vitesse du courant dérivé.
- q : égal à la constante de charge élémentaire.

En raison des signes opposés dans la vitesse de l'électron, la contribution de la première intégrale ne s'annule qu'à partir de la troisième intégrale. Alors l'équation (2.28) devient:

$$\begin{aligned}
 J(E_{kj}) = \frac{q}{\pi \hbar} \int_{E_{pic}}^{\infty} & \left[\frac{1}{1 + \exp((E_x + E_i + E_{kj} - \mu_s)/k_B T)} \right. \\
 & \left. - \frac{1}{1 + \exp((E_x + E_i + E_{kj} - \mu_D)/k_B T)} \right] dE_x \tag{2.32}
 \end{aligned}$$

En intégrant sur E_{kj} nous obtenons:

$$J = \int_0^{\infty} \frac{1}{\pi \hbar} \sqrt{\frac{m_y^*}{2E_{kj}}} J(E_{kj}) dE_{kj} \tag{2.33}$$

$$J = \frac{q}{\hbar^2} \sqrt{\frac{m_y^*}{2}} \left(\frac{-k_B T}{\pi} \right)^{3/2} [\mathfrak{S}_{1/2}(\tilde{\mu}_s - \tilde{E}_{pic}) - \mathfrak{S}_{1/2}(\tilde{\mu}_D - \tilde{E}_{pic})] \tag{2.34}$$

La densité totale est la somme des contributions de toutes les vallées et sous bandes.

7. Méthodologie de résolution

Comme nous l'avons expliqué auparavant (*Cf. paragraphe 4*), afin de résoudre l'équation de Schrödinger, il faut connaître au préalable le potentiel électrostatique $[V(x)]$; et pour résoudre de l'équation de Poisson, il faut connaître auparavant les concentrations des porteurs ou la densité de charge $[\rho(x)]$. Pour cela, nous commençons par la recherche de la solution initiale de potentiel électrostatique. Ce dernier est obtenu par la résolution de l'équation de Poisson non linéaire en utilisant la méthode de Newton-Raphson (*voir les équations : 2.11-2.14*).

Connaissant le potentiel électrostatique, on peut donc résoudre l'équation de Schrödinger (*voir les équations : 2.16-2.20*) pour l'extraction des concentrations des porteurs utilisées dans la résolution de l'équation de Poisson. Ceci permet alors de déterminer la densité de courant.

8. Algorithme du Programme

La figure 2.5 résume les étapes nécessaires qui permettent d'avoir la résolution des équations de Poisson et de Schrödinger.

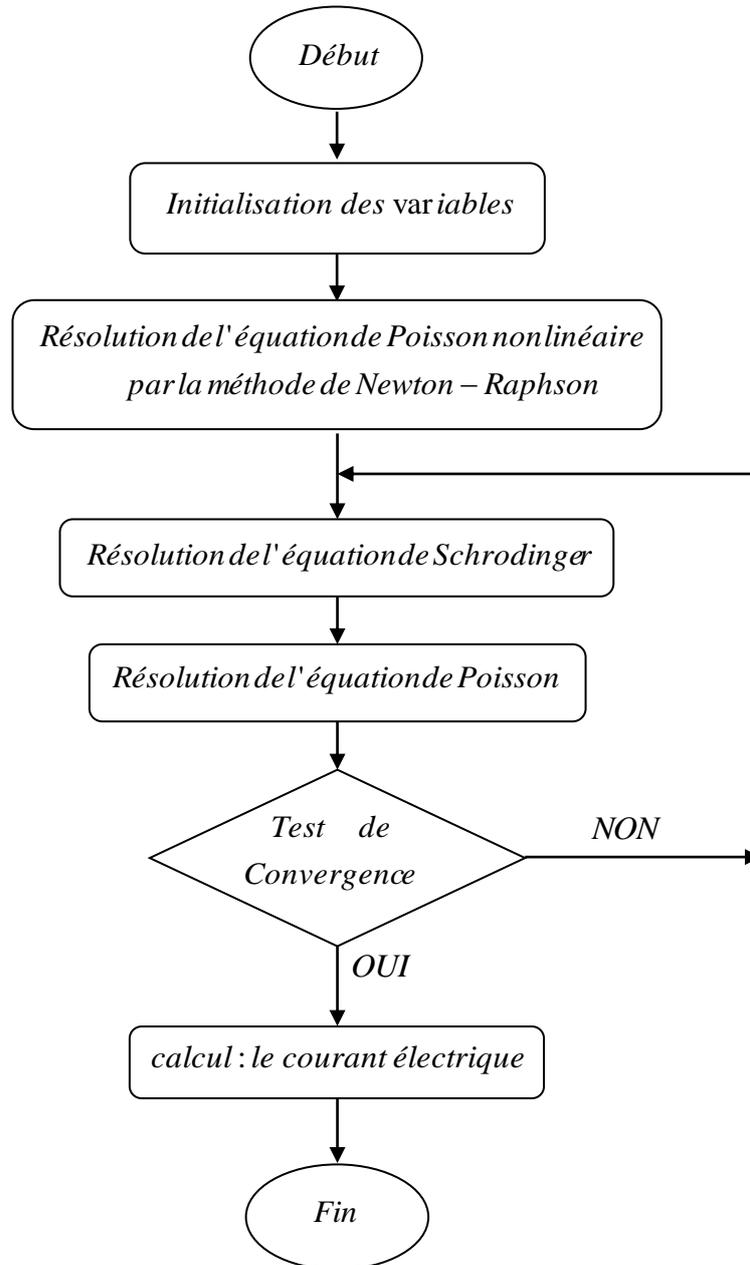


Figure 2.5. *Algorithme général du programme*

L'organigramme ci-dessous représente les étapes qui permettent la résolution de l'équation de Poisson non linéaire par la méthode de Newton-Raphson.

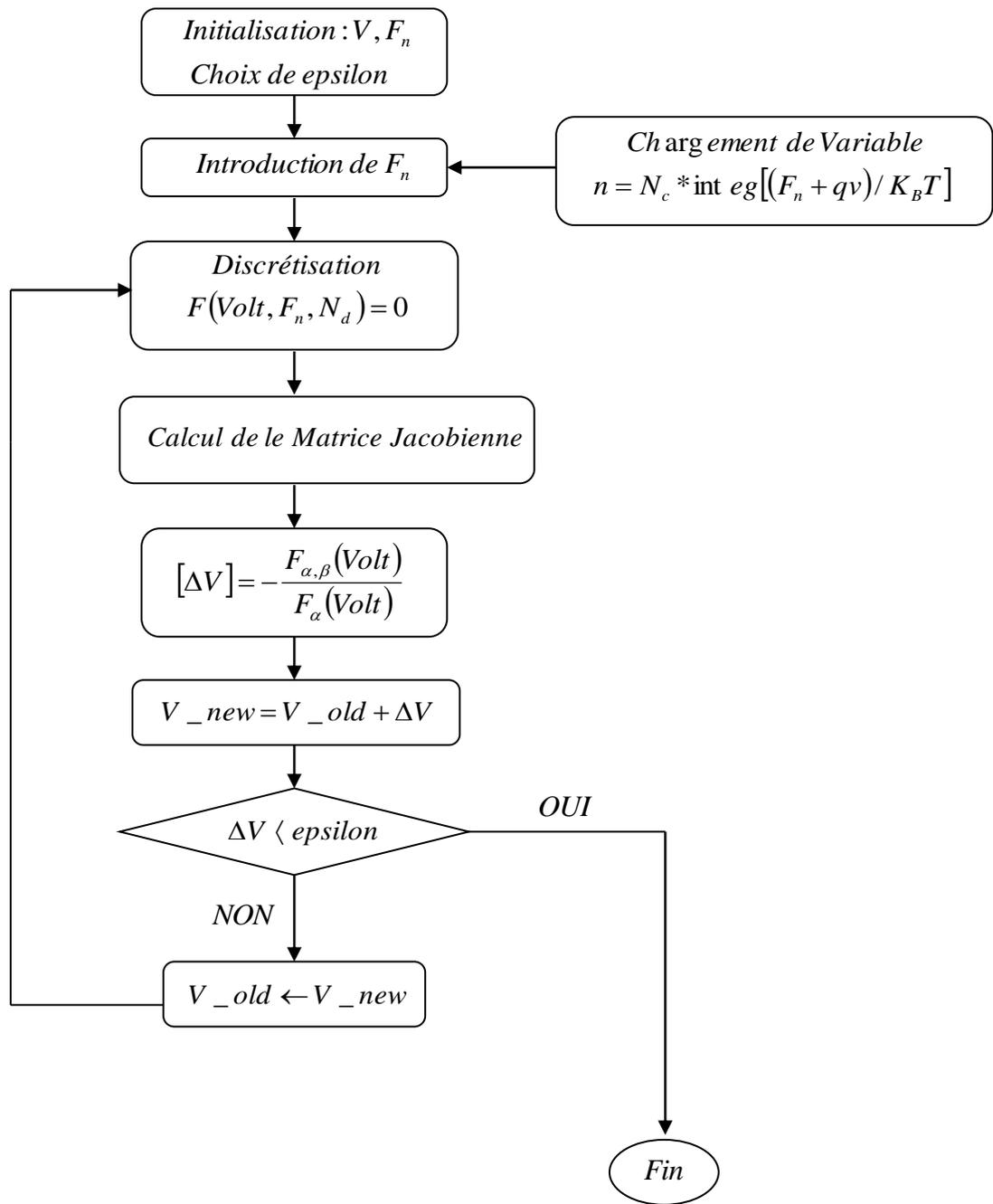


Figure 2.6. Algorithme utilisé pour la résolution de l'équation de Poisson (Newton-Raphson)

9. Structure étudié

Le schéma du dispositif simulé est présenté sur la figure 2.7.

La source et le drain sont de type « N » dopés à 10^{20} cm^{-3} . Le canal est intrinsèque (type P). L'épaisseur d'oxyde est de 1,5 nm pour les deux grilles supérieure et inférieure et l'épaisseur du film de silicium est de 1.5 nm [Ren'01].

Les métallisations sont réalisées avec de l'Aluminium, le travail de sortie considéré est alors de 4.25 eV. Les tensions V_{GS} appliquées sur les deux grilles sont identiques. Tous les calculs ont été faits à la température ambiante ($T=300\text{K}$).

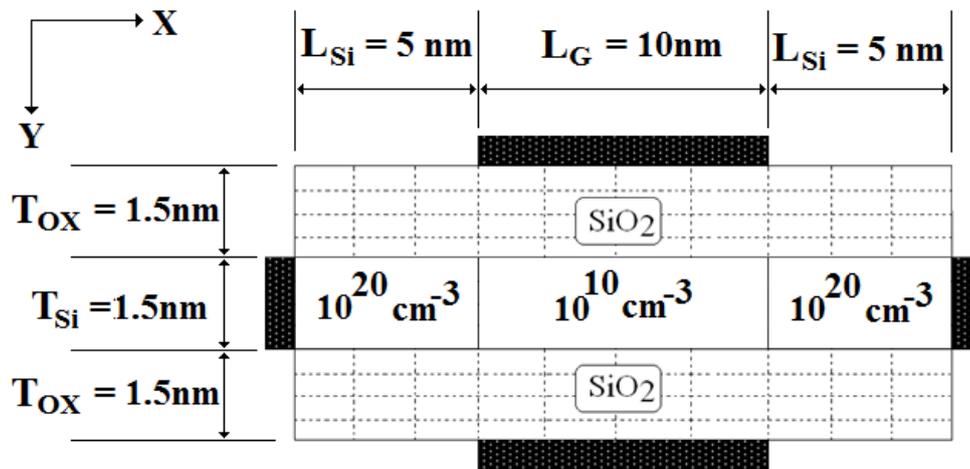


Figure 2.7. Structure du transistor DGMOS

Nous comparons d'abord les caractéristiques électriques obtenus par le modèle classique et quantique.

Noter que le niveau du courant dans des structures quantiques est plus faible que celui relevé sur des structures classiques [Rechem'09]. La figure 2.8, qui représente les courants de drain pour $V_{ds} = 0.6\text{V}$, clarifie bien la différence entre les deux modèles. Ceci est dû essentiellement à la différence qui existe au niveau de la densité des porteurs, présente dans la zone active [Munteanu'12].

En effet, si les dimensions du transistor sont de l'ordre de quelques dizaines de nanomètres, les lois connues de la physique classique ne sont plus valables d'où la nécessité d'aller vers la physique quantique.

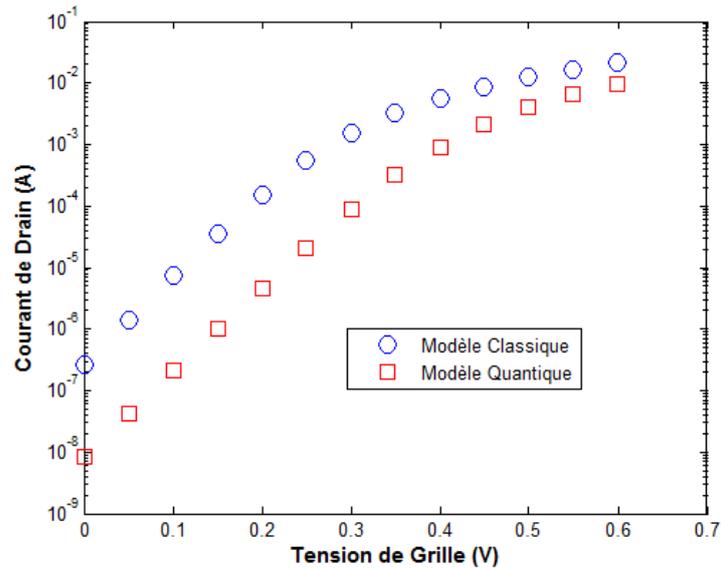


Figure 2.8. Caractéristique $I_D (V_{GS})$ à $V_{DS}=0.6V$.
 Comparaison du modèle quantique et modèle classique (Silvaco-Tcad)

10. Energie potentielle dans le DGMOS

La figure 2.9 représente les variations de l'énergie potentielle du transistor double grille étudié dans la section X-Y pour $V_{GS} = 0.6V$ et $V_{DS} = 0.8V$. Le choix de ces valeurs est justifié par le fait de se placer dans une zone de fonctionnement optimal du transistor.

Ces variations sont représentées le long du canal de la source vers le drain. La barrière d'énergie potentielle détermine la quantité d'électrons qui entrent dans le canal, et sa hauteur est modulée par la polarisation de grille.

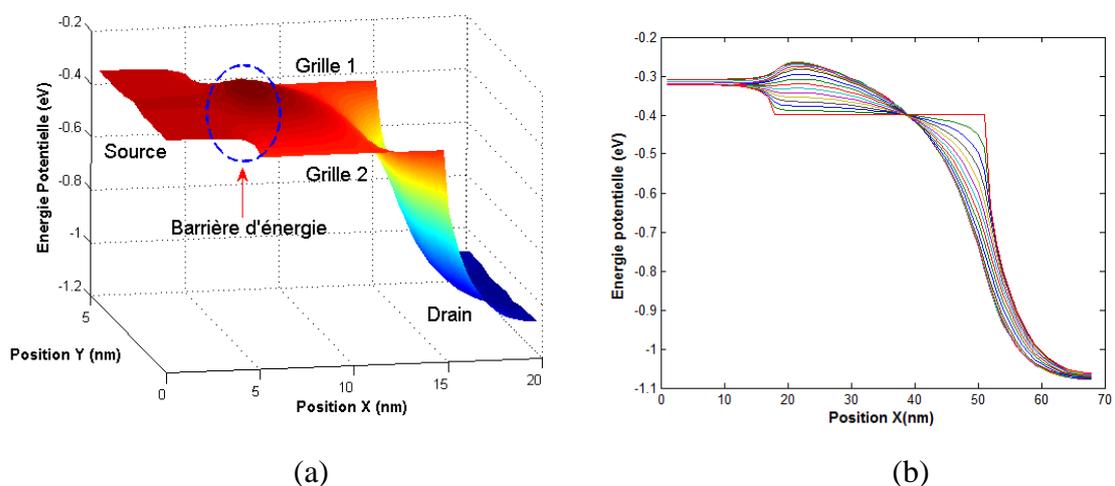
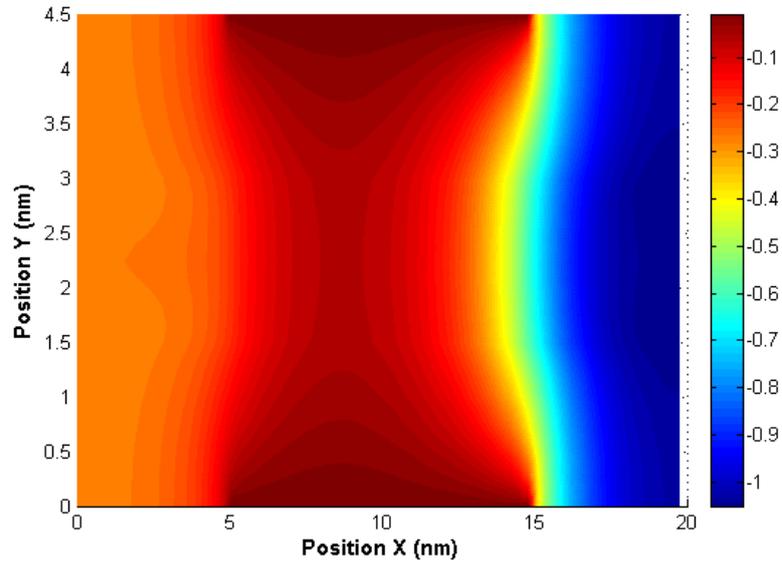
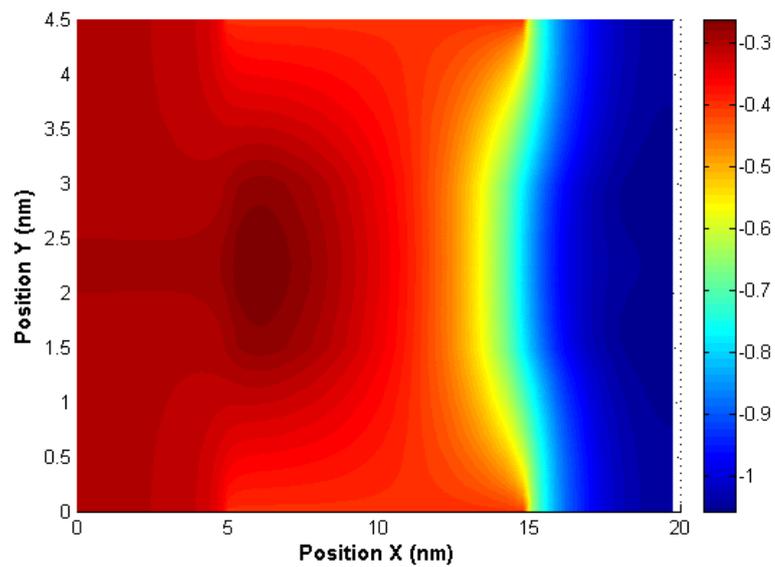


Figure 2.9. Energie potentielle : (a) Profil de l'énergie potentielle ; (b) Lignes de l'énergie potentielle.

- Pour une tension de drain constante ($V_{ds}=0.8V$), la distribution de l'énergie potentielle sur toute la structure est présentée pour différentes tensions de grille (figure 2.10)



(a)



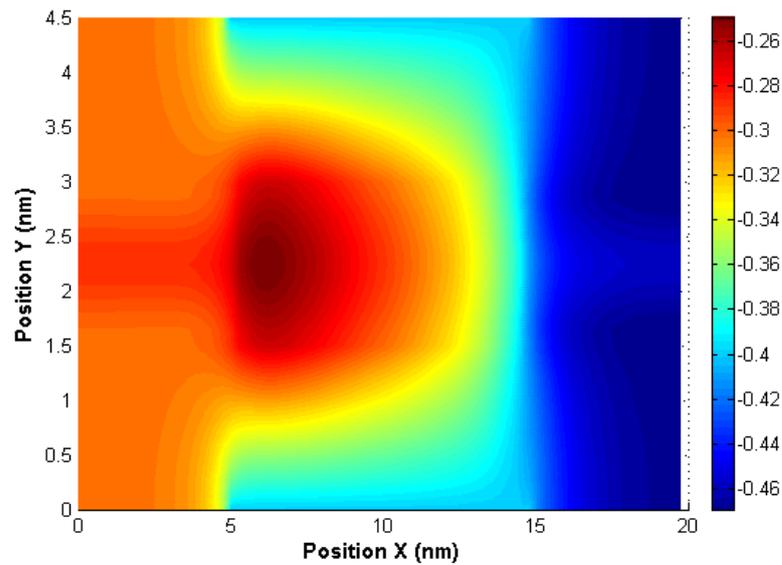
(b)

Figure 2.10. Distribution de l'énergie potentiel pour $V_{ds}=0.8V$ et : (a) $V_{gs}=0.2V$, (b) $V_{gs}= 0.6V$

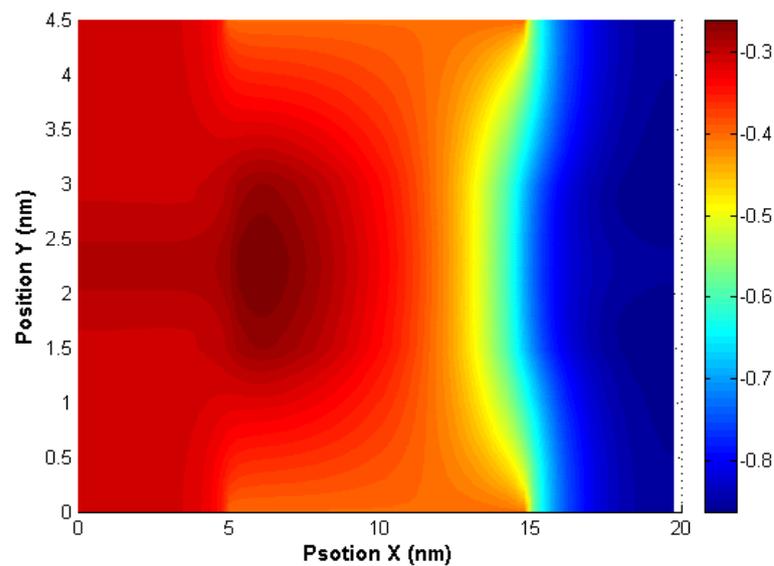
Nous observons clairement une variation de la distribution de l'énergie potentielle entre les régions de drain et de source. La barrière de potentiel varie alors entre la source et le drain.

En effet, a faible tension de grille, la barrière de potentiel interdit le passage des électrons depuis la source vers le drain, par contre pour les valeurs de tension de grille plus grandes, la barrière de potentiel diminue et les électrons peuvent passer depuis la source vers le drain.

- Pour une tension de grille constante ($V_{gs}=0.6V$), la distribution de l'énergie potentielle sur toute la structure est présentée pour différentes tensions de drain (figure 2.11):



(a)



(b)

Figure 2.11. Distribution de l'énergie potentiel pour $V_{gs}=0.6V$ et : (a) $V_{ds}=0.2V$, (b) $V_{ds}=0.6V$

Nous observons, que la distribution de l'énergie potentielle varie également entre les régions du canal et du drain. Donc il y'a abaissement de la barrière de potentiel coté drain. Ce phénomène correspond à l'effet DIBL (Cf. chapitre 1, paragraphe 1.8.1).

11. Evolution de densité des électrons

La figure 2.12 représente la densité des électrons dans le transistor double grille pour les polarisations de drain et de grille suivantes : $V_{GS} = 0.6\text{ V}$ et $V_{DS} = 0.8\text{ V}$.

On observe que, la densité d'électrons est réduite à zéro au niveau des interfaces silicium / oxyde en raison de du déplacement du maximum du profil d'électrons de l'interface Silicium/oxyde vers le canal d'une distance appelée 'space dark' (Cf. chapitre 1 paragraphe 8.3).

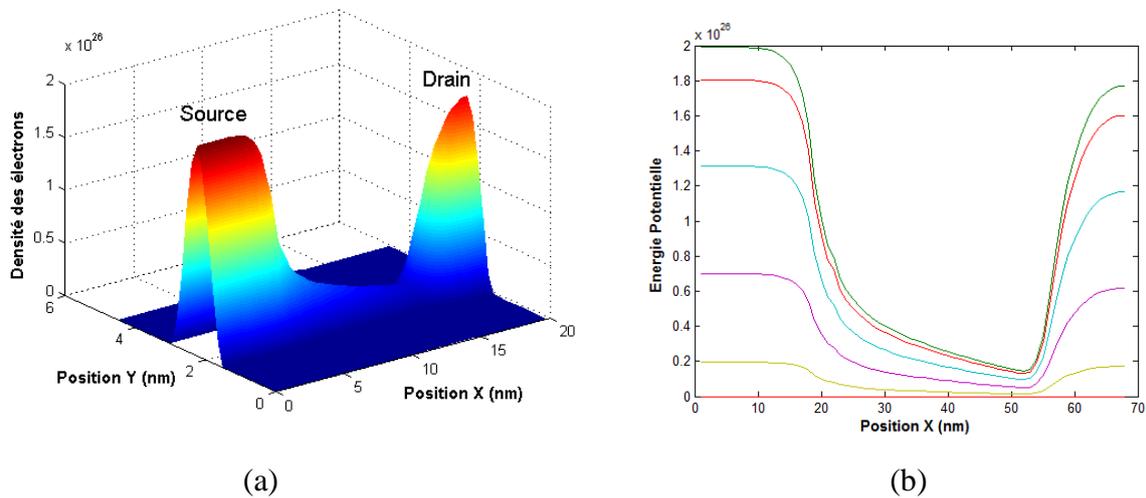
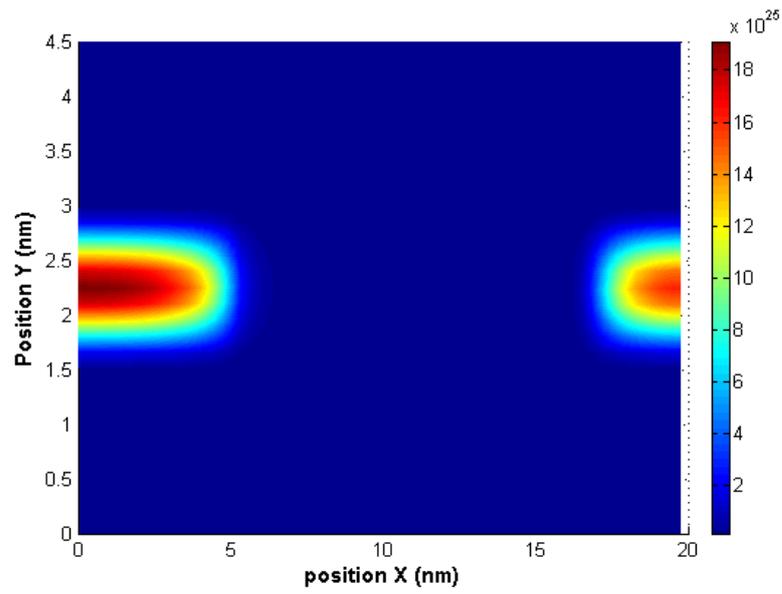
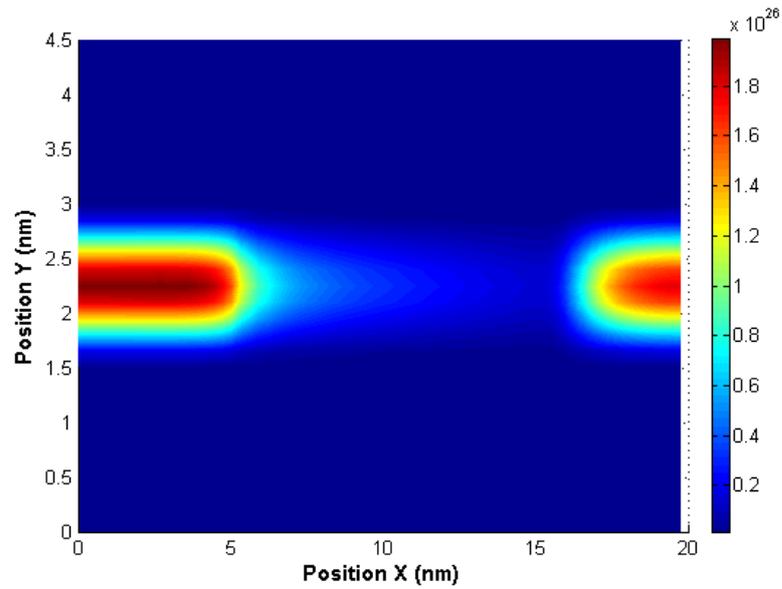


Figure 2.12. Densité des électrons : (a) profil de la densité des électrons ; (b) Lignes de la densité des électrons.

La distribution de la densité des électrons sur la structure DGMOS est représentée sur la figure 2.13, pour différentes tensions de grille : $V_{gs} = 0.2\text{ V}$, 0.6 V et $V_{ds} = 0.8\text{ V}$.



(a)



(b)

Figure 2.13. Distribution de la densité des électrons pour $V_{ds}=0.8V$ et : (a) $V_{gs}=0.2V$, (b) $V_{gs}=0.6V$

On remarque clairement le passage des électrons depuis la source vers le drain, donc le canal d'électrons qui relie les deux jonctions source-drain est créé.

Les caractéristiques de transfert et de sortie sont représentées sur la figure (2.14) et (2.15) respectivement, pour différentes tensions de grille et de drain tel que $V_{ds} = 0.0$ jusqu'à $0.7V$ et $V_{gs} = 0.3$ jusqu'à $0.7V$.

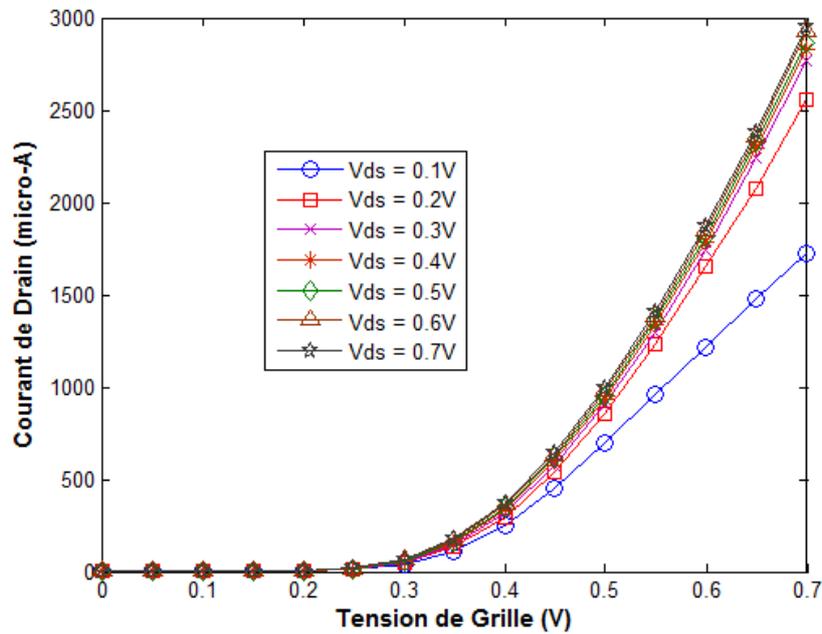


Figure2.14. Caractéristique de transfert

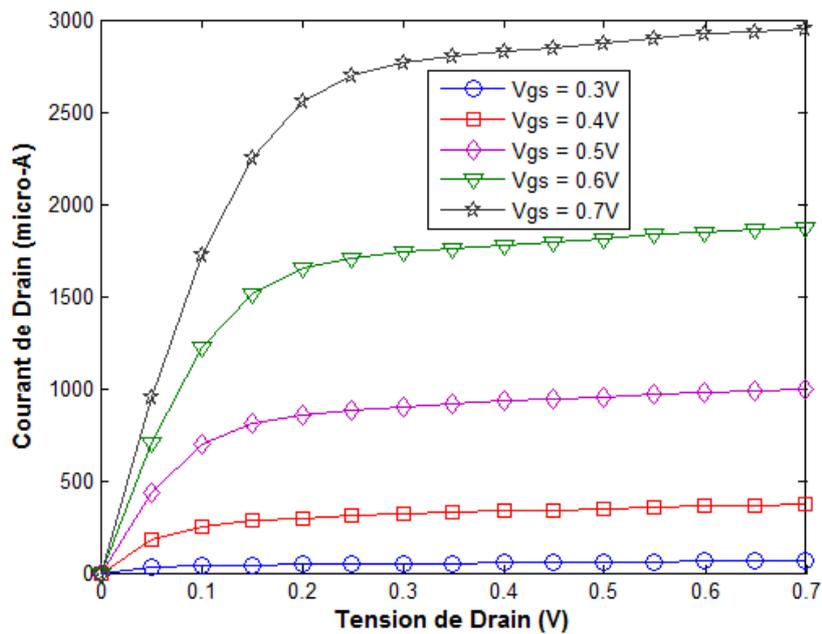


Figure2.15. Caractéristique de sortie

Pour valider notre modèle, nous avons comparé les résultats obtenus avec ceux déduits d'une simulation utilisant le logiciel Silvaco TCAD (figure 2.16). Les résultats obtenus sont satisfaisants.

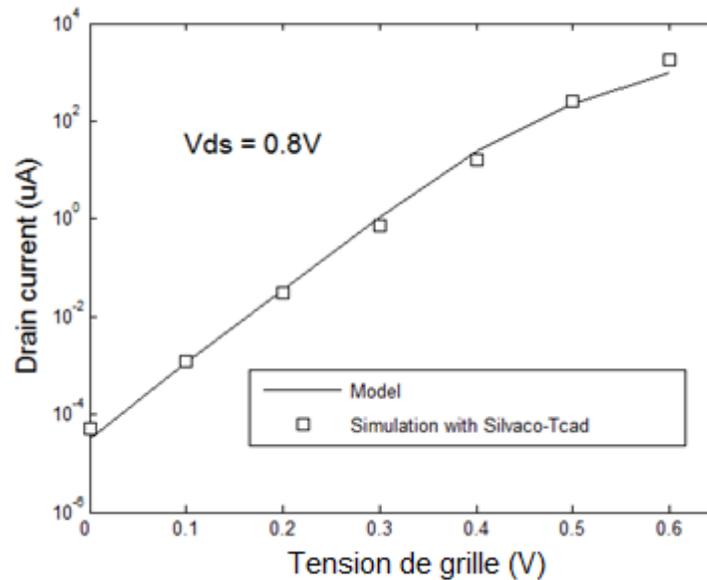


Figure 2.16. Comparaison entre le programme et le logiciel SILVACO-TCAD.

12. Effet de l'épaisseur d'oxyde sur les caractéristiques électriques

La réduction de l'épaisseur d'oxyde induit des effets de nature quantique, spécialement le courant tunnel [ITRS'08].

La simulation du transistor DGMOS a été effectuée avec une tension de drain $V_{ds}=0.8V$ et une tension de grille V_{gs} variant de 0 jusqu'à 0.7V.

La figure (2.17) présente l'effet de l'épaisseur d'oxyde sur le courant de drain pour différentes tension de grille. En augmentant l'épaisseur d'oxyde, nous remarquons une augmentation du courant de drain, due à la réduction du nombre des électrons à travers l'oxyde vers le grille par effet tunnel. Par ailleurs on peut noter que I_{off} , le courant sous seuil devient plus important.

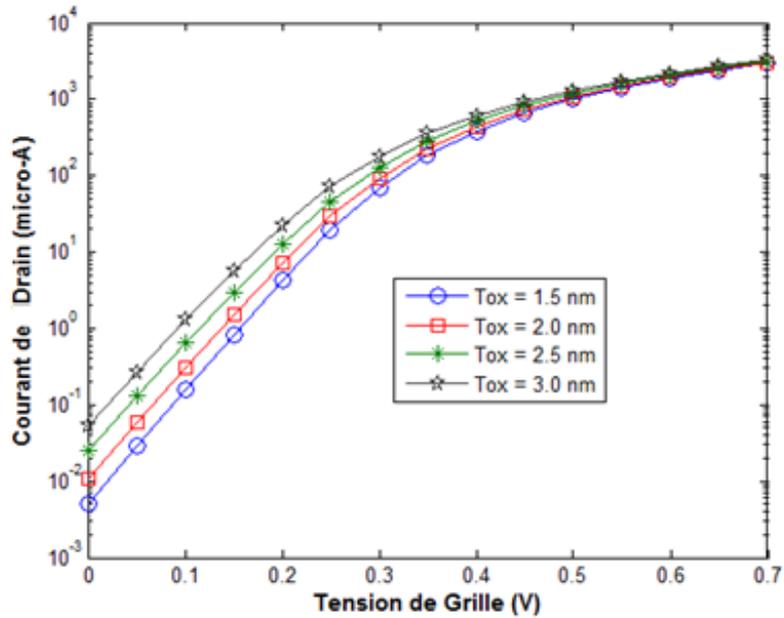


Figure 2.17. Influence de l'épaisseur d'oxyde sur le courant de drain pour différentes tensions de grille du DGMOS.

13. Influence de la longueur du canal

La figure (2.18) représente les caractéristiques I_{DS} (V_{GS}) pour différentes longueurs de canal. On constate que lorsque la longueur du canal augmente, le courant de drain diminue en même temps que le courant de fuite (I_{off}). En effet, plus la longueur du canal augmente, plus le temps de transmission des électrons de la source vers le drain augmente. Cette augmentation influe sur le courant de drain en le diminuant.

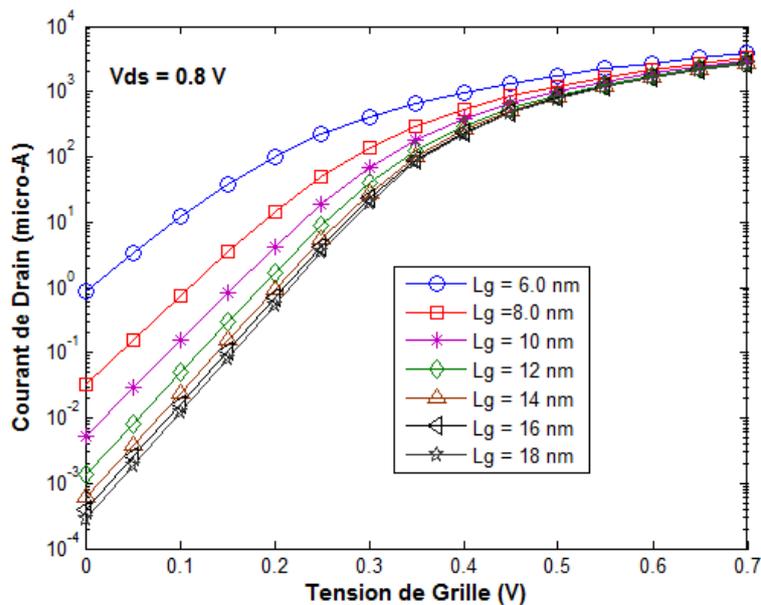


Figure 2.18. Influence de la longueur du canal sur le courant de drain pour différentes tensions de grille du DGMOS.

En mécanique quantique, pour une longueur de canal de taille nanométrique, et de manière à optimiser la tension de seuil, la solution consiste à choisir un métal de grille avec une valeur faible du travail de sortie.

14. Effet du travail de sortie du métal de grille

Sur la figure (2.19), nous présentons l'effet du travail de sortie pour différentes tensions de grille. Nous remarquons que plus le travail de sortie est faible plus le courant de drain est important. Le travail de sortie du métal étant faible, ceci fait que le nombre de porteurs qui traversent la barrière métal-semi-conducteur devient plus grand.

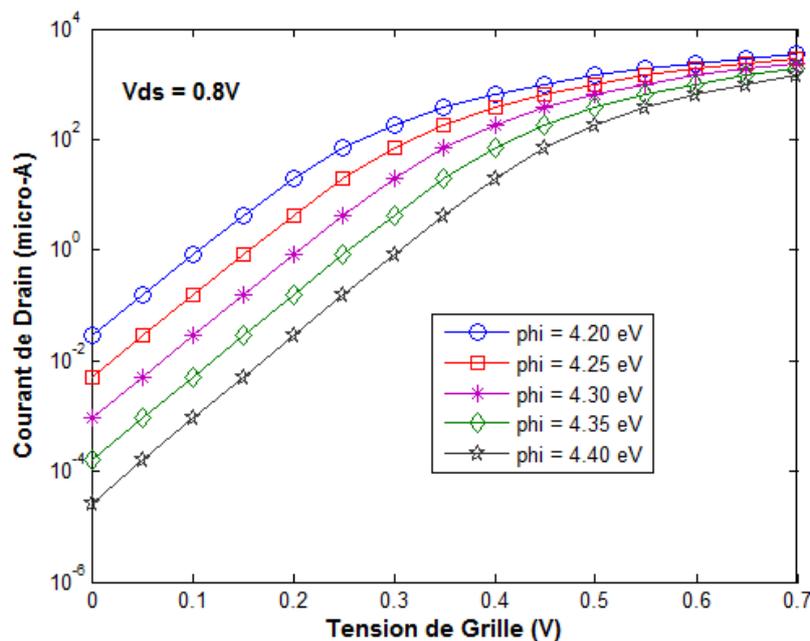


Figure 2.19. Influence du travail de sortie sur le courant de drain pour différentes tensions de grille du DGMOS : échelle logarithmique.

15. Conclusion

Nous nous sommes focalisés dans le chapitre 2 sur la simulation numérique du transistor DGMOS. Nous avons décrit les techniques de résolution de l'équation de Poisson couplée avec l'équation de Schrödinger pour le transistor MOS à double grilles nanométriques. Le calcul de la concentration des porteurs se fait à travers le couplage de l'équation de Poisson et celle de Schrödinger (couplage auto-cohérent). L'ensemble du système d'équations obtenu est discrétisé par la méthode de différences finies.

L'influence des paramètres géométriques sur les caractéristiques électriques du transistor DGMOS ont été présentées. Nous notons que :

- Pour une longueur de canal nanométrique, et de manière à optimiser la tension de seuil, la solution est de choisir un métal de grille avec une valeur élevée du travail de sortie.
- Pour une épaisseur d'oxyde plus fine, le courant de drain diminue avec un accompagnement de l'effet tunnel.

Références bibliographique du chapitre 2

- [Atlas'04]: Atlas, SILVACO-TCAD, International, Santa Clara, September 2004.
- [Seoane'06]: N. Seoane, A.J.G-Loureiro. “ *Study of parallel numerical methods for semiconductor device simulation*”, International journal of numerical modeling electronic networks, devices and fields. Vol.19 , Issue 1, pp.15-32, 2006.
- [Bardos'02]: C.Bardos, L.Erdos, F.Golse, N.Mauser, H.Yau. ‘*Derivation of the Schrodiger-Poisson equation from the quantum N-body problem*’, C.R. Acad. Sci. Paris, Ser.I 334, pp 515-520, 2002.
- [Bescond'04] : M. Bescond. “ *Modélisation et simulation du transport quantique dans les transistors MOS nanométrique*”, thèse doctorat, Université de Provence (AIX-Marseille I), novembre 2004.
- [Diagne'07] : B.Diagne.‘ *Etude et modélisation compacte d’un transistor MOS SOI double grille dédié à La conception*’, thèse de doctorat, université Louis Pasteur – Strasbourg I, novembre 2007.
- [Gupta'12] : S.K.Gupta, A.Baidya and S.Baishya.‘ *Simulation and analysis of gate engineered triple metal double gate (TM-DG) MOSFET for diminished short channel effects*’, International journal of advanced science and technology, Vol.38, January, 2012.
- [ITRS'08] ‘*International Technology Roadmap for Semiconductors*’, <http://www.itrs.net>
- [Jaud'06] : M.A.Jaud.‘ *Approche du potentiel effectif pour la simulation MONTE CARLO du transport électronique avec effets de quantification dans les dispositifs MOSFETs*’, thèse de doctorat, université Paris Sud XI, Octobre 2006.
- [Latreche'98] : S.Latreche. “ *Modélisation De Transistors A Homo Et Hetero-Jonctions, Compatibles Avec Une Filière CMOS Submicronique : Influence De Phénomènes Quantiques*”, thèse de doctorat, Institut National des sciences appliquées de Lyon, 1998.
- [Lundstrom'02] : M.Lundstrom, Fellow, IEEE, and Z.Ren. ‘*Essential physics of carrier transport in nanoscale MOSFETs*’, IEEE Transactions on electron devices, vol. 49, No. 1, January 2002.
- [Munteanu'12] : D.Munteanu and J-C.Autran.‘ *A 2-D/3-D Schrodinger-Poisson drift-diffusion numerical simulation of radially-symmetric nanowire MOSFETs*’, Nanowires-Recent Advances. <http://dx.doi.org/10.5772/52587>.

[Rachem'09] D.Rechem, S.Latreche, C.Gontrand, '*Channel length scaling work function on the performance of double gate-metal oxide semiconductor field-effect transistors*', Pramana journal of physics, Vol. 72, No.3, pp.587-599. March 2009.

[Ren'02] : Z.Ren, R.Venugopal, S.Datta, M.Lundstrom. '*The ballistic nanotransistor A simulation study*', IEDM Tech. Digest, pp.714-718, 2002.

[Ren'01] : Z.Ren. '*Nanoscale MOSFETs, physics, simulation and design*', thèse de doctorat, Université Purdue, Octobre 2001.

[Simonetti'02] : O. Simonetti. '*Influence de la quantification en énergie des porteurs sur la Modélisation et la caractérisation électronique des structures MOS à oxyde de grille ultramine ($<3\text{nm}$)*', thèse de doctorat, Université de Reims France, 2002.

[Trellakis'06]: A.Trellakis, T.Andlauer and P.Vogl. "*Efficient solution of the Schrödinger-Poisson equations in semiconductor device simulations*", Springer verlag Berlin Heidelberg, 2006.

[Wang'05]: X.Wang, P.Oldiges, A.Bryant, J.Cai, Q.Ouyang, K.Rim. '*Simulation analysis of series resistance for SOI MOSFET in nanometer regime*', IBM Semiconductor Research and Development Center.2005.

Chapitre 3

DGMOS intégrant un oxyde
de grille de forte
permittivité (High-k)

Sommaire du chapitre 3

1. Introduction

2. Effet tunnel dans les transistors MOS

- 2.1. Courant tunnel Fowler-Nordheim
- 2.2. Courant tunnel indirect
- 2.3. Courant tunnel direct

3. Effet tunnel dans les transistors DGMOS

- 3.1. Transparence tunnel
- 3.2. Fréquence d'impact
- 3.3. Charge totale
- 3.4. Résultats de simulation

4. Matériau à forte permittivité

- 4.1. Limite de la réduction de l'épaisseur d'oxyde
- 4.2. Epaisseur d'Oxyde équivalent
- 4.3. Méthodes de dépôt des matériaux High-k
 - 4.3.1. La méthode CVD
 - 4.3.2. La méthode ALD
- 4.4. Compatibilité avec la technologie Silicium
 - 4.4.1. Stabilité thermodynamique
 - 4.4.2. Permittivité, bande interdite et hauteur de barrière
- 4.5. Quelques exemples de matériaux à forte permittivité
 - 4.5.1. Oxyde d'Aluminium
 - 4.5.2. Oxyde de Titane
 - 4.5.3. Oxyde de Zirconium
 - 4.5.4. Oxyde d'Hafnium
 - 4.5.5. Oxyde d'Yttrium

5. Influence des matériaux High-k sur les caractéristiques électriques du transistor DGMOS

6. Conclusion

Références bibliographiques du chapitre 3

1. Introduction

Au cours des 40 dernières années, l'accroissement des performances des transistors MOS est intimement lié à la miniaturisation des dispositifs. Cependant cette réduction des dimensions des transistors MOS fait apparaître des effets néfastes dont le principal est l'effet tunnel. Ce dernier peut avoir plusieurs conséquences sur le fonctionnement du transistor MOS telle que la perturbation du courant *Ion* puisque les électrons du canal peuvent 's'échapper' par la grille avant d'atteindre le drain. Dans ce chapitre et en premier lieu, nous présentons l'effet tunnel ainsi que les mécanismes physiques qui lui sont associés. Nous présenterons ensuite, la technologie la plus prometteuse pour diminuer l'effet tunnel : la « technologie High-k ». Celle-ci est basée sur le remplacement de l'oxyde de grille SiO₂ par un oxyde présentant une permittivité élevée (matériaux High-k). Nous mettons en évidence (via les résultats obtenus) l'apport de cette technologie dans l'amélioration des caractéristiques électriques des structures considérées étudiées.

Les composants de la microélectronique atteignant maintenant des tailles nanométriques, doivent respecter les règles établies par l'ITRS (International Technology Roadmap for Semiconducteurs). Selon les prévisions de l'ITRS, l'épaisseur physique de l'oxyde de grille du transistor MOS devrait bientôt atteindre une taille inférieure à 1.5 nm [ITRS'11]. Néanmoins la réduction trop intense de l'épaisseur d'oxyde conduit à des courants de fuite de grille par effet tunnel [Bescond'04].

2. Courant tunnel dans les transistors MOS

L'effet tunnel est une des prédictions les plus surprenantes de la mécanique quantique, introduite dans les années 1923-1927 essentiellement par Louis de Broglie et Erwin Schrödinger. En mécanique classique, une particule, qui n'a pas assez d'énergie E pour surmonter une barrière de potentiel de hauteur V_0 , reste indéfiniment bloquée du côté de la barrière. En mécanique quantique, par contre, la fonction d'onde associée à cette même particule n'est pas nulle de l'autre côté de la barrière, donc le transport dans ce cas là un transport de type 'tunnel'.

Ainsi, dans les structures MOS, lorsque l'oxyde de grille est très mince, les porteurs peuvent traverser l'isolant de grille par effet tunnel [Martin'05].

La figure 3.1 synthétise les différents mécanismes de courant tunnel qui peuvent avoir lieu dans ce type de structure

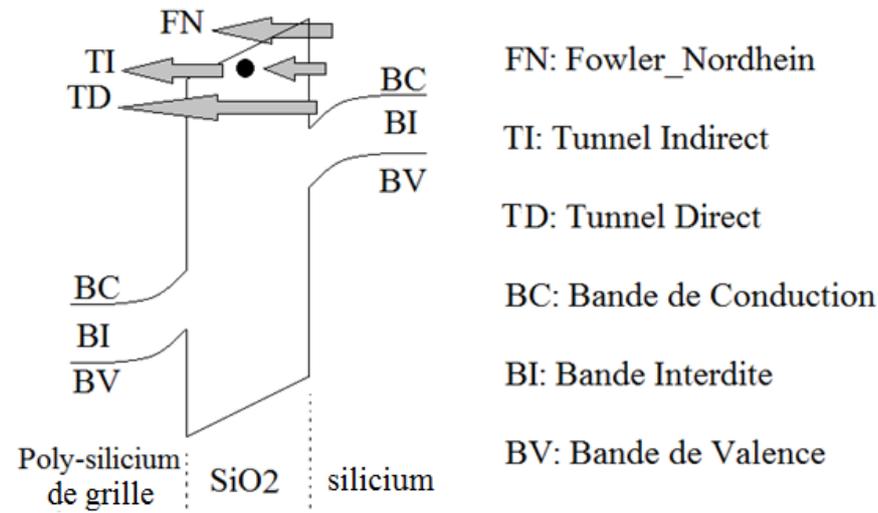


Figure 3.1. Classification des différents modes d'injection de porteurs par effet tunnel.

2.1. Courant tunnel Fowler-Nordheim

L'effet tunnel Fowler-Nordheim s'observe à fort champ dans le cas d'une configuration de barrière triangulaire. Après avoir traversé la barrière, les porteurs transitent dans la bande de conduction de l'isolant avant de rejoindre l'autre interface.

L'expression de la densité de courant Fowler-Nordheim est donnée par la relation suivante [Defay'11]:

$$J = \frac{q^2 E^2}{8\pi h \phi_0} \exp \left[\frac{4\sqrt{2m^*}(\phi_0)^{3/2}}{3hqE} \right] \quad (3.1)$$

Où :

- E : champ électrique appliqué.
- ϕ_0 : différence d'énergie entre le niveau de Fermi du métal et la bande de conduction de l'isolant.
- m^* : masse effective des électrons.
- h : constante de Plank.

2.2. Courant tunnel indirect

On regroupe sous le terme de courant tunnel indirect, tous les mécanismes de courant tunnel faisant intervenir un niveau d'énergie accessible (niveau piège) dans la bande interdite de l'oxyde créée par un défaut quelconque dans l'oxyde (défaut natif ou résultant d'une contrainte). Les mécanismes de conduction peuvent être complexes, vu la diversité des caractéristiques des défauts dans l'oxyde.

2.3. Courant tunnel direct

Pour une épaisseur d'oxyde T_{ox} suffisamment faible, la probabilité qu'une partie des porteurs confinés à l'interface du semi-conducteur traverse l'oxyde par effet tunnel n'est plus négligeable. Ce phénomène est directement lié à la pénétration des fonctions d'onde des porteurs dans l'oxyde. Le passage à travers l'oxyde se fait sans perte d'énergie de sorte que cet effet tunnel est élastique. Le courant tunnel direct permet deux contributions :

- la première est due au passage tunnel des porteurs libres situés dans les bandes permises du semi-conducteur (électrons de la bande de conduction et trous de la bande de valence).
- la deuxième, de moindre importance, est due au passage tunnel des porteurs liés du semi-conducteur (électrons de la bande de valence).

3. Courant tunnel dans les transistors DGMOS

Dans les structures MOS à oxyde ultramince (T_{ox} inférieure à 3 nm) le type de courant tunnel qui domine est le courant tunnel direct (travaillant à des tensions inférieures à 2V) [Simonetti'02]. Par contre, le courant tunnel Fowler-Nordheim existe dans des structures MOS d'épaisseur d'oxyde supérieure à 3 nm ou pour des épaisseurs plus faibles quand les tensions de polarisation sont fortes de sorte que le champ électrique reste fort dans ce cas là. Quand au courant tunnel indirect sa contribution est en général négligeable comparée à celle du courant tunnel direct [Simonetti'02].

Dans notre cas (cas du transistor DGMOS), l'épaisseur des deux oxydes est égal à 1,5 nm (<3 nm) et les tensions appliquées (tension de grille et la tension de drain) sont inférieures à 2V. Le type de courant de fuite (courant tunnel) qui existe donc est le courant tunnel direct.

Le calcul du courant tunnel direct a été effectué en utilisant le modèle de Simonetti:

$$J_G = \sum \sum f_{i,j} Q_{i,j} T_{TD}(E_{i,j}) \quad (3.2)$$

Avec :

- $T_{TD}(E_{i,j})$: Transparence tunnel (Probabilité tunnel).
- $f_{i,j}$: Fréquence d'impact.
- $Q_{i,j}$: Charge totale.

Ce modèle est basé sur la notion de la transparence de la barrière isolante. Il permet le calcul du nombre des porteurs qui peuvent franchir la barrière. Ces porteurs franchissent la barrière par effet tunnel.

3.1. Transparence tunnel

La transparence tunnel est définie comme le rapport du courant transmis sur le courant incident associé aux ondes transmises et incidentes [Benabderrahmane'09]. Pour calculer la transparence d'une barrière tunnel d'une forme quelconque afin d'obtenir des expressions analytiques, on se place dans l'approximation WKB (Wentzel- Kramers- Brillouin). La transparence tunnel selon la méthode WKB s'écrit sous la forme suivante [Simonetti'02] :

$$T_{WKB}(E_{i,j}) = \exp \left[\frac{8\pi T_{ox} \sqrt{2m_{ox}}}{3q V_{ox} h} ((q\phi_{ox} - E_{i,j})^{3/2} - (q\phi_{ox} - qV_{ox} - E_{i,j})^{3/2}) \right] \quad (3.3)$$

Où :

- T_{OX} : épaisseur d'oxyde.
- m_{OX} : masse de l'électron dans l'oxyde, $m_{OX} = 0.5m_e$
- Φ_{OX} : hauteur de barrière des électrons. $\Phi_{OX} = 3.1\text{eV}$.
- $E_{i,j}$: énergie potentiel à l'interface oxyde/semi-conducteur.
- V_{OX} : potentiel dans l'oxyde, il représente la différence entre la polarisation de grille (V_G) et l'énergie potentielle ($E_{i,j}$).

3.2. Fréquence d'impact

La fréquence d'impact est une notion classique qui décrit le flux moyen d'électrons arrivant sur la barrière [Benabderrahmane'09]. La fréquence d'impact peut s'écrire sous la forme [Simonetti'02]:

$$f_{i,j} = \frac{q\epsilon_{ox} V_{ox}}{4T_{ox}\epsilon_s} \frac{1}{\sqrt{m_j E_{i,j} / 3}} \quad (3.4)$$

Où :

- ϵ_{ox} : permittivité de l'oxyde.
- ϵ_s : permittivité du semi-conducteur.

3.3. Charge totale

La charge totale est exprimée par [Simonetti'02]:

$$Q_{i,j} = \frac{qg_j m_j K_B T}{\pi h^2} \ln \left[1 + \exp \frac{E_{Fn} - E_{i,j}}{K_B T} \right] \quad (3.5)$$

Où :

- $N_{i,j}$: nombre des électrons occupant la bande ij.
- E_{fn} : quasi niveau de Fermi.

Il ya deux niveaux d'énergie: $j = 1$ ou 2 , correspondant à deux masses effective possibles: $m_1 = m_l = 0.91m_0$ et $m_2 = m_t = m_0$ pour les électrons dans six vallées de la bande de conduction de silicium et les facteurs de dégénérescence pour eux sont $g_1 = 2$ (pour les électrons longitudinaux) et $g_2 = 4$ (pour les électrons transversaux).

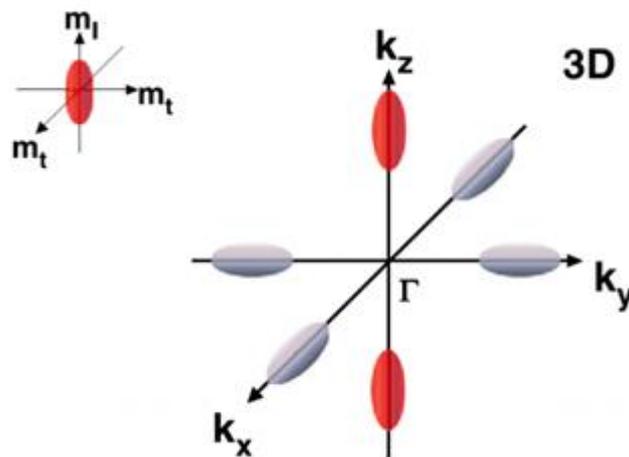


Figure 3.2. Surfaces iso-énergétiques du bas de la bande de conduction du silicium [Roch'12]

Le courant tunnel I_G est égal à la densité des électrons J_G multipliée par la surface :

$$I_G = J_G \cdot S \quad (3.6)$$

Dans la structure il existe deux courants tunnels I_{G1} et I_{G2} (figure 3.3), et le courant total I_G égal la somme de ces courants : $I_G = I_{G1} + I_{G2}$.

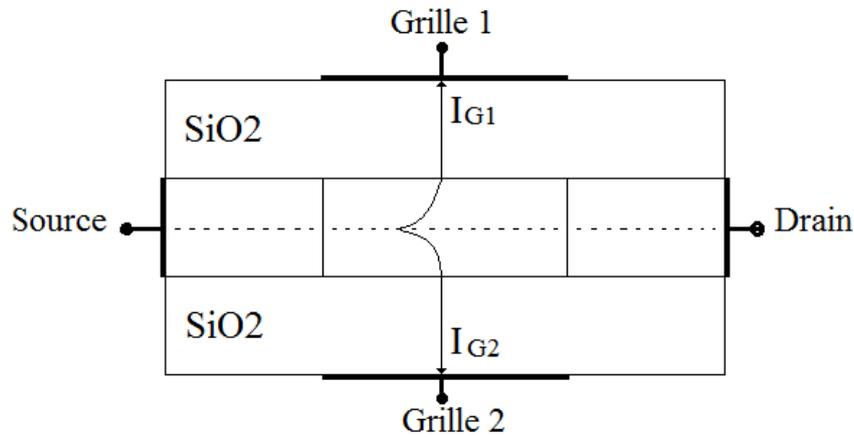


Figure 3.3. Illustration courant tunnel dans le transistor DGMOS

3.4. Résultats de simulation

Sur la figure 3.4, nous observons l'influence de la tension de drain sur le courant de drain et le courant de grille pour le transistor DGMOS. Nous remarquons que le courant de drain augmente tandis que le courant de grille diminue lorsque la tension de drain V_{DS} augmente. Le courant de grille est proportionnelle au champ électrique transversal, ce dernier est due à la tension V_{ds} .

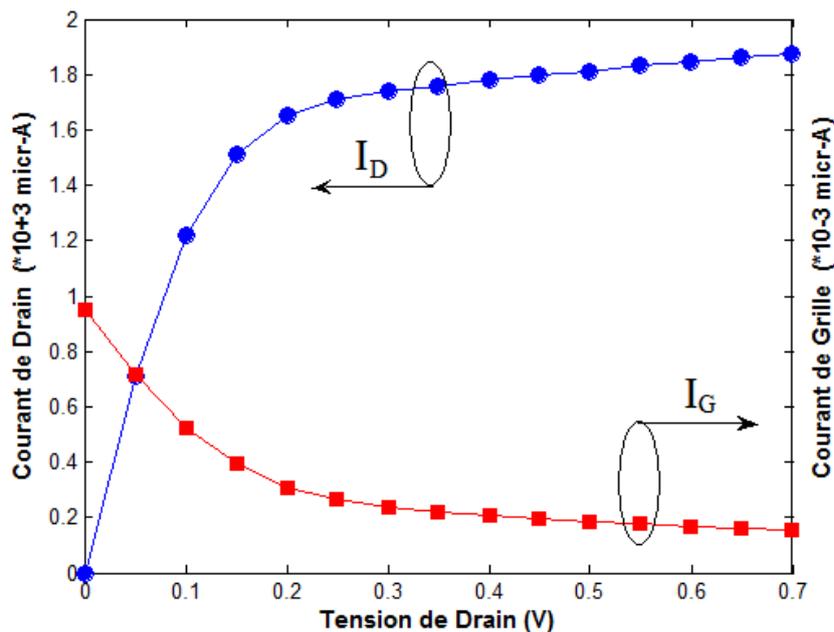


Figure 3.4. Caractéristique $I_D (V_{DS})$ et $I_G (V_{DS})$ du transistor DGMOS avec $V_{GS} = 0.6V$.

La figure 3.5 représente l'effet de l'épaisseur de silicium sur le courant de grille pour différentes tension de drain. En effet, lorsque l'épaisseur de silicium diminue, les électrons transitent rapidement sur la région de silicium. Le temps de transit est alors très court. Ces électrons peuvent alors atteindre la grille sous l'effet du champ transversale.

Ces résultats sont comparables avec ceux présentés dans des travaux récents [Majkusiak'06, Mukhopadhyay'07].

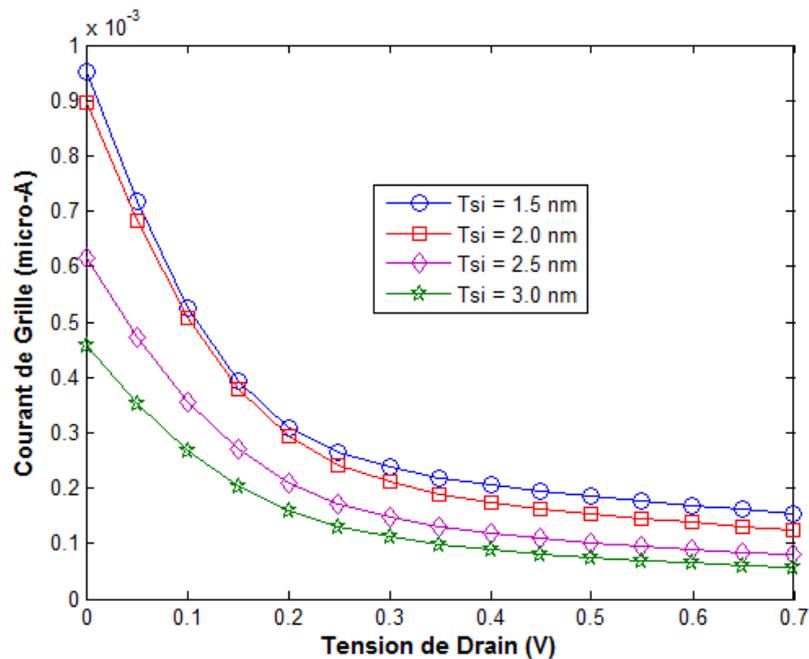


Figure 3.5. Influence de l'épaisseur de silicium pour différentes tensions de drain du DGMOS

La figure 3.6 présente le courant de grille en fonction de la tension de drain pour des épaisseurs d'oxyde différentes. On constate que lorsque l'épaisseur d'oxyde augmente le courant de grille diminue, ce qui va dans le bon sens de la nature même du courant tunnel.

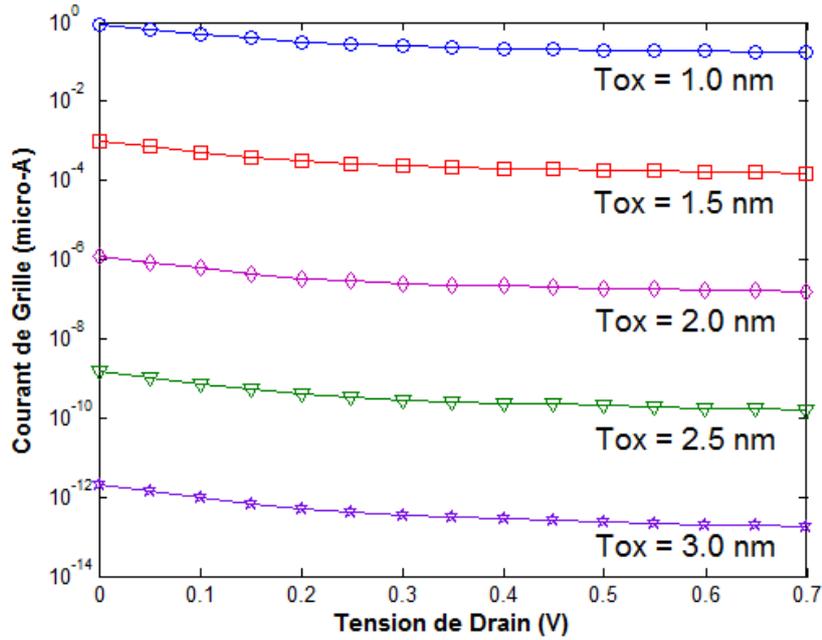
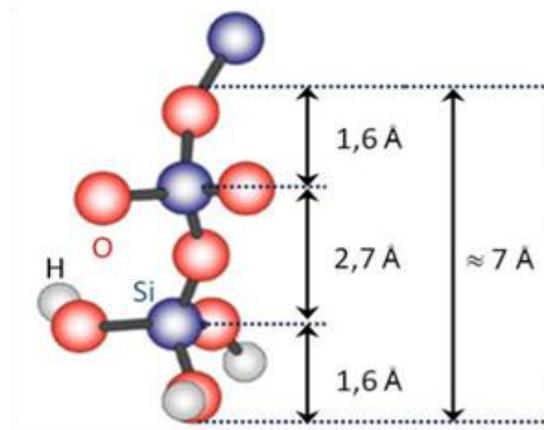


Figure 3.6. Influence de l'épaisseur d'oxyde pour différentes tensions de drain du DGMOS

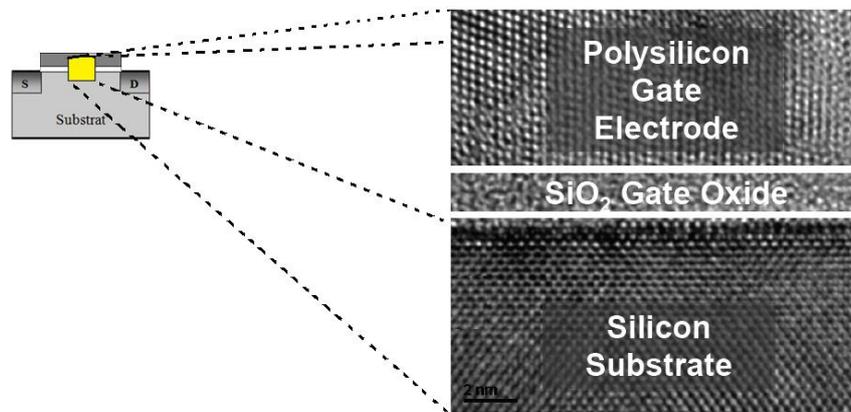
4. Matériau à forte permittivité

4.1. Limite de la réduction de l'épaisseur d'oxyde

Les études pratiques (mesure par STEM : Scanning Transmission Electron Microscopy) de Muller et al. ont montré que la limite de l'oxyde ultra-mince SiO₂ se situe entre 7 et 12 Å. De plus les études théoriques de Tang et al. ont montré également que l'alignement des bandes à l'interface se dégrade considérablement lorsque l'épaisseur de SiO₂ est réduite en-dessous de 2 monocouches. Ils ont observé une diminution importante de l'offset de bande interdite du SiO₂. Ils suggèrent donc que 7 Å approximativement est la limite minimum pour la couche de l'oxyde SiO₂ [Nguyen'09] (figure 3.7).



(a)



(b)

Figure 3.7. Représentations de : (a) l'épaisseur théorique [Nguyen'09], (b) pratique [Intel'03]

Nous remarquons sur le tableau 3.1, qu'au-delà du **nœud 45 nm** l'introduction de nouvelles technologies (nouveaux matériaux) est nécessaire pour poursuivre la loi de Moore.

Donc l'introduction de **nouveaux matériaux** (matériaux à forte permittivité) dans les technologies CMOS a été nécessaire à ces dimensions, et cette technologie s'appelle : technologie High-k, qui est basé sur le remplacement du dioxyde de silicium SiO₂ par un matériau de plus grande permittivité.

Process Name	P856	P858	Px60	P1262	P1264	P126	128	P1270
1st Production	1997	1999	2001	2003	2005	2007	2009	2011
Process Generation	0.25µm	0.18 µm	0.13 µm	90nm	65nm	45nm	32nm	22nm
Wafer Size (mm)	200	200	200/300	300	300	300	300	300
Channel	Si	Si	Si	Strained Si	Strained Si	Strained Si	Strained Si	Strained Si
Gate dielectric	SiO ₂	High-k	High-k	High-k				

Tableau 3.1. Intel productions (continuation de la loi de Moore) [Intel'03].

4.2. Épaisseur d'oxyde équivalente

L'épaisseur d'oxyde équivalente est définie comme l'épaisseur du matériau High-k nécessaire pour remplacer le dioxyde de silicium SiO₂, tout en gardant la même capacité.

$$C_{SiO_2} = C_{High-k} \Leftrightarrow \frac{\epsilon_{SiO_2}}{t_{SiO_2}} = \frac{\epsilon_{High-k}}{t_{High-k}} \Leftrightarrow EOT = t_{High-k} = \frac{\epsilon_{High-k}}{\epsilon_{SiO_2}} t_{SiO_2} \quad (3.6)$$

Avec :

- C_{SiO₂} : Capacité d'oxyde de grille.
- C_{high-k} : Capacité d'oxyde du High-k.
- ε_{ox} : permittivité relative du diélectrique de référence.
- ε_{High-k} : permittivité du matériau High-k.
- t_{SiO₂} : épaisseur de dioxyde SiO₂.
- t_{High-k} : épaisseur physique du diélectrique High-k.

4.3. Méthodes de dépôt des matériaux High-k

Les méthodes les plus utilisées pour déposer des monocouches d'oxyde à haute permittivité (High-k diélectrique) sur un substrat de silicium sont la méthode CVD (Chemical Vapour Deposition) et la méthode ALD (Atomic Layer Deposition).

4.3.1. La méthode CVD

La méthode CVD est un processus qui implique le dépôt d'un matériau solide à partir d'une phase gazeuse. Par contraste, la méthode CVD est une réaction chimique qui transforme les molécules gazeuses, dans un matériau solide sous forme de film mince ou de poudre sur la surface du substrat (figure 3.8) [Chowdhury'10].

Les molécules de gaz sont introduites dans la chambre et une réaction en phase gazeuse peut se produire, ce qui crée des produits de filiation plus réactives. Ces produits de filiation réactifs sont facilement transportés à la surface de la plaquette en raison de leur diffusivité élevée (masse plus légère). De plus, la faisabilité et l'efficacité des réactions chimiques en CVD dépendent des lois thermodynamiques et cinétiques [Dabertrand'06].

La méthode CVD est largement utilisée dans l'industrie de la microélectronique pour le dépôt d'isolant de bonnes qualités.

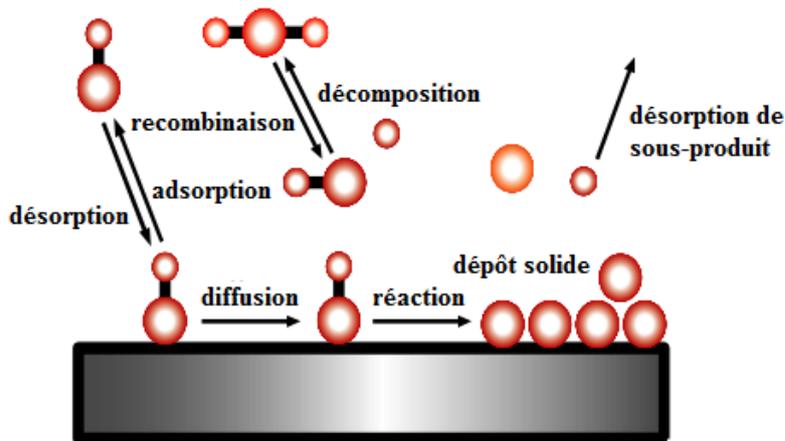


Figure 3.8. Étapes fondamentales de la méthode CVD

4.3.2. La méthode ALD

La méthode ALD est également connue par l'ALE (atomic layer epitaxy) ou ALCVD (atomic layer chemical vapour deposition) qui est un procédé de dépôt et d'oxydation cyclique.

La figure 3.9 donne un exemple des différentes étapes de dépôts ALD pour l'alumine. Cette croissance se fait à partir de $\text{Al}(\text{CH}_3)_3$ et H_2O entre 150°C et 350°C .

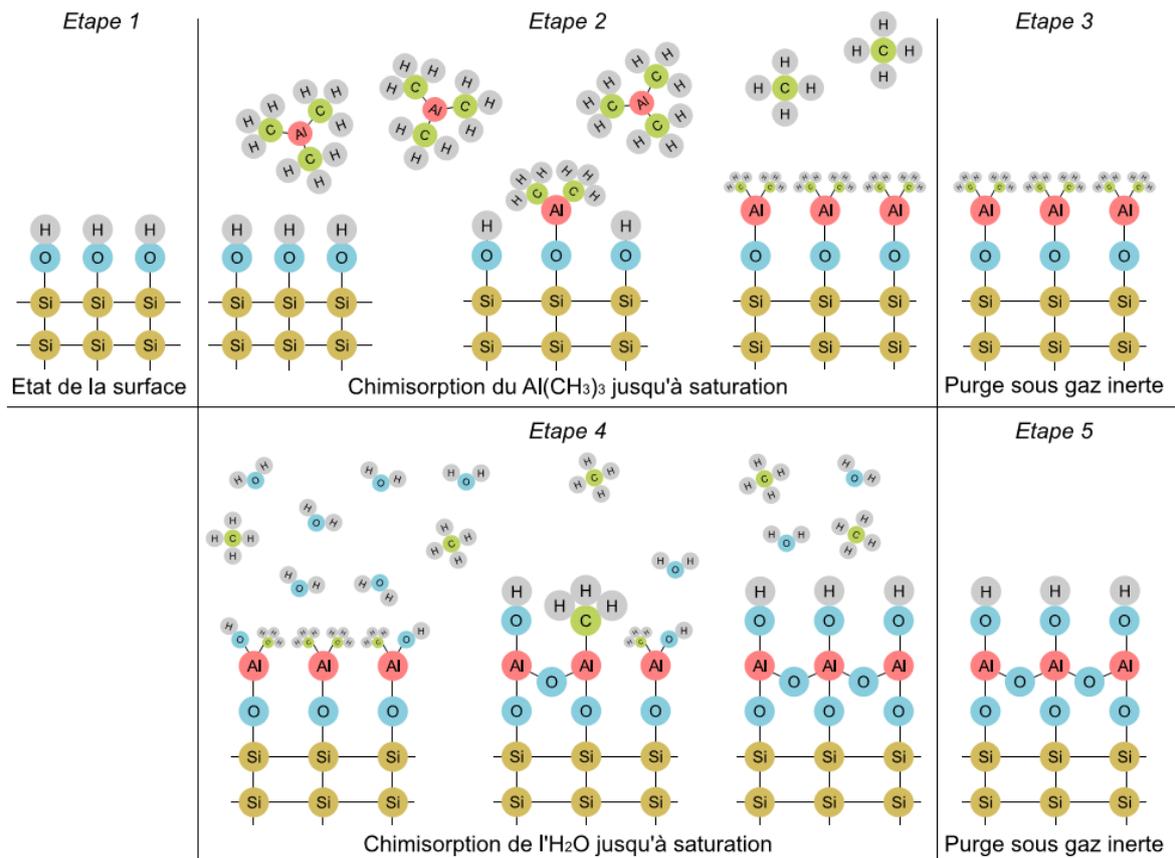


Figure 3.9. Étapes fondamentales de la méthode ALD, pour un dépôt d' Al_2O_3 [Bocquet '09]

l'ALD est généralement effectuée à $200\text{-}300^\circ\text{C}$. La liaison chimique de la matière ne peut pas être maintenue si la température est élevée et entraîne une réduction du taux de dépôt. Si la température est basse, la vitesse de dépôt diminue au fur et à mesure que la réaction de formation de film diminue. Les précurseurs de la méthode ALD devraient être très volatils, très purs, non toxiques, présentent une auto décomposition libre, une gravure libre (de l'oxyde existant), et une réaction libre (de phase gazeuse). De plus, ils doivent être peu coûteux et facilement synthétisables.

l'ALD est développée pour le dépôt haute qualité comme le montre la figure 3.10.

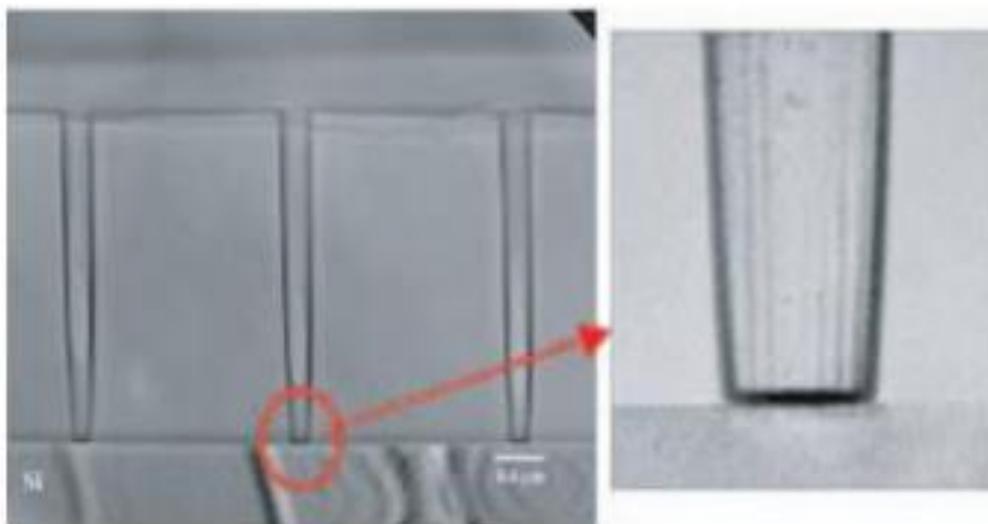


Figure 3.10. Microscope électronique à balayage (SEM) d'image de la structure montrant une excellente couverture de HfO₂ obtenue par ALD [Kim'02].

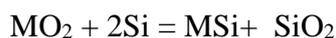
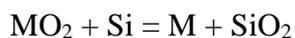
La méthode ALD n'est pas parfaitement conforme comparée à la méthode CVD [Weber'05].

4.4. Compatibilité avec la technologie Silicium

En plus du respect des performances électriques, les matériaux High-k doivent être compatibles avec la technologie Silicium. Certains facteurs doivent être pris en considération en remplaçant l'oxyde de grille (SiO₂) par d'autres matériaux diélectriques.

4.4.1. Stabilité thermodynamique

L'interface entre le diélectrique de grille et le silicium joue un rôle clé dans la détermination des propriétés électriques des transistors MOSFET. L'oxyde peut réagir avec le Si et SiO₂ ou former un siliciure selon l'une des réactions suivantes:



Le dioxyde SiO₂ va être ajouté en tant que capacité série qui va augmenter l'EOT et annuler l'effet de diélectrique High-k [Robertson'04]. Par conséquent, il est nécessaire d'utiliser un matériau diélectrique de grille High-k avec une bonne stabilité thermodynamique sur Si.

Le problème de stabilité thermodynamique peut être limité par les propriétés des matériaux à constante k élevée du groupe II et IV (par exemple, SrO, ZrO₂, HfO₂, CaO, BaO, Al₂O₃, Y₂O₃, La₂O₃) [Hubbard'96].

4.4.2. Permittivité, bande interdite et hauteur de barrière

La hauteur de barrière décroît lorsque la constante diélectrique augmente. En effet, Chaudhry [Chowdhury'10] apporte une relation quantifiant cet effet :

$$E_g \approx 20 \left[\frac{3}{2+\epsilon} \right]^2 \quad (3.7)$$

La figure 3.11 [Robertson'00] montre la variation de la bande d'énergie en fonction de la constante diélectrique. Ici, la bande d'énergie varie inversement avec la constante diélectrique selon l'équation 3.7.

La figure 3.12 représente quant à elle, le positionnement des bandes d'énergies et des hauteurs de barrière des oxydes vis-à-vis du silicium [Wilk'01].

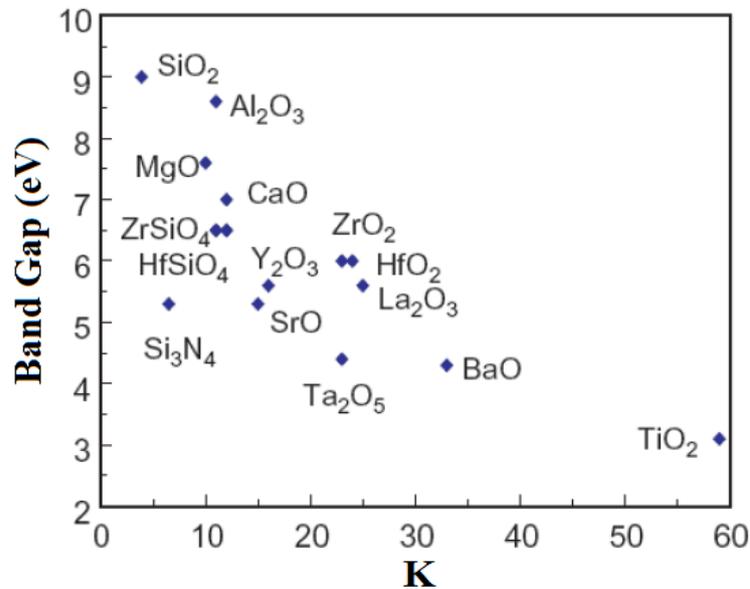


Figure 3.11. Représentation de l'énergie de la bande interdite en fonction de la permittivité relative

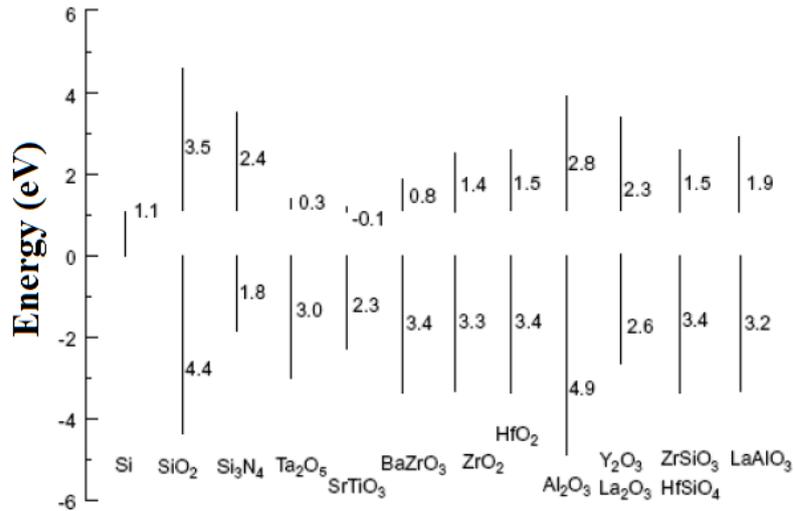


Figure 3.12. Représentation de positionnement des bandes d'énergies et des hauteurs de barrière des matériaux High-k

Le tableau 3.2 renferme les constantes diélectriques et l'énergie de la bande interdite pour les différents matériaux High-k.

Material	Dielectric constant (k)	Band gap Eg (Ev)
SiO2	3.9	8.9
Si3N4	7	5.1
Al2O3	9	8.7
Y2O3	15	5.6
La2O3	30	4.3
Ta2O5	26	4.5
TiO2	80	3.5
HfO2	20	5.7
ZrO2	25	7.8

Tableau 3.2. Propriétés électriques des matériaux High-k [Thevenod'09]

4.5. Quelques exemples de matériaux à forte permittivité

Les matériaux les plus étudiés en vu de leur intégration sont :

- Oxyde d'Aluminium : Al_2O_3 [Guha'01, Morgen'03]
- Oxyde de Titane : TiO_2 [Rathee'11, Buranawong'12]
- Oxyde de zirconium : ZrO_2 [Duenas'09, Park'10].
- Oxyde d'hafnium : HfO_2 [Duenas'09].
- Oxyde d'Yttrium : Y_2O_3 [Hubbard'96].

4.5.1. Oxyde d'Aluminium

L'oxyde d'aluminium (Al_2O_3) a une assez forte valeur de la permittivité ($\epsilon=9$). Il présente une bande interdite importante de 8.7 eV et une bonne stabilité chimique. De plus, le dépôt de l' Al_2O_3 sur le silicium (Si) indique un changement de la tension de bande plate dans la direction positive. Ce changement pourrait survenir soit par des dommages associés au dépôt d'électrode de grille ou par les étapes de traitement.

4.5.2. Oxyde de Titane

C'est un matériau qui présente une constante diélectrique très élevée ($k=80$). Son énergie de bande interdite est de 3,5 eV pour les films amorphes et 3,2 eV pour les films cristallins. Ces bandes interdites sont considérées comme acceptable pour des dépôts sur semi-conducteurs et la bande interdite élevée est requise pour agir comme un isolant efficace. Le travail de Yan et.al montre que le courant de fuite à travers le TiO_2 est déterminé par l'émission thermo-ionique sur une barrière de 1 eV. Par conséquent, le TiO_2 présente une faible bande d'énergie par rapport au Si. Les matériaux TiO_2 ont été envisagés pour ces applications 'mémoire'.

4.5.3. Oxyde de Zirconium

L'Oxyde de Zirconium (ZrO_2) est largement étudié en raison de sa constante diélectrique qui est évaluée entre 20 et 25, avec une énergie de bande interdite de 5,8 eV. Le ZrO_2 est également thermodynamiquement stable avec le silicium. Les phases cristallines du ZrO_2 , dépendent des conditions de température et de pression. Selon la technique de dépôt utilisée, il est possible d'obtenir un mélange des phases (phase monoclinique, tétragonale et cubique).

4.5.4. Oxyde d'hafnium

Le matériau Hafnium (HfO_2) est considéré comme un bon candidat pour son utilisation en tant que 'High-k' car le HfO_2 est stable à l'interface du silicium, même après des traitements thermiques. L'oxyde d'Hafnium est envisagé dans les structures MOS car sa constante diélectrique varie entre 20 et 25 et son énergie de bande interdite est plus élevée (~ 6 eV). Par la méthode ALD, l'épaisseur d' HfO_2 déposée peut aller jusqu'à 1 ou 2 nm. Les matériaux HfO_2 et ZrO_2 présentent des propriétés physiques très similaires, ils ont été initialement utilisés comme des matériaux d'encapsulation optique et dans les systèmes DRAM.

4.5.5. Oxyde d'Yttrium

L'oxyde d'Yttrium, Y_2O_3 est un diélectrique aux propriétés intéressantes : avec une permittivité de l'ordre de 15, il permet d'atteindre des densités de capacité de l'ordre de $3 \text{ fF} \cdot \mu\text{m}^{-2}$. Son gap de 6eV permet d'obtenir des courants de fuites acceptables.

5. Influence des matériaux High-k sur les caractéristiques du transistor DGMOS

Les deux matériaux à forte permittivité largement étudié sont les oxydes d'Hafnium et de Zirconium, en raison de leurs constantes diélectriques évaluées entre 20 et 25. Pour cela, nous nous intéressons à ces deux type de matériaux.

Avant toute considération, nous calculons d'abord l'EOT pour les oxydes HfO_2 et ZrO_2 .

- HfO_2 : le cas l'oxyde d'hafnium présente une constante diélectrique d'environ 20, soit 5 fois plus grande que celle de l'oxyde de silicium ($K_{\text{SiO}_2} = 3.9$). Donc une couche de 1.5nm d'épaisseur de SiO_2 correspond par conséquent à une épaisseur d'oxyde équivalente de :

$$T_{eq-HfO2} = \frac{20}{3.9} * 1.5 \approx 7.7 \text{ nm} \quad (3.9)$$

- ZrO_2 : le cas de l'oxyde de Zirconium dont la constante diélectrique est d'environ 25, présente une épaisseur d'oxyde équivalente de:

$$T_{eq-ZrO2} = \frac{25}{3.9} * 1.5 \approx 9.6 \text{ nm} \quad (3.10)$$

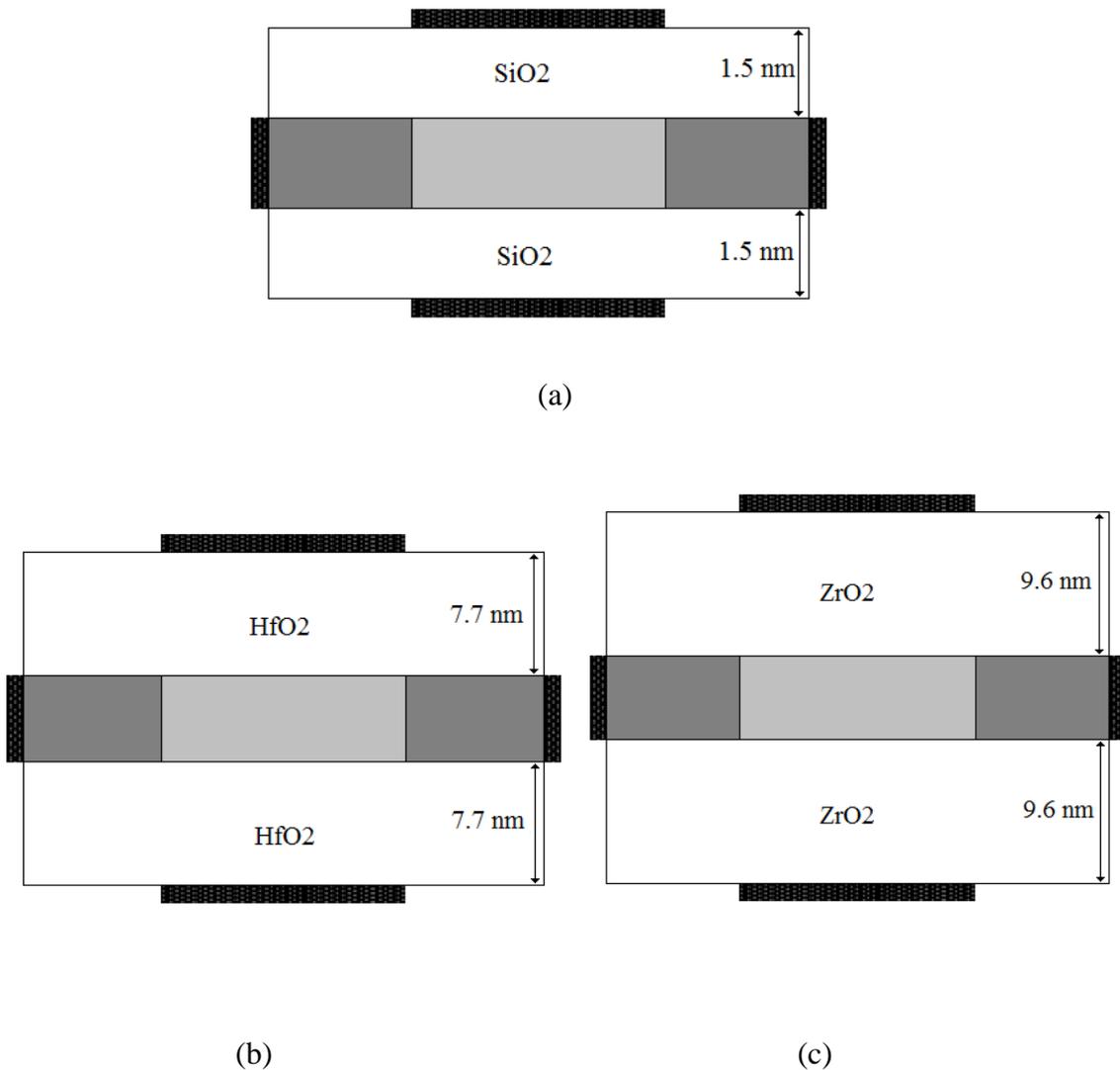


Figure 3.13. Illustration de l'intégration d'un diélectrique High-k (HfO₂ et ZrO₂) dans le transistor DGMOS

La figure 3.14 et 3.15 représentent le courant de drain en fonction des tensions de drain et de grille pour différentes valeurs de permittivité (SiO₂, HfO₂ et ZrO₂), respectivement.

Sur les caractéristiques de sortie, on observe, lorsque la permittivité augmente, une augmentation du courant de drain. Cela est dû à la diminution du courant de grille.

Sur les caractéristiques de transfert, on constate que le courant Ion est plus élevé dans les matériaux High-k. De plus, les matériaux High-k présentent des tensions de seuil supérieures à celles de l'oxyde de grille SiO₂ ; comme il est représenté sur la figure 3.16.

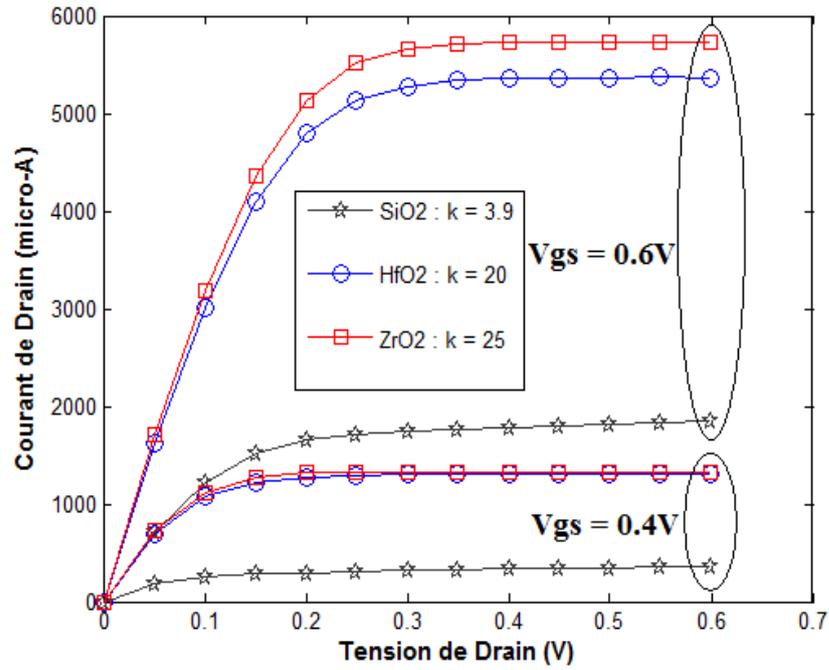


Figure 3.14. Influence de la permittivité du matériau sur le courant de sortie

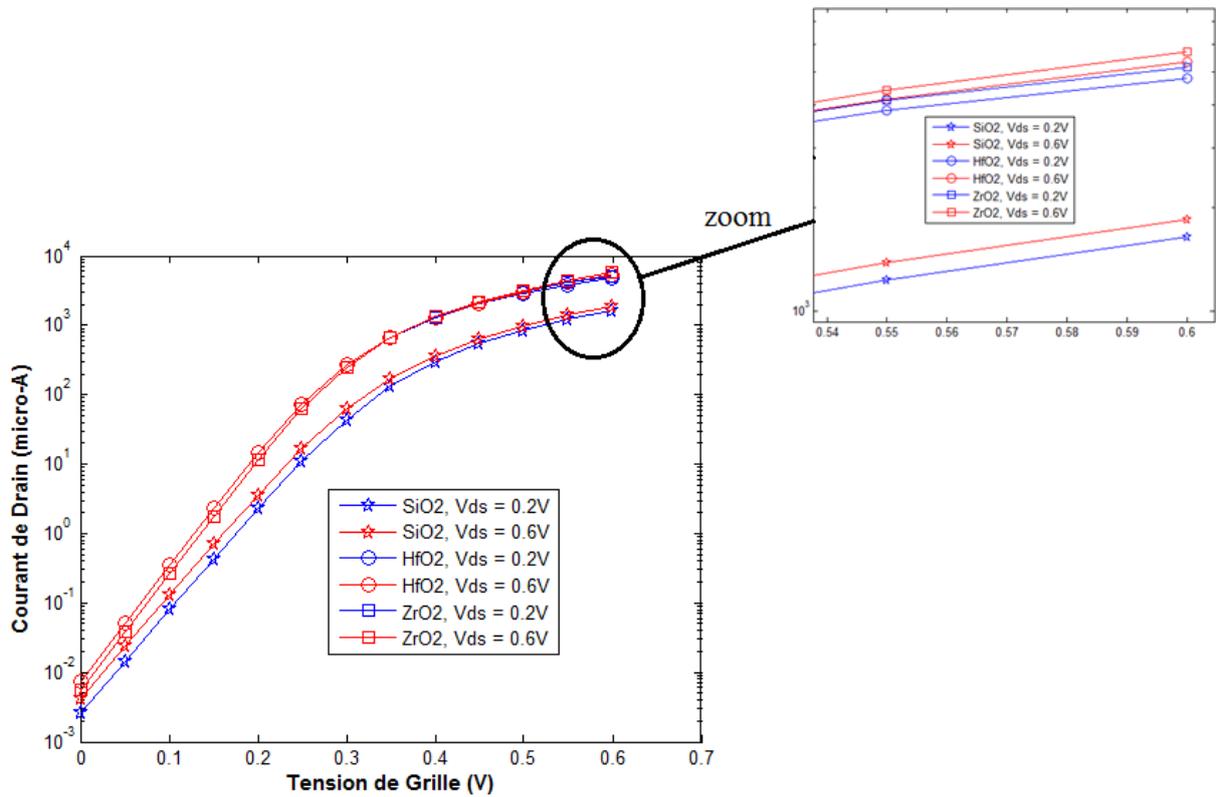


Figure 3.15. Courant de drain en fonction de la tension de grille

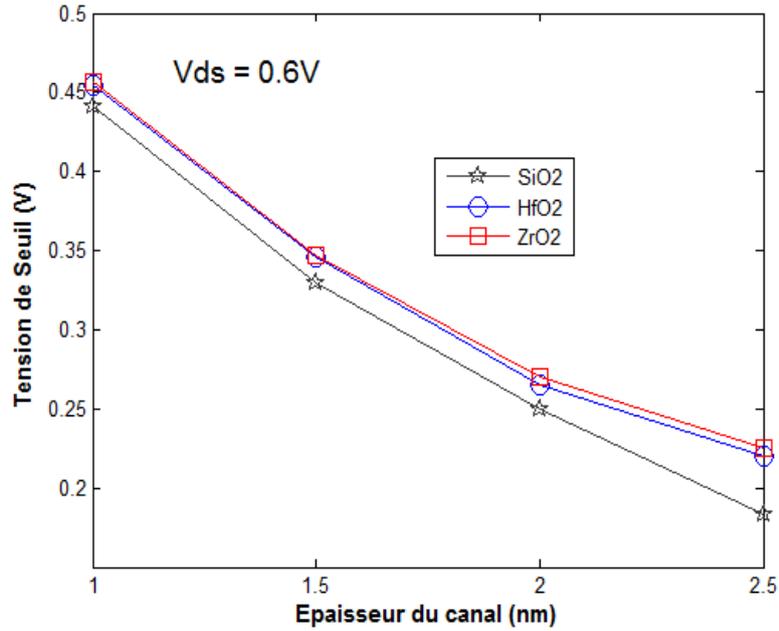


Figure 3.16. Evolution de la tension de seuil en fonction de l'épaisseur du canal Pour les oxydes : SiO₂, HfO₂ et ZrO₂.

Afin de valider les résultats obtenus, nous comparons nos résultats obtenus dans le cas du matériau HfO₂ avec ceux obtenus en considérant des logiciels commerciaux tels que Silvaco-Tcad. Les résultats obtenus sont satisfaisant.

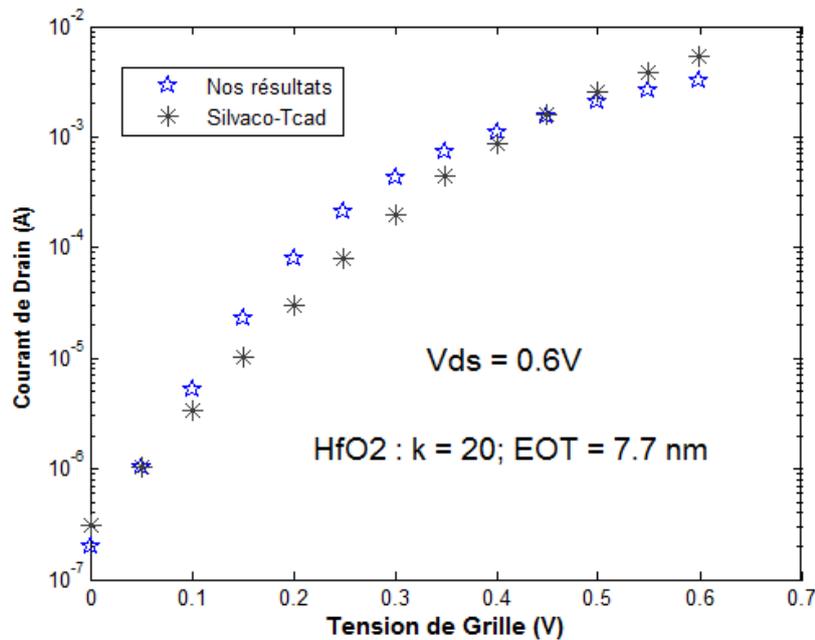


Figure 3.17. Comparaison entre le programme Matlab et le logiciel Silvaco-TCAD. Pour l'oxyde HfO₂.

6. Conclusion

Ce chapitre a été consacré à la mise en évidence de l'influence des matériaux High-k sur les caractéristiques électriques du transistor DGMOS.

Dans un premier lieu, nous avons présenté l'effet tunnel dans les dispositifs MOS. Pour des épaisseurs inférieures à 2 nm, l'oxyde du silicium devient suffisamment fin pour permettre le passage des électrons par effet tunnel direct.

Les matériaux High-k sont actuellement étudiés pour le remplacement du dioxyde SiO₂ dans les transistors MOS. Dans notre étude, nous avons considéré les deux matériaux High-k les plus largement étudiés et qui sont les oxydes d'Hafnium et de Zirconium. Leur intérêt réside dans le fait que leurs constantes diélectriques sont relativement élevées, elles sont évaluées entre 20 et 25. Ils sont thermiquement stables sur le silicium même à des températures élevées.

Références bibliographique du chapitre 3

[Atlas'04]: Atlas User's Manual device simulation software, 2004.

[Bocquet'09]: M. Bocquet. '*Intégration de matériaux à forte permittivité électrique (high-k) dans les mémoires non- volatiles pour les génération sub-45nm*', thèse de doctorat, Institut polytechnique de Grenoble, Novembre 2009.

[Bescond'04] : M. Bescond. "*Modélisation et simulation du transport quantique dans les transistors MOS nanométrique*", thèse doctorat, Université de Provence (AIX-Marseille I), novembre 2004.

[Benabderrahmane'09]: R. Benabderrahmane. '*Etude des mécanismes de transport dans les diodes tunnels de type MIS associant ferromagnétiques et silicium*', thèse de doctorat, Université Joseph-Fourier. Grenoble 1. Novembre 2009.

[Buranawong'12]: A. Buranawong, N. W-anun and S.Chaiyakun. '*Total pressure and annealing temperature effects on structure and photo-induce hydrophilicitt of reactive DC sputtered TiO2 thin films*'. Engineering Journal. Vol 16. Issue 3, pp.79-89. 2012.

[Chowdhury'10]: M.H. Chowdhury, M.A. Mannan and S.A. Mahmood. '*High-k Dielectric for submicron MOSFET*', IJETSE, Internatinal Journal of Emerging Technologies in Sciences and Enginzzzring, Vol.2, No.2, July 2010.

[Defay'11]: E. Defay. '*Diélectriques ferroélectriques integers sur silicium*', Livre, Lavoisier, 2011.

[Duenas'09]: S. Duenas, H. Castan, H.Garcia, A. Gemez, L. Bailon, K. Kukli, J. Niinisto, M. Ritala and M. Leskela. '*Electrical properties of thin Zirconium and Hafnium oxide high-k gate dielectrics grown by atomic layer deposition from cyclopentadieny and ozone precursors*'. Journal of vacuum Science and Technology B. Vol. 27, Issue 1, pp.389. 2009.

[Dabertrand'06]: K. Dabertrand. '*Croissance de dielectrique a forte permittivité par la technique MOCVD en phase liquide pulsee : elaboration et caracterisation de films de HfO2*', thèse de doctorat, Université Joseph Fourier, Novembre 2006.

[Guha'01]: S.Guha, E.Cartier, N.A.Bojarczuk, J.Bruley, L.Gignac, J.Karasinski. '*High-quality Aluminium Oxide Gate dielectric by ultra-high-vacuum reactive atomic-beam*'. Journal of applied Physics. Vol. 90, Issue 1. pp.512, 2001.

[Intel'03]: Intel High-k/metal gate Announcement.

[Hubbard'96]: K.J.Hubbard and D.G.Schlom. '*Thermodynamic Stability of Binary Oxides in Contact with Silicon*', Journal of Materials Research. Vol. 11, Issue 11. pp 2757-2776. 1996.

[Kim'02]: H.Kim, and P.C. McIntyre. '*Spinodal decomposition in amorphous metal-silicate thin films: phase diagram analysis and interface effects on kinetics*', Journal of Applied Physics. Vol.92, Issue 9. pp. 5094, 2002.

[Kim'05]: W-K.Kim, W-H. Nam, S-H.Kim and S-W.Rhee. '*Atomic layer chemical vapor deposition (ALCVD) of Hf and Zr silicate and aluminate high-k gate dielectric for next generation nano devices*', Journal of Chemical Engineering of Japan. Vol.38, pp. 578-587, 2005.

[Majkusiak'06]: B.Majkusiak and J.Walczak. '*Simulation of the gate tunnel current in the double gate (DG) MOS transistor*', J. Compt. Electron. Vol.5, Pp.143-148. 2006

[Martin'05]: J.S-Martin, '*Etude par simulation Monte Carlo d'architectures de MOSFET ultracourts a grille multiple sur SOI*', thèse de doctorat, Université de Paris-Sud, U.F.R. Scientifique d'Orsay. Décembre 2005.

[Mukhopadhyay'07]: S.Mukhopadhyay, K.Kim, J.JJ.Kim, S.H.Lo, R.Joshi, C.Chuang and K.Roy. '*Estimation of gate-to-channel tunneling current in ultra-thin oxide sub-50 nm double gate devices*', Microelectronics journal Vol. 38, pp. 931-941. 2007

[Morgen'03]: P.Morgen, N.Skivesen, J.M.Jensen, U.Robenhagen, J.Andersen, J.K-Hansen, Z.S.Li and K.Pedersen. '*Oxidation properties of Al-nanostructures on Si surfaces*', Physica Scripta. Vol.2004. pp. 164, 2003.

[Park'10]: J. Park, J.K. Heo and Y-C. Kang. '*The properties of RF sputtered zirconium oxide thin films at different plasma gas ration*'. Bull. Korean Chem. Soc. Vol.31, No.2, pp. 397-400. 2010.

[Rathee'11]: D. Rathee, S. Karya, M. Kumar. '*Analysis of TiO₂ for microelectronic applications: effet of deposition methods on their electrical properties*'. Front. Optoelectron. China. Vol.4, No. 4, pp. 349-358. 2011.

[Robertson'00]: J. Robertson. '*Band offsets of wide-band-gap oxide and implications for future electronic devices*', Journal of vacuum Science and Technology. Vol.18, Issue 3. pp. 1785-1791, 2000.

[Roch'12]: L.Roch, '*transport électronique à travers deux dopant, en régime statique et dynamique, dans des transistors silicium*', thèse de doctorat, Université de Grenoble, Octobre 2009.

[Simonetti'02]: O. Simonetti. ‘ *Influence de la quantification en énergie des porteurs sur la Modélisation et la caractérisation électronique des structures MOS à oxyde de grille ultramine ($<3\text{nm}$)*’, thèse de doctorat, Université de Reims France, 2002.

[Thevenod'09] : L.Thevenod, ‘ *Etude de la mobilité dans des transistors intégrant un oxyde de grille de forte permittivité et une grille métallique*’, thèse de doctorat, Institut polytechnique de Grenoble, 09 Juillet 2009.

[Wilk'01]: G.D.Wilk, R.Wallace, J.M.Anthony, ‘ *High-k gate dielectrics: current status and materials properties considerations*’, Journal of Applied Physics, Vol.89, N°10, pp.5243-5275, Mai 2001.

[Weber'05] : O. Weber, ‘ *Etude, fabrication et propriétés de transport de transistor CMOS associant un diélectrique haute permittivité et un canal de conduction haute mobilité*’, thèse de doctorat, Institut national des sciences appliquées de Lyon, Décembre 2005.

Chapitre 4

Analyse du bruit de phase
dans les oscillateurs Radio
Fréquences à base de
Transistor DGMOS

Sommaire du chapitre 4

1. Introduction

2. Éléments de théorie sur les oscillateurs

- 2.1. Théorie des oscillations
- 2.2. Conditions fondamentales d'oscillation
- 2.3. Conditions de démarrage d'un oscillateur
- 2.4. Oscillateurs à circuit résonant de type LC : oscillateur Colpitts

3. Bruit dans les oscillateurs

- 3.1. Les sources de bruit
 - 3.1.1. Bruit de diffusion
 - 3.1.2. Bruit en excès
- 3.2. Introduction au bruit de phase
- 3.3. Le bruit de modulation de phase

4. Présentation de différentes modélisations du spectre de bruit de phase

- 4.1. Théorie de Leeson
- 4.2. Modèle d'Hajimiri

5. Oscillateur radio fréquence à base de DGMOS

- 5.1. DGMOS en régime dynamique
- 5.2. Présentation du circuit
- 5.3. Analyse temporelle du circuit Colpitts
- 5.4. Analyse de la fonction ISF
- 5.5. Modèle analytique
- 5.6. La linéarité du model

6. Conclusion

Références bibliographique du chapitre 4

1. Introduction

Les oscillateurs de type LC demeurent les oscillateurs les plus utilisés dans les applications de radiocommunication du fait de leur faible bruit de phase. Faible bruit de phase est un critère clé pour atteindre la performance approprié pour un VCO (Voltage Circuit Oscillator) dans les circuits intégrés [Sheng'03, Ebrahimzadeh'11, Tiebout'01].

Le but de ce chapitre est l'analyse du bruit de phase d'un oscillateur LC de type Colpitts, construit autour d'un transistor MOS double grille afin d'augmenter les performances fréquentielles de celui-ci. Dans un premier temps, nous commençons par un rappel de quelques éléments de théorie sur les oscillateurs. Nous présentons ensuite les différents types de bruit de phase. Dans un second temps, nous présentons les différentes modélisations du spectre de bruit de phase : model de Leeson et model d'Hajimiri. Le modèle tient compte des phénomènes variables au cours du temps ayant une influence sur le bruit de phase d'un oscillateur. Le model Hajimiri propose une technique de calcul du bruit de phase basée sur une étude de la fonction de sensibilité (ISF) de l'oscillateur en fonction du temps. Ce modèle est utilisé dans notre cas, et nous allons calculer la fonction de sensibilité au niveau du circuit résonateur de l'oscillateur Colpitts.

2. Eléments de théorie sur les oscillateurs : des oscillateurs vers les nano-oscillateurs

2.1. Théorie des oscillations

Un oscillateur est par définition un système autonome qui à partir d'une source d'énergie (tension) continue délivre un signal sinusoïdal (périodique) à fréquence constante ou variable et d'amplitude fixe (figure 4.1).

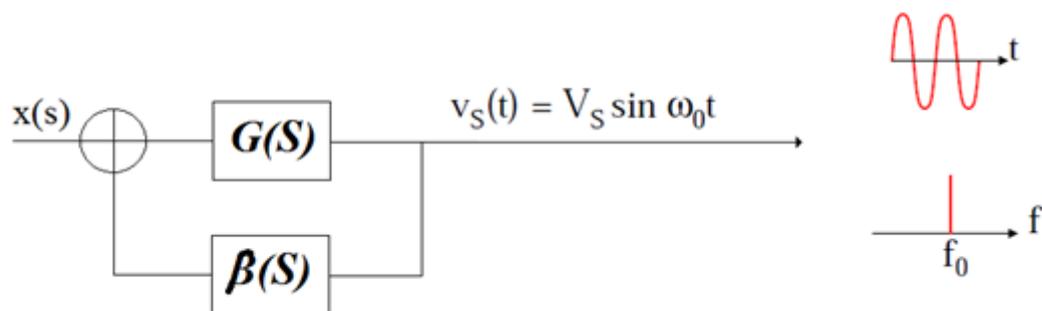


Figure4.1. Schéma en boucle fermée d'un oscillateur

2.2. Conditions fondamentales d'oscillation

Généralement, une oscillation démarre par l'amplification du bruit des éléments de la boucle [Mira'04]. Cette boucle système est constituée généralement d'un circuit actif **sur la** chaîne directe. Ce dernier, assure l'amplification, la stabilisation du signal par saturation, et sert à compenser les pertes de la partie résonnante. Un équilibre s'établit en raison des limitations qu'impose le circuit actif par ses non-linéarités à une onde croissante.

L'étude en boucle ouverte de ce système nous permet de déterminer les conditions pour lesquelles des oscillations vont pouvoir apparaître. Le schéma de la boucle ouverte est présenté en Figure 4.2.

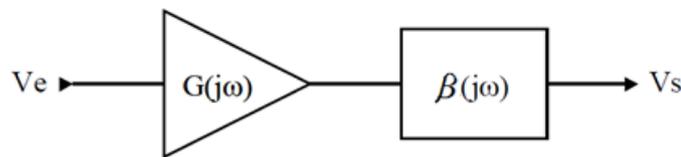


Figure 4.2. Schéma en boucle ouverte d'un oscillateur

La fonction de transfert de la boucle ouverte est donc :

$$\frac{Vs}{Ve} = G(j\omega) \cdot \beta(j\omega) \quad (4.1)$$

S'il y a présence d'oscillations en régime établi, on peut écrire que $Vs=Ve$, il faut alors que la fonction de transfert de la boucle ouverte satisfasse aux critères de Barkhausen :

$$|G(j\omega) \cdot H(j\omega)| = 1 \quad (4.2)$$

$$\arg\{G(j\omega) \cdot H(j\omega)\} = 0 \pm 2k\pi \quad k \in \mathbb{N} \quad (4.3)$$

2.3. Conditions de démarrage d'un oscillateur

A la mise sous tension, le bruit thermique est amplifié et réinjecté à travers le quadripôle de réaction en entrée de l'amplificateur et donne ainsi naissance à l'oscillation à condition que le gain de la partie active ($G(S)$) soit supérieur au gain de la fonction de transfert du résonateur ($\beta(S)$). Les oscillations peuvent démarrer et même, croître en théorie indéfiniment.

Dans la théorie sur les systèmes bouclés, ce phénomène se traduit par le fait que le module de la fonction de transfert soit strictement supérieur à l'unité.

$$|G(S).\beta(S)| > 1 \quad (4.4)$$

Dans la pratique, il est difficile de réaliser avec exactitude la relation $G(j\omega).\beta(j\omega) = 1$. Ceci est du surtout à la dérive des caractéristiques des composants avec la température.

Deux cas peuvent se présenter à cause de cette dérive :

- $G(j\omega).\beta(j\omega) < 1$: le signal ramené par $\beta(j\omega)$ à l'entrée est légèrement inférieur à V_e , donc V_s sera un peu plus faible que précédemment : au bout de quelques périodes, il y aura extinction du signal de sortie (figure 4.3).

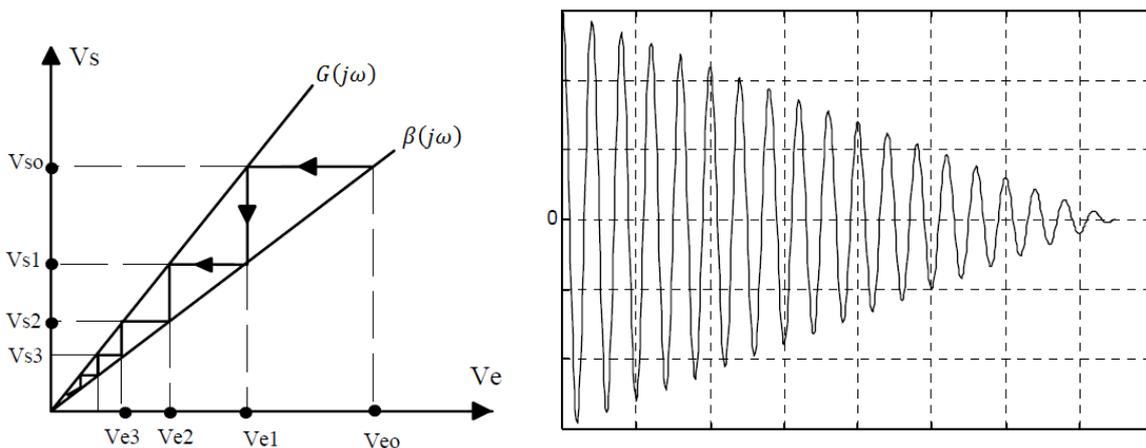


Figure 4.3. Extinction du signal d'un oscillateur

- $G(j\omega).\beta(j\omega) > 1$: le signal ramené par $\beta(j\omega)$ à l'entrée du système est légèrement supérieur à V_e , donc V_s sera un peu plus grand que précédemment : les oscillations s'établissent.

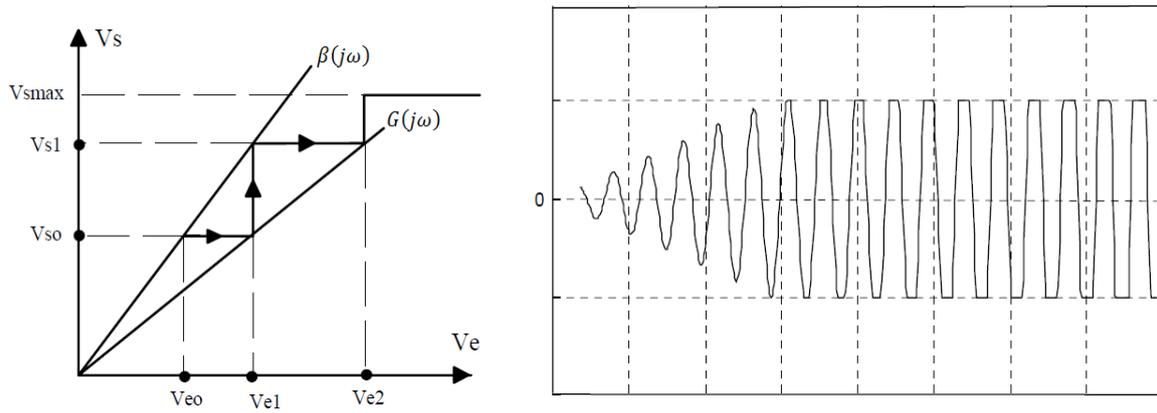


Figure 4.4. Ecrêtage du signal d'un oscillateur

2.4. Oscillateurs à circuit résonant de type LC : oscillateur Colpitts

Dans les oscillateurs à résonateur LC, il s'agit toujours de compenser les pertes résistives (représentées par R_s) du circuit résonant (LC) par l'adjonction d'un circuit actif.

Il existe plusieurs types d'oscillateur à résonateur LC . La différence entre ces types réside dans la structure du circuit actif et celle du résonateur. L'oscillateur LC le plus courant est l'oscillateur Colpitts.

L'oscillateur Colpitts permet de réaliser des oscillations quasi sinusoïdales, de fréquence élevée. Le schéma de principe de l'oscillateur Colpitts est représenté sur la figure 4.5.

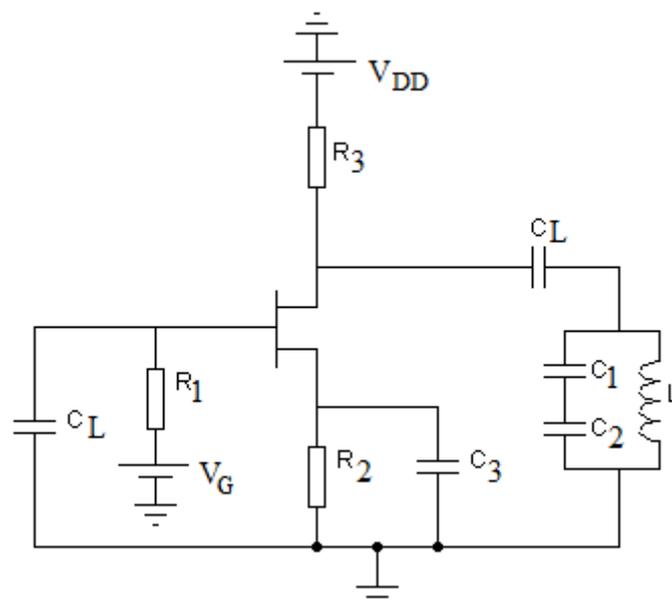


Figure 4.5. Structure d'oscillateur Colpitts

La fréquence de résonance pour l'oscillateur Colpitts est donnée par :

$$f = \frac{1}{2\pi \cdot \sqrt{\frac{C_1 \cdot C_2}{C_1 + C_2} \cdot L}} \quad (4.5)$$

3. Le bruit dans les oscillateurs

Le bruit de phase représente le paramètre le plus important à prendre en considération dans la conception des oscillateurs radio fréquence.

3.1. Les sources de bruit

Le bruit de phase est un phénomène lié aux différentes sources de bruit. Il existe plusieurs types de sources dans les composants utilisés en microélectronique. Cependant, il est utile de rappeler que ces bruits sont tous issus du mouvement aléatoire des charges.

On distingue deux principales familles de sources de bruit : les sources de bruit de diffusion et les sources de bruit en excès.

3.1.1. Bruit de diffusion

Ce bruit est lié aux propriétés intrinsèques du substrat et des particules du réseau. On peut subdiviser ce type de bruit en trois catégories : le bruit thermique, le bruit quantique et le bruit des électrons chauds.

3.1.1.1. Bruit thermique

Il s'agit d'un bruit blanc qui est provoqué par les collisions des porteurs de charge. La densité spectrale de courant du bruit thermique est donnée par [Mira'04]:

$$S_i(f) = 4 \cdot k \cdot T \cdot G \cdot \frac{\frac{h \cdot f}{k \cdot T}}{e^{\frac{h \cdot f}{k \cdot T}} - 1} \quad (4.15)$$

Avec :

- k : la constante de Boltzmann en J/K.
- T : la température absolue en K.
- G : la partie réelle de l'admittance du composant en A/V.
- h : la constante de Planck en J.s.

3.1.1.2. Bruit quantique

Le bruit quantique est lié à la physique du semi-conducteur mais n'intervient que pour une gamme de fréquence très élevées (quelques giga hertz).

3.1.1.3. Bruit d'électrons chauds

Il est dû aux variations de la mobilité et du coefficient de diffusion en fonction de l'énergie des porteurs lorsque le matériau est soumis à un champ électrique en dehors de son équilibre thermodynamique [Nougier'94].

3.1.2. Bruit en excès

On peut lister deux sortes de bruit en excès: le bruit de génération-recombinaison et le bruit de scintillation.

3.1.2.1. Le bruit de génération-recombinaison

Le bruit de génération-recombinaison est un effet lié à la variation du nombre de porteurs de charge dans le cristal. Deux phénomènes sont liés à la variation du nombre de porteur [Sébastien'08]:

- L'émission et le piégeage des porteurs : ces phénomènes ont lieu de manière aléatoire et modifient de ce fait la conduction à l'intérieur du matériau.
- L'absorption ou l'émission d'énergie (photons, phonons) ou bien transfert de quantité de mouvement lors du passage des porteurs d'une bande à l'autre.

La densité spectrale de bruit de génération-recombinaison s'écrit [Ameziane'10] alors:

$$S_i(f) = \frac{\tau \cdot 4 \cdot \overline{\Delta N^2}}{1 + \omega^2 \cdot \tau^2} \quad (4.16)$$

Avec :

- $\overline{\Delta N^2}$: la valeur quadratique moyenne des fluctuations du nombre de porteurs.
- τ : la constante de temps de relaxation (temps nécessaire au retour à l'équilibre) en s.

3.1.2.2. Le bruit de scintillation

Le bruit de scintillation existe dans tous les composants [Sébastien'08]. La densité de bruit de scintillation est inversement proportionnelle à la fréquence, on l'appelle donc : bruit 1/f. cela signifie que plus la fréquence augmente, plus l'amplitude de ce bruit diminue.

Deux théories s'affrontent, l'une expliquant que ce bruit est lié à des variations de la mobilité des porteurs participant à la conduction, l'autre s'appuyant sur des variations du nombre de ces porteurs. La densité spectrale du bruit de scintillation est :

$$S_i(f) = \frac{A_f}{f^n} \quad (4.17)$$

3.2. Introduction au bruit de phase

Dans le cas idéal, le spectre d'un oscillateur sinusoïdal est composé d'une seule raie à la fréquence d'oscillation du circuit (figure 4.6). Cependant, dans la pratique, la présence de bruit provoque un élargissement de cette raie.

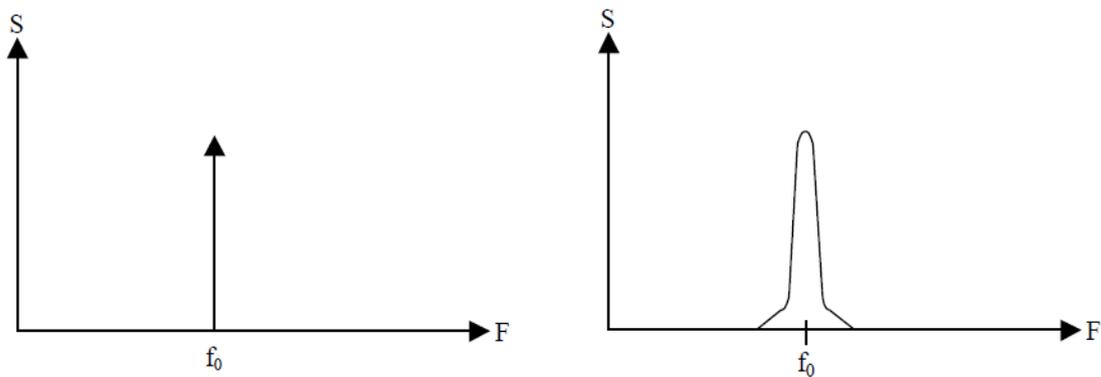


Figure 4.6. Spectre idéal et réel d'un oscillateur

Dans les oscillateurs, l'amplitude des signaux est limitée par le phénomène de saturation intervenant dans les éléments actifs. Ce comportement non linéaire de l'oscillateur crée un mécanisme de mélange des sources de bruit basses fréquences (BF) avec le signal d'oscillation. Le signal de sortie de l'oscillateur est alors comparable à un signal modulé en amplitude et en phase par les sources de bruit. Donc on trouve un spectre de bruit de phase et spectre d'amplitude.

Dans la plus part des applications, le bruit de phase des oscillateurs est très largement supérieur à celui du bruit d'amplitude souvent négligé [Medjahdi'10].

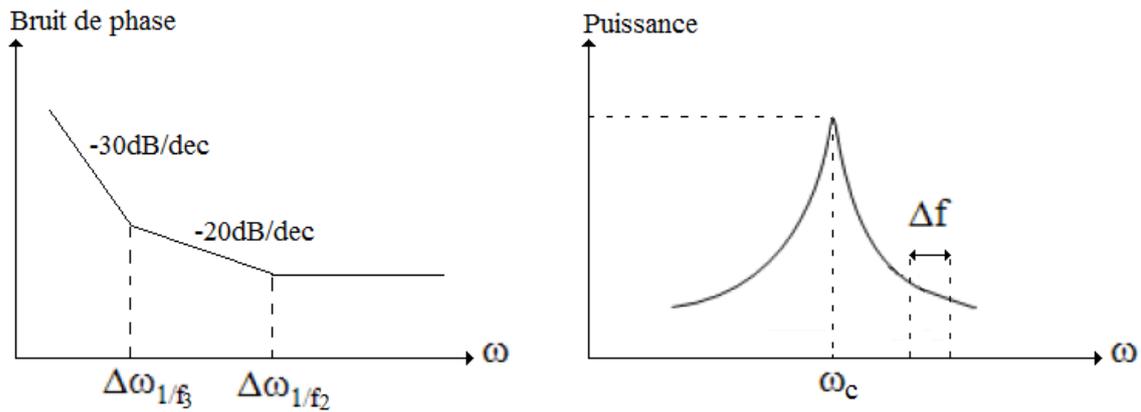


Figure 4.7. Illustration du bruit de phase.

Le signal observé à la sortie de l'oscillateur peut être exprimé dans le domaine temporel par :

$$V_{ideal} = A(t). \cos(\omega_0 + \phi(t)) \quad (4.6)$$

Où :

- $A(t)$ est l'amplitude maximale.
- ω_0 la pulsation angulaire centrale d'oscillation.
- $\phi(t)$ une variation arbitraire de phase instantanée.

Le bruit de phase est formulé typiquement dans le domaine des fréquences. D'autre part, la phase est définie comme la primitive de la fréquence, soit :

$$\phi = \int 2\pi. f(t). dt \quad (4.7)$$

Par suite, nous pouvons en déduire le bruit de modulation de fréquence, $\Delta f(t)$, qui est égal à

$$\Delta f(t) = \frac{1}{2\pi} \frac{\Delta\phi(t)}{\Delta t} \quad (4.8)$$

Pour caractériser le bruit de phase dans le domaine fréquentiel on associe au bruit de modulation de phase $\phi(t)$, la densité spectrale de bruit de phase $S_{\Delta\phi}(f)$, et au bruit de modulation de fréquence $\Delta f(t)$ est associée la densité spectrale de bruit de fréquence $S_{\Delta f}(f)$ qui se déduit de la densité spectrale de bruit de phase par la relation [Medjahdi'10]:

$$S_{\Delta f}(f) = f^2. S_{\Delta\phi}(f) \quad (4.9)$$

Où :

- $S_{\Delta\phi}(f)$: densité spectrale de bruit de phase.
- $S_{\Delta f}(f)$: densité spectrale de bruit de fréquence.

La définition générale pour le bruit de phase est donnée par [Medjahdi'10, Axelrad'05] :

$$L\{\Delta f\} = 10 \cdot \log \left(\frac{\text{Puissance de bruit à 1Hz de la porteuse dans une bande de } \Delta f}{\text{Puissance de la porteuse}} \right) \quad (4.10)$$

3.3. Le bruit de modulation de phase

Le spectre du signal de sortie des oscillateurs résulte de la modulation en phase du signal d'oscillation à la fréquence f_0 par du bruit. Ce spectre peut être alors représenté comme indiqué sur la figure 4.8.

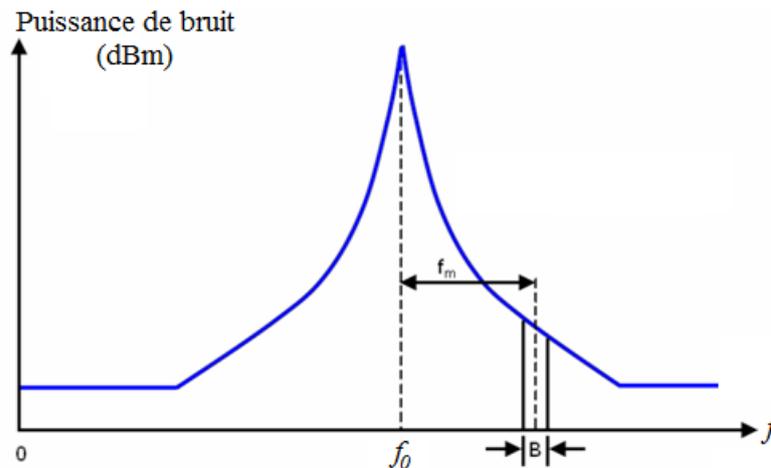


Figure 4.8. Spectre du signal de sortie d'un oscillateur.

Ce spectre est défini par une densité spectrale de bruit de phase $S_{\Delta\phi}(f)$ associée à la variable aléatoire $\Delta\phi(t)$ et fonction de la distance en fréquence à la porteuse (f_m). Si la largeur de bande B est considérée comme faible, alors la puissance contenue dans la bande B à une distance f_m de la porteuse peut s'exprimer en fonction de la densité spectrale de bruit de phase de la manière suivante [Perez'07]:

$$P_m = S_{\Delta\phi}(f_m) \cdot B \quad (4.11)$$

4. Présentation de différentes modélisations du spectre de bruit de phase

Dans la suite, nous allons décrire différentes approches d'analyse du spectre de bruit de phase dans les circuits oscillants : modèle de Leeson et modèle d'Hajimiri

4.1. Théorie de Leeson

Le modèle de Leeson est un modèle linéaire de prédiction du bruit de phase. D'après Leeson [Leeson'66], les fluctuations de fréquence de l'oscillateur sont directement liées à la fluctuation de phase de l'amplificateur de la boucle d'oscillation. Dans la plus part des cas, les transistors sont le siège de fluctuations de fréquence par la boucle d'oscillation.

Le bruit de phase dans ce modèle est modulé uniquement dans la bande passante du filtre que représente le résonateur LC. La bande passante est considérée comme allant de la fréquence de résonance au point -3dB.

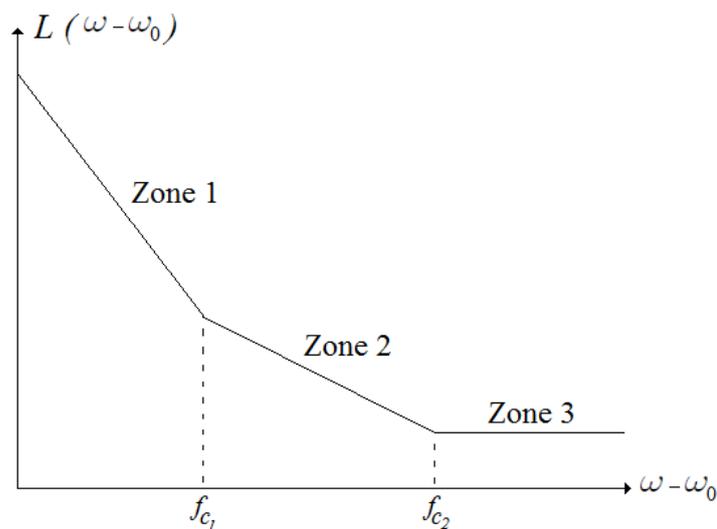


Figure 4.9. Décomposition du spectre de bruit de phase d'un oscillateur d'après Leeson

Le modèle de Leeson met en évidence l'existence de deux fréquences de coupure (f_{c1} et f_{c2}) et donc de trois zones de bruit dans la densité spectrale (figure 4.9).

- Zone 1: La pente en $1/f^3$ est liée à la conversion du bruit basse fréquence de scintillement de l'oscillateur (bruit en $1/f$).
- Zone 2 : présente une pente de -20 dB/décade par l'équation originale de Leeson. La pente en $1/f^2$ correspond à la conversion du bruit blanc de fréquence.
- Zone 3 : Correspond au bruit thermique.

De plus, le modèle de Leeson permet de produire un spectre simple du bruit de phase d'un oscillateur [Lee'98]:

$$L\{\Delta\omega\} = 10. \log \left\{ \frac{2FkT}{P_s} \left(1 + \left(\frac{\omega_0}{2Q_L\Delta\omega} \right)^2 \right) \left(1 + \frac{\Delta\omega_{1/f}}{\Delta\omega} \right) \right\} \quad (4.18)$$

Avec :

- F : facteur de bruit.
- k : constante de Boltzmann.
- T : température absolue.
- P_s : puissance consommée par l'oscillateur.
- ω₀ : pulsation d'oscillation.
- Q_L : facteur de qualité chargé défini par [Axelrad'05]:

$$Q_L = \frac{1}{\frac{1}{Q_{LC}} + \frac{1}{Q_P}} \quad (4.19)$$

- Δω: offset de fréquence par rapport à la porteuse.
- Δω_{1/f}: point de pulsation séparant les zones 1/f et bruit blanc.
- Q_{LC} : facteur de qualité du circuit résonant LC.
- Q_P : facteur des éléments parasites réactifs du circuit.

La formule de Leeson ne tient absolument pas compte des comportements non linéaires des composants [Mira'04]. Par conséquent, certains paramètres sont difficilement quantifiables voire totalement ignorés, ce qui a suscité un complément d'étude de cette formule, donc on fait appel à un autre modèle.

4.2. Modèle d'Hajimiri

Ce model propose une technique de calcul du bruit de phase basée sur l'étude de la sensibilité de la phase d'un oscillateur en fonction du temps [Hajimiri'99]. L'idée de ce modèle est de déterminer la réponse impulsionnelle de la phase d'un oscillateur excité par une injection de faible amplitude assimilable à des courants de bruit.

Généralement la sortie d'un oscillateur peut s'écrire sous la forme:

$$V_{out}(t) = A(t).f(\omega_0 t + \varphi(t)) \quad (4.20)$$

Où :

- f: fonction périodique.

- $A(t)$: variation de l'amplitude.
- $\varphi(t)$: variation de phase.

Pour caractériser le bruit de phase de l'oscillateur, Hajimiri [Hajimiri'98, Hajimiri'99] définit la fonction de sensibilité impulsionnelle ISF (Impulse sensitivity function). Il indique que selon l'instant t auquel est injecté l'impulsion en courant, la réponse en phase de l'oscillateur est différente [El-Issati'11].

En effet, si l'impulsion est appliquée à l'instant où le signal de sortie de l'oscillateur présente une pente maximale (passage par zéro) alors la variation en phase est maximale. A l'inverse, si on applique l'impulsion à l'instant où le signal de sortie présente une pente nulle (extremum du signal), la variation en phase est nulle.

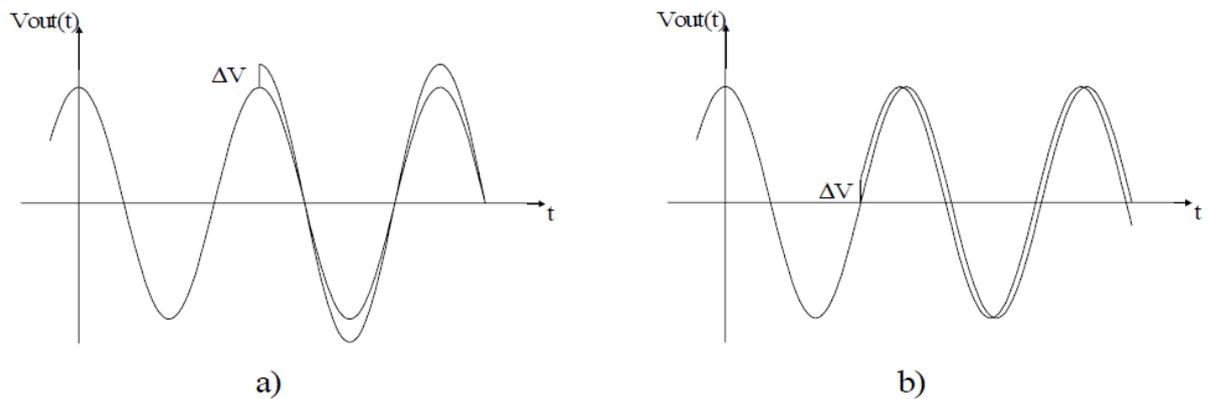


Figure 4.10. Conséquence de l'injection d'un bruit au maximum d'amplitude (a) et au passage à zéro (b)

Le but du modèle 'Hajimiri' est de déterminer la réponse impulsionnelle de la phase $h_{\phi}(t, \tau)$ d'un oscillateur lorsqu'on applique une impulsion de courant $i(t)$ à l'instant τ (figure 4.11). La fonction $h_{\phi}(t, \tau)$ tient compte du comportement non-linéaire du circuit [Hajimiri'99].

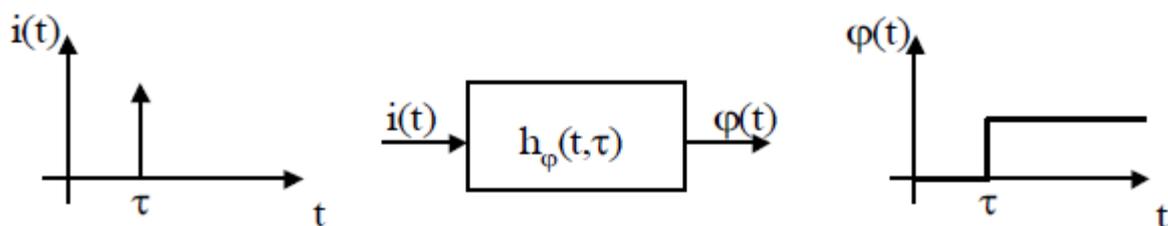


Figure 4.11. Modèle de la réponse impulsionnelle de phase

La réponse impulsionnelle de la phase d'un oscillateur peut s'écrire sous la forme suivante [Lee'99]:

$$h_{\phi}(t, \tau) = \frac{\Gamma(\omega_0 \tau)}{q_{max}} U(t - \tau) \quad (4.22)$$

Où :

- q_{max} : La variation de charge maximale aux bornes de la capacité du nœud d'injection.
- $U(t - \tau)$: La fonction d'échelon.
- $\Gamma(\omega_0 \tau)$: Fonction sans dimension, périodique de fréquence f_0 , elle traduit la sensibilité en phase. Elle est appelée 'fonction ISF' (Impulse Sensitivity Function).

Comme la fonction $\Gamma(\omega_0 \tau)$ est liée à la tension d'oscillation, elle est périodique, cette fonction peut donc être décomposée en série de Fourier (figure 4.12) [Lee'00, Martegani'11]:

$$\Gamma(\omega_0 \tau) = c_0 + \sum_{n=1}^{\infty} c_n \cos(n\omega_0 + \theta_n) \quad (4.23)$$

Où :

- C_0 et C_n représentent les coefficients de Fourier réels.
- θ_n la phase de la $n^{\text{ième}}$ harmonique.

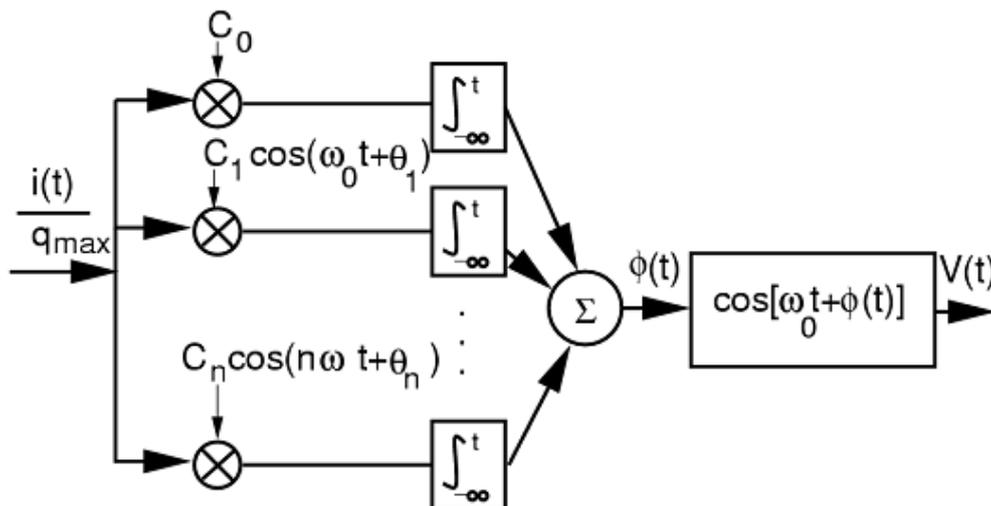


Figure 4.12. Modèle équivalent de la décomposition en série de Fourier.

Si l'oscillateur subit un bruit sous forme $i(t)$, l'évolution de l'erreur de phase ($\phi(t)$) est donnée par [Martegani'11]:

$$\phi(t) = \int_{-\infty}^t h_{\phi}(t, \tau) i(\tau) d\tau = \frac{1}{q_{max}} \int_{-\infty}^t \Gamma(\omega_0 \tau) \cdot i(\tau) d\tau \quad (4.24)$$

Où :

- $i(\tau)$: un courant arbitraire $i(t)$ injecté à un nœud du circuit.

On injecte l'équation (4.23) dans l'équation (4.24) en obtient :

$$\phi(t) = \frac{1}{q_{max}} \left[c_0 \int_{-\infty}^t i(\tau) \cdot d\tau + \sum_{n=1}^{\infty} c_n \int_{-\infty}^t i(\tau) \cos(n\omega_0 \tau + \theta_n) \cdot d\tau \right] \quad (4.25)$$

Le modèle d'Hajimiri met en évidence l'existence de deux régions de bruit dans la densité spectrale (figure 4.13) : une pente en $1/f^2$ lorsque le bruit injecté est un bruit blanc, et une pente en $1/f^3$ lorsque le bruit injecté est un bruit en $1/f$.

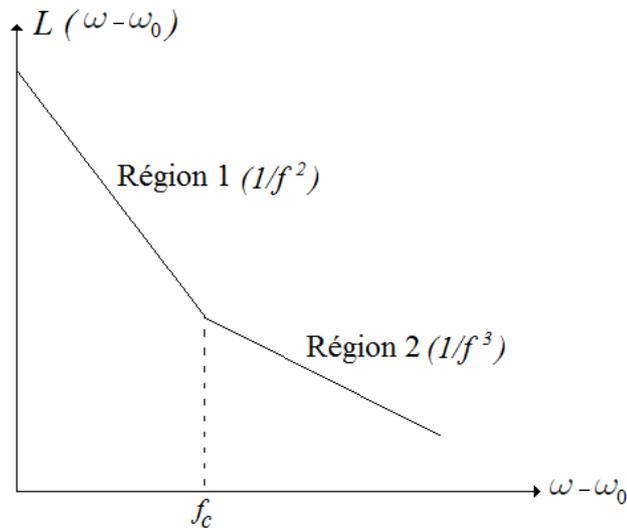


Figure 4.13. Décomposition du spectre de bruit de phase d'un oscillateur d'après Hajimiri

De plus, on peut définir le bruit de phase selon les relations 4.26 et 4.27 (figure 4.13) :

- Bruit de phase dans la région $1/f^2$:

$$L\{\Delta\omega\} = 10 \cdot \log \left(\frac{\frac{i_n^2}{\Delta f} \cdot \sum_{n=0}^{\infty} c_n^2}{8 \cdot q_{max}^2 \cdot \Delta\omega^2} \right) \quad (4.26)$$

- Bruit de phase dans la région $1/f^3$:

$$L\{\Delta\omega\} = 10. \log \left(\frac{\frac{i_n^2}{\Delta f} \cdot c_0^2}{8. q_{max}^2 \cdot \Delta\omega^2} \cdot \frac{\omega_{1/f}}{\Delta\omega} \right) \quad (4.27)$$

Où :

- c_n : coefficients de la série de Fourier.
- $\Delta\omega$: écart de fréquence.
- $i_n^2 / \Delta f$: puissance spectrale de bruit à $\Delta\omega$.
- $\omega_{1/f}$: le point de pulsation séparant les zones $1/f$ et bruit constant du bruit.

La fréquence de coupure f_c entre les régions en $1/f^3$ et $1/f^2$ est proposée selon Hajimiri par une expression qui s'écrit:

$$f_{c(1/f^3)} = f_{c(1/f)} \cdot \left(\frac{C_0}{I_{rms}} \right)^2 \quad (4.28)$$

5. Oscillateur radio fréquence à base de DGMOS

5.1. DGMOS en régime dynamique

En hautes fréquences, le gain en courant en régime dynamique, reste l'un des paramètres fondamentaux pour caractériser les transistors. Le choix du transistor DGMOS dans l'oscillateur est mieux placé car il présente un meilleur comportement fréquentiel. Sa fréquence de transition f_t et sa fréquence maximale d'oscillation f_{max} , sont optimales pour l'application.

La figure 4.14 présente l'évolution du gain en courant avec la fréquence. Le transistor DGMOS présente une meilleure amplification sur l'intervalle de fréquences (0.1GHz-22.1GHz). La fréquence de transition (f_t) c'est la fréquence qui sépare les deux plages de fréquence, elle vaut 22.1GHz.

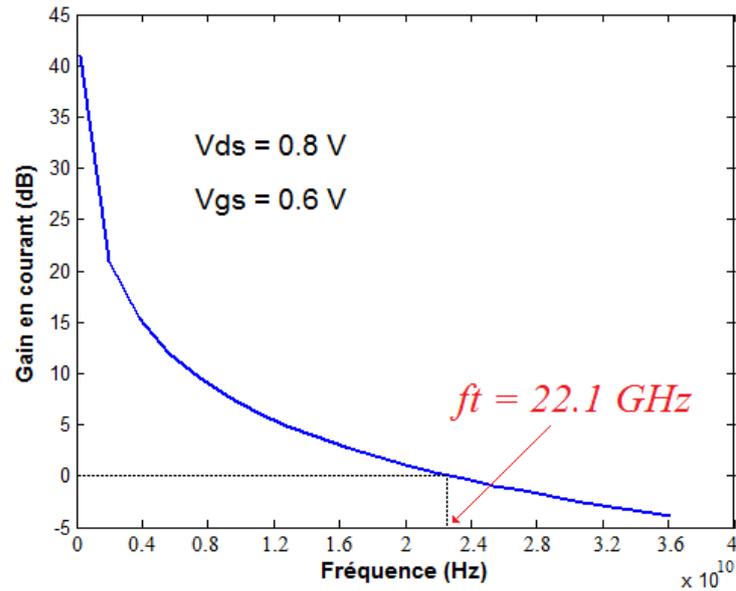


Figure 4.14. Evolution du gain en courant du transistor DGMOS en fonction de la fréquence

Le gain maximal (gain unilatéral) du transistor DGMOS est représenté en fonction de la fréquence sur la figure 4.15. A partir de l'estimation du gain maximum, on note que le transistor DGMOS devient passif à partir de la fréquence $f_{max}=175\text{GHz}$ et qui présente la fréquence d'oscillation maximale.

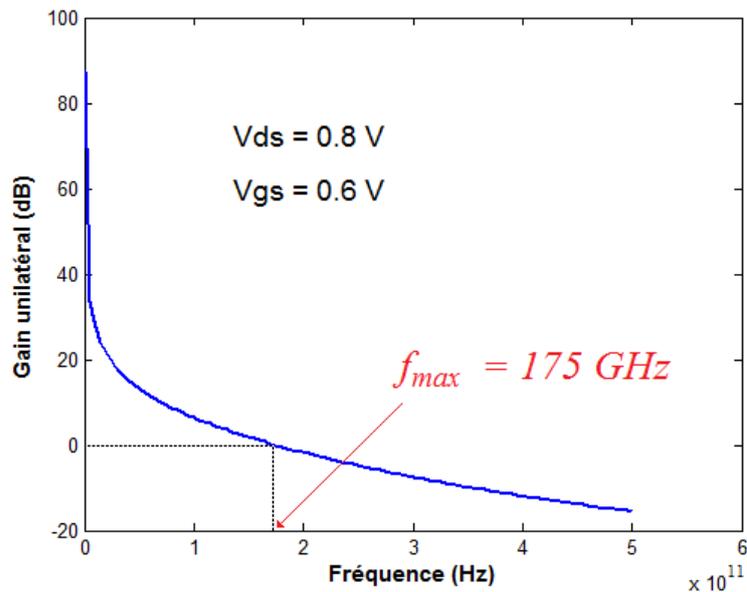


Figure 4.15. Evolution du gain unilatéral du transistor DGMOS en fonction de la fréquence

5.2. Présentation du circuit

La simulation des oscillateurs peut être analysé à la fois dans le domaine fréquentiel et temporel. Dans ce sens, on trouve deux analyses :

- Analyse DC : qui détermine l'évolution temporelle des tensions et courants (analyse utilisée dans notre étude).
- Analyse AC : est une analyse fréquentielle petit signaux ou l'analyse RF pour les circuits.

Le circuit résonateur, de l'oscillateur Colpitts composé de l'inductance L et des capacités C1, C2. Les capacités Cz, Cs, C3 sont des capacités de liaison qui jouent un rôle de protection et liaison, la self L_choke est une self de choc, et les résistances R1, R2, R3 et R4 déterminent le point de fonctionnement du transistor en régime continu. L'élément actif choisi est un transistor MOS à double grille. Le transistor DGMOS s'impose par son meilleur comportement fréquentiel (radiofréquence).

Nous avons développé une simulation 'mixed- mode' du circuit, celle-ci associe une simulation physique du composant à une résolution des équations de Kirchoff du circuit électrique. Le simulateur combine dans un seul système d'équations les équations de composant actif et les équations du circuit électrique. Nous utilisons un calcul auto-cohérent des équations couplées de Poisson- Schrödinger en pseudo- 2D pour le composant DGMOS, tandis que le reste du circuit est régi par les lois de Kirchoff (figure 4.16). La gestion parallèle des deux types de simulation est appelé *mixed mode simulation* qui présente un des atouts du logiciel ISE-TCAD [ISE'02].

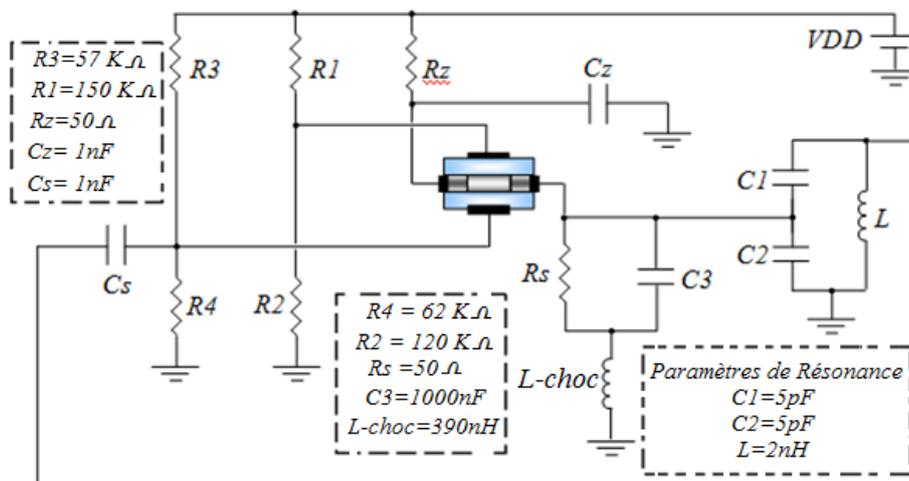


Figure 4.16. Oscillateur Colpitts utilisé dans notre étude [Videivic '04]

5.3. Analyse temporelle de l'oscillateur considéré

L'analyse temporelle des oscillateurs permet d'obtenir le comportement transitoire et donne accès à l'évolution du signal de sortie au cours du temps jusqu'à stabilité du signal.

La figure 4.17 présente le signal de sortie de l'oscillateur Colpitts pour une polarisation égale à 0.6V. Le signal de sortie est stabilisé après trois périodes.

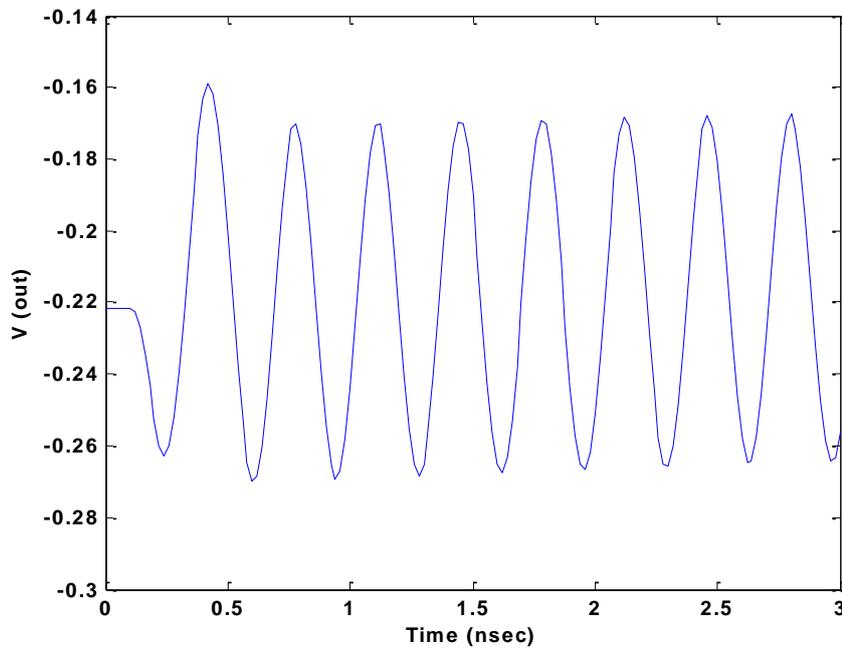


Figure 4.17. Signal de sortie de l'oscillateur Colpitts (mixed-mode simulation)

La fréquence d'oscillation est déduite de l'inverse de la période d'oscillation. L'oscillateur Colpitts génère des oscillations périodiques avec une période $T = 335.8\text{ps}$ soit à la gamme radiofréquence de $2,97\text{GHz}$.

La fréquence d'oscillation obtenue correspond à la valeur fournie par le circuit résonnant qui est égale :

$$f_0 = \frac{1}{2\pi} \sqrt{\frac{C_1 + C_2}{C_1 \cdot C_2 \cdot L}} \quad (4.29)$$

5.4. Analyse de la fonction ISF

En utilisant la fonction de sensibilité (ISF), nous pouvons déterminer la relation entre le déphasage et l'instant de l'injection de l'impulsion. Plusieurs méthodes approximatives de détermination de l'ISF sont présentées dans la littérature [Baron'57, Altabban'09] et la méthode la plus exacte propose d'injecter une impulsion $i(t)$ à un instant τ de la période T et de simuler l'oscillateur pour quelques périodes après la période de l'injection. En calculant

ensuite la déviation Δt de l'instant de passage par zéro, nous pouvons en déduire le déphasage $\Delta\phi = 2\pi\Delta t/T$.

On change l'instant d'injection τ afin de déterminer l'ISF sur une période complète (figure 4.18). Le nombre total de points de la fonction ISF est 50 points par la période.

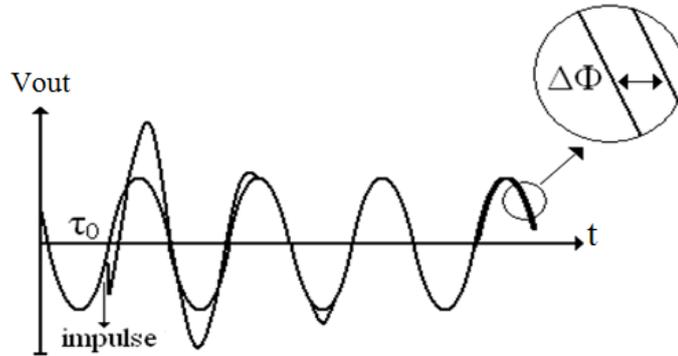


Figure 4.18. Injection d'une impulsion à $t = \tau_0$

Les figures 4.19.a , 4.19.b et 4.19.c présentent la fonction de sensibilité de l'oscillateur Colpitts obtenue en réponse à l'injection d'une impulsion de courant fixe (100 micro-A pendant 20ps) appliquée au niveau de l'inductance (L) , la capacité (C1) et la capacité(C2) respectivement. L'étude la sensibilité de l'oscillateur est réalisée sur une seule période du signal de sortie.

On observe que :

- La fonction ISF atteint son maximum quand le signal oscillant passe par zéro. Cette méthode de détermination de l'ISF est très utile dans le développement des oscillateurs VCO.
- la fonction ISF est sinusoïdale avec une fréquence de 2.97GHz ce qui correspond à la même période du signal de sortie.

Le modèle Hajimiri peut prédire le bruit de phase, mais il est difficile de définir la fonction d'ISF par la simulation.

Nous confirmons par le calcul l'égalité de ces deux périodes dans le paragraphe suivant.

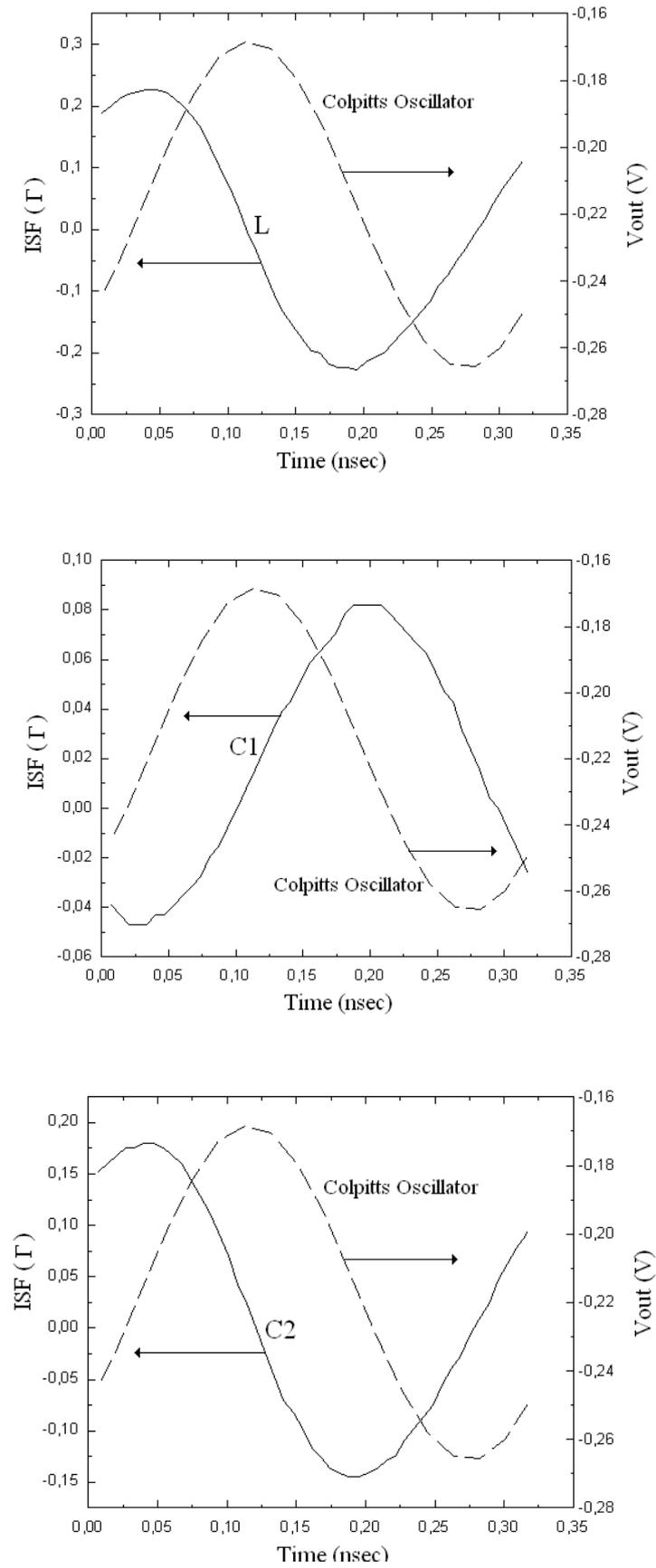


Figure 4.19. Les variations de l'ISF en fonction du temps

5.5. Modèle analytique [Bella'14]

Nous présentons dans ce paragraphe un modèle analytique simple qui permet de déterminer la phase d'un oscillateur Colpitts et dans l'ISF correspondant.

Maintenant, nous tenons à prolonger la discussion à n'importe quelle valeur de la phase ϕ ($\phi \in [0, 2\pi]$), et non seulement pour une petite injection de charge.

Si on considère une injection d'impulsion parasite au moment τ , la tension de sortie d'un oscillateur peut être considérée comme la superposition de la tension permanente et la réponse à l'injection parasite.

L'équation de l'oscillateur harmonique est représentée ci-dessous :

$$\frac{1}{\omega_0^2} \frac{d^2 V}{dt^2} + V = \frac{q}{C} \delta(t) \quad (4.30)$$

$$V_T(t) = V_s(t) + p(t) = V_0 \cdot \cos(\omega_0 t) + \frac{q}{C} \cdot \cos(\omega_0 t) \cdot u(t - \tau) \quad (4.30.bis)$$

Où :

- V_T : tension de sortie total.
- V_s : tension de sortie de l'oscillateur libre (sans impulsion parasite)
- C : Capacité total de l'oscillateur Colpitts, $C_1 C_2 / (C_1 + C_2)$, (voire figure 4.12)

L'équation (4.30.bis), peut être formulée comme suit:

$$V_T(t) = V_{T0} \cos[\omega_0 t + \phi] \quad (4.31)$$

Avec :

$$- V_{T0} = \sqrt{V_0^2 + \left(\frac{q}{C}\right)^2 + \frac{2qV_0 \cos(\omega_0 \tau)}{C}} \quad (4.32)$$

$$- \phi = \arctan\left(\frac{-q \cdot \sin(\omega_0 \tau)}{CV_0 + q \cdot \cos(\omega_0 \tau)}\right) \begin{matrix} + \\ - \end{matrix} k\pi \quad (4.32.bis)$$

En dérivant maintenant l'équation (4.32.bis) en obtient :

$$\dot{\phi}(\tau) = \frac{-q \cdot (CV_0 \cos(\omega_0 \tau) + q)}{C^2 V_0^2 + q \cdot (q + 2CV_0 \cdot \cos(\omega_0 \tau))} \quad (4.33)$$

Maintenant, à partir de ces formules générales, et en supposant une expansion limitée de ϕ on obtient:

$$\phi = \frac{-q \cdot \sin(\omega_0 \tau)}{CV_0} \left(1 - \frac{q \cdot \sin^2(\omega_0 \tau)}{3 \cdot (CV_0)^2}\right) \quad (4.34)$$

Si l'on considère seulement le premier ordre, nous obtenons :

$$\phi = \frac{-q \cdot \sin(\omega_0 \tau)}{CV_0} \quad (4.35)$$

Cette relation met en évidence le fait que ϕ est une fonction sinusoïdale de période $(2\pi\omega)$, ce qui correspond à la période du signal.

5.6. La linéarité du model

Nous pouvons également vérifier la linéarité du modèle considéré. La figure 4.20 représente la variation de phase ϕ en fonction de l'amplitude de l'impulsion de courant injectée. Cette amplitude proportionnelle à la quantité de charge injectée [Bella'14]:

$$\Delta V = \frac{q^2}{2C^2V_0} \quad (4.36)$$

La comparaison entre notre modèle et la solution analytique de l'équation 4.32.bis, donne un bon d'accord. On constate que le résultat vérifie la linéarité entre l'amplitude de l'impulsion de courant et le déphasage correspondant dans un rayon $[CV_0 = -100fc \text{ } 100fc]$ de charge injectée. Il est important de noter que la relation entre les charges injectées et la variation de phase résultante est linéaire même si le circuit contient des éléments actifs et non linéaires (comme le transistor DGMOS).

La quantité de la charge injectée doit être choisie telle qu'elle ne change pas la linéarité de la réponse du bruit de phase. En effet, la déviation de la phase due à l'injection d'impulsions est linéaire si la charge injectée est inférieure à 10% de la charge totale sur la capacité effective du nœud d'intérêt. Cette hypothèse est vérifiée en pratique compte tenu du fait que les sources de bruit sont de très faible amplitude par rapport au signal utile, ainsi la linéarité de la phase de bruit est valable pour presque tous les oscillateurs [Bouhouche'12].

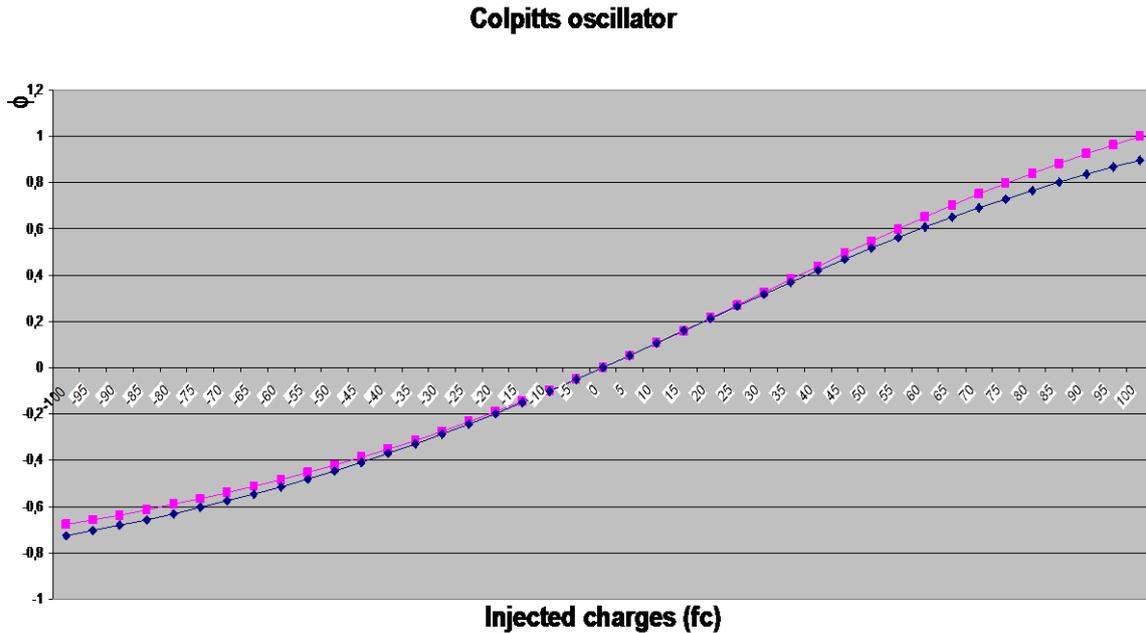


Figure 4.20. Variation de phase du signal de sortie du DGMOS en fonction des charges injecté.

6. Conclusion

Le but de ce chapitre était l'analyse en mode mixte d'un oscillateur Colpitts, construit autour d'un transistor MOS double grille. Deux modèles sont très complémentaires du point de vue du concepteur : modèles de Leeson et Hajimiri. Le premier n'est plus utilisé par les simulateurs mais permet d'identifier les trois zones du spectre du bruit de phase. Le deuxième modèle est basé sur une analyse de la sensibilité de la fréquence d'oscillation de l'oscillateur étudié aux différentes sources de bruit.

Nous avons étudié la fonction de sensibilité pour une impulsion parasite de courant, sur le circuit de résonateur (L, C1 et C2), et cette fonction dépend du nœud de l'injection. Nous pouvons conclure que la fonction de la sensibilité (ISF) décrit la réponse de l'oscillateur à une injection de bruit, et permet une bonne modélisation du bruit de phase en identifiant les zones et les instants sensibles au bruit.

Références bibliographique du chapitre 4

[Axelrad'05]: D. Axelrad, 'Application des technologies CMOS sur SOI aux fonctions d'interface des liens de communication haut débit (>10 Gbit/s)', thèse de doctorat, Institut national polytechnique de Grenoble, Octobre 2005.

[Altabban'09]: W. Altabban, 'Conception portable d'une ADPLL pour des applications TV', thèse de doctorat, Ecole nationale supérieure des télécommunications, Paris, décembre 2009.

[Ameziane'10]: C. Ameziane, 'Contribution à la réalisation d'un oscillateur push-push 80 GHz synchronisé par un signal subharmonique pour des applications radars anticollisions', thèse de doctorat, Université Bordeaux 1, 2010.

[Baron'57]: R.G. Baron, 'The vernier time-measuring technique', Proceedings of the IRE, 45(1): 21-30, Jan. 1957.

[Bella'14]: Mourad Bella, Saida Latreche, Samir Labiod and Christian Gontrand, 'Mixed-mode device modeling of DGMOS RF oscillators.' Journal of circuit and Systems, Vol.5, N°1, pp. 18-26, Jan. 2014.

[Bouhouche'12]: M. Bouhouche, 'Contribution à l'étude du transistor bipolaire hétérojonction TBH pour les applications hautes fréquences', thèse de doctorat, Université de Constantine 1, Décembre 2012.

[Ebrahimzadeh'11]: M. Ebrahimzadeh, 'Design of an ultra low power low phase CMOS LC oscillator', IJSCE, International journal of soft computing and engineering, Vol.01, Issue 4, September 2011. ISSN: 2231-2307.

[El-Issati'11]: O. El-Issati, 'Oscillateurs asynchrones en anneau: de la théorie à la pratique', thèse de doctorat, Université de Grenoble, Septembre 2011.

[Hajimiri'98]: A. Hajimiri, and T.H. Lee, 'A general theory of phase noise in electrical oscillators', IEEE. Journal of solid-state circuits, Vol.33, pp. 179-194, Febraury 1998.

[Hajimiri'99]: A. Hajimiri, S. Limotyakis and T.H. Lee, 'Jitter and phase noise in ring oscillators', IEEE. Journal of solid-state circuits, Vol.34, No.6, June 1999.

[ISE'02] ISE-TCAD manuals, release 8.0, Integrated Systems Engineering, 2002

[Lee'98]: T.H. Lee, 'The design of CMOS radio-frequency integrated circuit', Cambridge University press, pp. 243-256, 1998.

[Lee'00]: T.H. Lee, and A. Hajimiri '*Oscillator phase noise: A Tutorial*', IEEE journal of solid-state circuit, Vol.35, No.3, pp.326-336. March 2000.

[Leeson'66]: D.B. Leeson, '*A simple model of feedback oscillator noise spectrum*', IEEE, Vol.54, pp.329-330, Febraury 1966.

[Martegani'11]: R.F. Martegani, '*An all-inversion – region gm/ID based design methodology for radiofrequency blocks in CMOS nanometer technologies*', thèse de doctorat, Université de Sevilla, Uruguay, October 2011.

[Mira'04]: J. Mira, '*Conception d'oscillateurs contrôlés en tension) dans la gamme 2 GHz- 10 GHz, intégrés sur silicium et analyse des mécanismes à l'origine du bruit de phase*', thèse de doctorat, Université Bordeaux, 2004.

[Medjahdi'10]: A. Medjahdi, '*Utilisation de concepts innovants dans la fonction oscillateur radiofréquence*', thèse de doctorat, Institut national des sciences appliquées de Lyon, Décembre 2010.

[Nougier'94]: J.P. Nougier, '*Fluctuations and noise of hot carriers in semiconductor materials and devices*', IEEE Trans. On Elect. Dev, Vol.41, N°.11, pp.2034-2049, November 1994.

[Perez'07]: J.C.N.Perez, '*Contribution à la conception de systèmes de radiocommunication : de la modélisation de transistors bipolaires à l'évaluation des performances d'un système d'émission-réception*', thèse de doctorat, Institut des Nanotechnologies de Lyon, INSA, Lyon. Décembre 2007.

[Sheng'03]: W. Sheng, B. Xia, A.E. Emira, C. Xin, A.Y.V-Lopez, S.T. Moon, and E.S. Sinencio '*A 3-V, 0.35-um CMOS Bluetooth receiver IC*', IEEE journal of solid-state circuit, Vol.38, No.1, pp.30-42. Janaury 2003.

[Sébastien'08]: G. Sébastien, '*Modélisation non-linéaire et en bruit de composants micro-ondes pour applications à faible bruit de pahse*', thèse de doctorat, Université de Toulouse III, Juillet 2008.

[Tiebout'01]: M. Tiebout '*Low-power low-phase-noise differentially tuned quadrature VCO design in standard CMOS*', IEEE journal of solid-state circuit, Vol.36, No.7, pp.1018-1024. 2001.

[Videivic'04]: M.Videivic-Misic, M.Jevtic, '*DC Conditioned and Phase Noise of Colpitts Oscillator with DGMOS*', Proc. 24th International Conference on Microelectronics (MIEL 2004), Vol.2, NIS, Serpia and Montenegro, 16-19 May, 2004.

Conclusion Générale
Et
Perspectives

Résumé

Les travaux développés au cours de cette thèse correspondent à la modélisation de transistor MOS à double grille DGMOS et à ses potentialités pour les applications Radio Fréquence. Notre étude s'étend de la caractérisation/modélisation du DGMOS à l'optimisation d'oscillateurs VCO type Colpitts où ce composant constitue l'élément amplificateur.

Dans une première partie, nous nous sommes intéressées à la modélisation de DGMOS nanométrique afin d'optimiser au mieux ses performances électriques. La modélisation de DGMOS est effectuée à l'aide d'un code de simulation basé sur l'algorithme de Newton-Raphson pour la résolution des équations de Poisson et Schrödinger qui sont discrétisées par la méthode des différences finies. Cependant, la diminution incessante de la taille des transistors MOS engendre des phénomènes parasites tels que : l'effet tunnel, l'effet DIBL ..., qui influent sur les performances statique et dynamiques du composant. La solution la plus couramment utilisée pour diminuer ces effet est de remplacer la couche SiO₂ par une couche d'isolant de forte permittivité dit 'High-k'. Dans notre étude, nous avons considéré les oxydes d'Hafnium et de Zirconium que représentent les matériaux à forte permittivité les plus utilisées. Les résultats de l'analyse que nous avons menée sur l'utilisation des matériaux High-k dans le transistor DGMOS permet d'affirmer qu'ils induisent une réduction considérable du courant tunnel.

La seconde partie de cette thèse est consacrée à l'étude du bruit de phase d'un oscillateur VCO de type Colpitts intégrant le transistor DGMOS. Cette étude est basée sur le modèle d'Hajimiri qui propose une technique de calcul du bruit fondée sur une étude de la sensibilité de la phase de l'oscillateur. Nous avons alors développé une méthode de détermination de bruit de phase dans un oscillateur à résonateur de type LC en nous basant sur le modèle d'Hajimiri. Nous avons ainsi pu montrer la nature variante du bruit de phase dans cet oscillateur. Ceci nous a conduit à identifier les zones sensibles au bruit et les instants où le circuit est le plus vulnérable à une source parasite de bruit.

Mots clés

Transistor double grille DGMOS, effet tunnel, technologie High-k, Oscillateur radio fréquence, Oscillateur Colpitts, bruit de phase, modèle Hajimiri, fonction de sensibilité ISF.

Abstract

The work developed in this thesis correspond to the modeling of MOS transistor double gate DGMOS and its potential for radio frequency applications. Our study extends the characterization / modeling DGMOS optimization Colpitts oscillator type where this component forms the amplifier element.

The first part, we are interested in modeling nanometer DGMOS in order to best optimize their electrical performance. DGMOS modeling is performed using a simulation code based on the Newton-Raphson algorithm for solving the Poisson and Schrödinger equations which are discretized by finite difference method. however, the constant decrease in the size of the MOS transistors engenders parasitic phenomena such as: tunnel effect, DIBL effect ..., that affect the static and dynamic performance of component. La The solution most commonly used to reduce these effect is to replace the SiO₂ layer by an insulating layer high permittivity says 'high-k'. In our study, we considered oxides Zirconium and Hafnium represent that the materials with high permittivity most used. Results of the analysis that we conducted using the High-k materials in the transistor DGMOS can significantly reduce the tunneling current.

The second part of this thesis is devoted a study on the phase noise a VCO oscillator Coplpitts type integrating considered DGMOS. This study is based on the model of Hajimiri which proposes a technique for noise calculation based on a study of the oscillator phase sensitivity. We therefore developed a method for determining the phase noise in an oscillator LC resonator type Based on the model of Hajimiri. We were able to Montres the variant nature of phase noise in the oscillator. This led us to identify noise sensitive areas and times when the system is most vulnerable to parasitic noise source.

Keywords

Double gate transistor DGMOS, tunneling effect, High-k technology, radiofrequency oscillator, Oscillator Colpitts, phase noise. Hajimiri model, sensitivity function ISF.

ملخص

الأعمال المقدمة في هذه الأطروحة توافق نمذجة الترانزستور MOS مزدوج البوابة و امكانات تطبيقها من أجل الترددات الراديوية. تمت دراستنا الى تميز / نمذجة DGMOS الأمثل للمذبذب VCO نوع Colpitts حيث هذا المكون هو عنصر التضخيم.

في الجزء الأول، اهتمنا بنمذجة الترانزستور مزدوج البوابة لتحسين أداءه الكهربائي. برمجت هذا الترانزستور تمت بواسطة برنامج محاكاة يعتمد على خوارزمي Newton-Raphson لحل معادلات بوسون و شروندجر بواسطة الفروق المحددة. و مع ذلك، فان الانخفاض المتواصل في حجم الترانزستور يسبب في ظهور ظواهر طفيلية مثل : تأثير النفق، تأثير DIBL... التي تؤثر على أداء العنصر. الحل الأكثر استخداما للحد من تأثير هذه الظواهر هو استبدال طبقة SiO₂ بطبقة عازلة ذات سماحية عالية. في دراستنا اعتمدنا على أكسيد 3 الهافنيوم و الزركونيوم اتي تمثل مواد عالية السماحية الأكثر استخداما. نتائج التحليل التي أجريناها يمكن أن تقلل بشكل كبير تأثير النفق.

خصص الجزء الثاني من هذه الأطروحة لدراسة ضجيج الطور للمذبذب VCO من نوع Colpitts مع دمج الترانزستور مزدوج البوابة. هذه الدراسة اعتمدت على نموذج Hajimiri الذي يوفر تقنية لحساب الضجيج تتمثل في دراسة حساسية طور المذبذب. لذا قمنا بتطوير طريقة لتحديد ضجيج الطور في المذبذب استنادا على نموذج Hajimiri . كنا قادرين على مشاهدة ضجيج الطور للمذبذب. هذا أدى بنا الى تحديد المناطق الحساسة للضجيج أين كان النظام الأكثر عرضة لمصدر الضجيج.

الكلمات الدالة

الترانزستور مزدوج البوابة DGMOS، تأثير النفق، تكنولوجيا High-k، مذبذب radiofréquence، منذبذ Colpitts، ضجيج الطور، نموذج Hajimiri، دالة الحساسية ISF