

**REPUBIQUE ALGERIENNE DEMOCRATIQUE ET POPULAIRE
MINISTERE DE L'ENSEIGNEMENT SUPERIEUR ET DE LA
RECHERCHE SCIENTIFIQUE
UNIVERSITE MENTOURI DE CONSTANTINE**

**FACULTE DES SCIENCES DE L'INGENIEUR
DEPARTEMENT D'ELECTRONIQUE**

**N° d'ordre
Série :**

THESE

**Présentée pour obtenir le diplôme
DOCTORAT EN SCIENCES**

**OPTION
Composants Electroniques**

Par

SELLAMI Mohammed

THEME

**Simulation de la technique de pompage de charge à trois niveaux pour la
modélisation des défauts à l'interface des TMOS submicroniques**

Membres du jury :

Président :	F.HOBAR	Prof	Université de Constantine
Rapporteurs :	M.BOUCHEMAT	Prof	Université de Constantine
Examineurs :	S. LASSOUED	Prof	Université de Constantine
	A.MAHDJOUR	Prof	Université d'Oum El Bouaghi
	A.MAHAMDI	M.C	Université de Batna

REMERCIEMENTS

Je tiens à remercier vivement Monsieur **M. Bouchemat**, Professeur à l'université Mentouri de Constantine, pour la bienveillante attention avec laquelle il a proposé et dirigé cette recherche et pour les nombreux conseils qu'il m'a prodigués tout au long de ces années de recherche. Je lui exprime ici ma profonde gratitude pour son aide scientifique et morale, et pour ses critiques constructives qui m'ont permis de vivre une expérience très fructueuse.

J'exprime toute ma reconnaissance à Mme **F. Hobar**, Professeur à l'université Mentouri de Constantine, pour avoir accepté de présider le jury de cette thèse et pour m'avoir fait l'honneur de juger mon travail.

Ma respectueuse reconnaissance s'adresse à Mme **S. Lassouad**, Professeur à l'université Mentouri de Constantine qui me fait l'honneur de participer au jury de cette thèse et d'en être examinateur.

J'exprime également mes remerciements à Monsieur **A. Mahdjoub**, Professeur à l'université d'Oum El Bouaghi, que me fait l'honneur de participer et accepter de juger ce modeste travail.

Je tiens également à présenter ma profonde gratitude à Monsieur **R. Mahamdi**, Professeur à l'université de Batna m'avoir fait l'honneur d'évaluer mon travail de thèse en qualité d'examineur..

Sur un plan plus personnel, je voudrais témoigner toute ma reconnaissance à ma femme **A. Louiza** pour son soutien et pour avoir résisté à toutes les privations qu'elle a du subir durant ces années. Elle seule sait combien il m'a parfois été difficile de tout concilier.

Enfin, toute ma gratitude à toute personne ayant contribué, de près ou de loin à la réalisation de ce modeste travail.

SOMMAIRE

Introduction Générale	1
CHAPITRE 1 : TRANSISTOR SUBMICRONIQUE	
1.1 Introduction	3
1.2 Evolution de la technologie CMOS	3
1.3 Contraintes pour les générations future	4
1.4 Description	7
1.5 Fonctionnement	8
1.5.1 Régime d'accumulation	9
1.5.2 Régime de déplétion	10
1.5.3 Régime d'inversion	10
1.6 Nature des défauts dans l'oxyde et à l'interface	12
1.6.1 Charges fixes d'oxyde Q_f	13
1.6.2 Charges mobiles d'oxyde Q_m	13
1.6.3 Charges piégées dans l'oxyde	13
1.6.4 Charges piégées Q_{ss} à l'interface Si-SiO ₂	13
1.7 L'oxyde de silicium et l'interface Si-SiO ₂	13
1.7.1 Caractéristiques de l'oxyde de silicium	13
1.7.2 Le système Si-SiO ₂ : Les défauts	14
1.7.2.1 Notion de défaut électriquement actif	14
1.7.2.2 Les liaisons pendantes	15
1.7.2.3 Les liaisons distordues	17
1.7.2.4 Rugosité de surface	18
1.8 Répartition énergétique des pièges d'interface	18
1.9 Dynamique des défauts	19
1.9.1 Bases de la statistique SRH	19
1.9.1.1 Taux de capture des électrons	21
1.9.1.2 Taux d'émission des électrons	21
1.9.1.3 Taux de capture des trous	22
1.9.1.4 Taux d'émission des trous	23
1.9.2 Comportement des défauts	23
1.10 Conclusion	
CHAPITRE 2 : PHYSIQUE DU POMPAGE DE CHARGE	
2.1 Introduction	24
2.2 Phénomène de pompage de charge	24
2.2.1 Principe de base.	25
2.2.2 Expression du courant pompé	26
2.3 Différentes approches de mesure.	27
2.3.1 Définition des signaux de grille	27
2.3.2. Différentes approches de mesure.	27
2.3.3 Insuffisances du premier modèle	30
2.4 Analyse des phénomènes physiques	31
2.4.1 Description des différentes phases de polarisations	31

2.5 Calcul du courant pompé	35
2.5.1 Calcul des niveaux d'émissions	35
2.5.2 Expression du courant pompé	37
2.6 Paramètres contrôlant la réponse en pompage de charge	37
2.6.1 Influence de la polarisation inverse V_{rev}	37
2.6.2 Extraction des paramètres des états d'interface	38
2.6.3 Détermination de la densité spectrale des états d'Interface	39
2.7 Approche spectroscopique du pompage de charge	41
2.7.1 Signaux spectroscopiques	41
2.7.2 Calcul des sections efficaces de captures	43
2.8 Conclusion.	44
CHAPITRE 3 : LE POMPAGE DE CHARGE A TROIS NIVEAUX	
3.1 Introduction	45
3.2 Théorie du pompage de charge à trois niveaux	45
3.2.1 signal de grille utilisé	45
3.2.2 Analyse des phénomènes physiques	46
3.3 Expression du courant pompé	50
3.4 Calcul de la densité d'états d'interface	51
3.5. Méthodes de pompage de charge à trois niveaux	53
3.5.1. Méthode de Saks et Ancona	53
3.5.2 Méthode de Kejhar	56
3.5.3 Méthode de Chung et Muller	57
3.6 Analyse des régimes d'émission et de capture	57
3.7 Conclusion	58
CHAPITRE 4 : MODELE DE LA TECHNIQUE DE POMPAGE DE CHARGE	
4.1 Introduction	59
4.2 Mécanismes du pompage de charge	59
4.2.1 Expression du courant pompé	59
4.2.1.1 Cas d'un signal trapézoïdal	60
4.2.1.2 Cas d'un signal triangulaire	60
4.2.1.3 Cas d'un signal sinusoïdal	61
4.2.2 Paramètres contrôlant la réponse en pompage de charge	61
4.2.2.1 Influence du signal de Grille	61
4.2.2.2 Influence de la polarisation inverse	62
4.2.2.3 Influence de la température	62
4.3 Méthode d'extraction des paramètres	63
4.3.1 Présentation du banc de pompage de charge	64
4.3.2 Pompage de charge à deux niveaux	65
4.3.2.1 Densité moyenne et section de capture moyenne	65
4.3.2.2 Influence de l'effet tunnel	67
4.3.2.3 Répartition énergétique des états d'interface	68
4.4 Conclusion	70

CHAPITRE 5: RESULTATS DE SIMULATION ET VALIDATION

5.1 Introduction	71
5.2 Simulation électrique	72
5.2.1 Evolution du simulateur SPICE	74
5.2.2 Algorithme de résolution de SPICE	74
5.3 Structure interne de SPICE3F4	75
5.3.1 Répertoire INCLUDE	76
5.3.2 Répertoire INCLUDE	76
5.3.3 Répertoire Binaire	77
5.4 Exemple de modélisation d'un dispositif MOS3	78
5.5 Description du modèle de pompage de charge à trois niveaux (CPM3)	78
5.6 Schéma du Modèle Implanté	79
5.7 Résultats de Simulation	80
5.7.1 Effet de la température sur la technique de pompage de charge	81
5.7.2 La densité d'interface en fonction du potentiel de surface	86
5.7.3 La densité d'interface en fonction du potentiel de surface	86
5.8 Validation des résultats	88
5.8.1 Effet de la température sur la technique de pompage de charge	88
5.8.2 La densité d'interface en fonction du potentiel de surface	93
5.8.3 La densité d'interface en fonction du potentiel de surface	93
5.9 Conclusion	95
Conclusion Générale	96
Références Bibliographiques	98

INTRODUCTION GENERALE

L'évolution des circuits intégrés vers la très haute intégration est devenue inévitable vue les avantages de l'augmentation de la densité d'intégration (espace occupé très petit, rapidité d'exécution des opérations très grande, consommation plus faible). Cependant, au fur et à mesure que la complexité et la densité d'intégration (VLSI et ULSI) augmentent, l'évaluation de la fiabilité des circuits, dont le transistor MOS constitue l'élément de base, devient un problème majeur.

Le développement de la technologie MOS vers des dimensions de plus en plus petites nécessite des étapes technologiques plus sophistiquées et complexes qui engendrent d'une part, des défauts localisés à l'interface Si-SiO₂ et dans l'oxyde et d'autre part, l'augmentation des champs électriques à l'intérieur du dispositif, ce qui conduit à " échauffer " les porteurs et favorise leur multiplication et leur injection dans l'oxyde. Il en résulte une dégradation globale des paramètres qui déterminent les performances du transistor MOS : Tension de seuil, tension de bandes plates, transconductance ainsi que d'autres paramètres. Cette dégradation des caractéristiques électriques au cours du fonctionnement est ce que l'on appelle " vieillissement ".

La compréhension des mécanismes physiques de dégradation est cruciale pour pouvoir arriver à des solutions qui atténuent le phénomène de vieillissement. Cette compréhension ne peut être acquise qu'en étudiant les effets de vieillissement sur les performances des dispositifs dans le but d'évaluer l'ampleur et la nature des endommagements engendrés.

Au cours de ce travail, une technique de caractérisation a été mise en œuvre, il s'agit de pompage de charge à trois niveaux. L'avantage de cette technique comparativement aux autres réside dans sa précision et sa simplicité.

En effet, elle donne des informations sur la densité moyenne de défauts (électriquement actifs) à l'interface silicium-isolant et permet aussi d'en évaluer la répartition énergétique dans la bande interdite du semiconducteur.

Les simulations $I_{DS}(V_{GS})$, $I_{DS}(V_{DS})$ et $I_{CP}(V_{GB})$ permettent l'extraction des principales caractéristiques électriques des transistors MOS comme la tension de seuil, la mobilité à faible champ électrique, la transconductance et la relation entre la tension de grille et le potentiel de surface.

Dans le premier chapitre, nous présentons les principes généraux de fonctionnement du transistor MOS ainsi que les phénomènes physiques qui accompagnent la réduction des dimensions du composant.

La physique de pompage de charge, dans son développement initial, est exposée dans le deuxième chapitre. L'analyse des phénomènes physiques, le modèle analytique et les plus récentes améliorations de la technique y sont décrits.

Le troisième chapitre est entièrement consacré à la théorie du pompage de charge à trois niveaux et à ses différentes approches expérimentales.

Dans le quatrième chapitre, nous développons, d'une manière détaillée, notre modèle avec les différentes équations (courants, tensions...).

Le dernier chapitre est entièrement consacré à la présentation et à l'explication des résultats simulés que nous avons obtenus. L'étude du transistor MOS avec les techniques de pompage de charge, en fonction de paramètres technologiques tels que : la température, présence des défauts à l'interface..., nous a permis de déduire une corrélation entre les résultats obtenus par la simulation de pompage de charge et les résultats expérimentaux.

1.1 Introduction

Le transistor MOS (Métal Oxyde Semiconducteur) constitue l'élément fondamental des circuits intégrés à très large échelle d'intégration VLSI (Very Large Scale Integrated) et ULSI (Ultra Large Scale Integrated) à technologie MOS qui domine actuellement le domaine de l'industrie des semiconducteurs. Ce choix est principalement lié à la réduction des dimensions du transistor MOS et à sa simplicité de fabrication qui nécessite moins d'étapes technologiques que la technologie bipolaire.

Toutefois, le développement de la technologie MOS vers des dimensions de plus en plus petites entraîne l'augmentation des champs électriques dans la structure MOS et la concentration des défauts à l'interface Si-SiO₂ et dans l'oxyde.

Ces défauts engendrent plusieurs phénomènes parasites qui peuvent dégrader les propriétés et les performances du dispositif. L'effet de la miniaturisation du transistor se répercute également sur les caractéristiques courant-tension, sur la mobilité du transistor ...etc

1.2 Evolution de la technologie CMOS

Le développement de la microélectronique depuis ces dernières décennies est véritablement étonnant. Ce succès résulte en grande partie d'un savoir-faire et d'une maîtrise technologique de plus en plus poussés de l'élément fondamental de la microélectronique : le silicium. Le transistor MOS est à la fois le principal acteur et le vecteur de cette évolution technologique. Il est à la base de la conception des circuits intégrés à très large et ultra large échelle, et a mené la technologie CMOS (Complementary MOS) au rang incontesté de la technologie dominante de l'industrie du semiconducteur. Au fil des années, la qualité des circuits intégrés a augmenté de façon continue, grâce aux performances accrues des nouvelles générations de transistors MOS.

La réduction constante des dimensions de ces composants est le moteur de cette course à la performance; en effet, c'est cette volonté de réduire la taille des transistors MOS qui a entraîné toute l'industrie des semiconducteurs à se surpasser et à se projeter en permanence dans le futur.

En 1973, G. Moore [1], l'un des co-fondateurs d'Intel avait observé que le nombre de transistors intégrés sur une même puce doublait tous les 18 mois. Cette observation l'avait alors conduit à prédire que le nombre de transistors intégrés sur une puce continuerait à doubler tous les 18 mois, jusqu'à ce que les limites physiques soient atteintes.

La véracité de sa prédiction durant ces trente dernières années a été telle que l'on s'y réfère maintenant en tant que 'Loi de Moore'. La figure 1.1 illustre la validité de cette prévision. Aujourd'hui, des circuits intégrés comprenant plus de 1.7 milliard de transistors sont produits de façon industrielle (microprocesseur). La longueur de grille des MOS utilisés pour ces dernières générations de microprocesseurs est égale à $0.07 \mu\text{m}$, tandis que la surface de la puce varie de 50 à 100 mm^2 . En effet; la diminution de longueur de grille des dispositifs a deux avantages décisifs pour les fabricants : d'une part, à puissance égale, elle permet de réduire la surface de silicium de la puce, ce qui en termes de coût, est rentable, et d'autre part, permet d'augmenter la fréquence des circuits, cette dernière étant inversement proportionnelle à la longueur de grille.

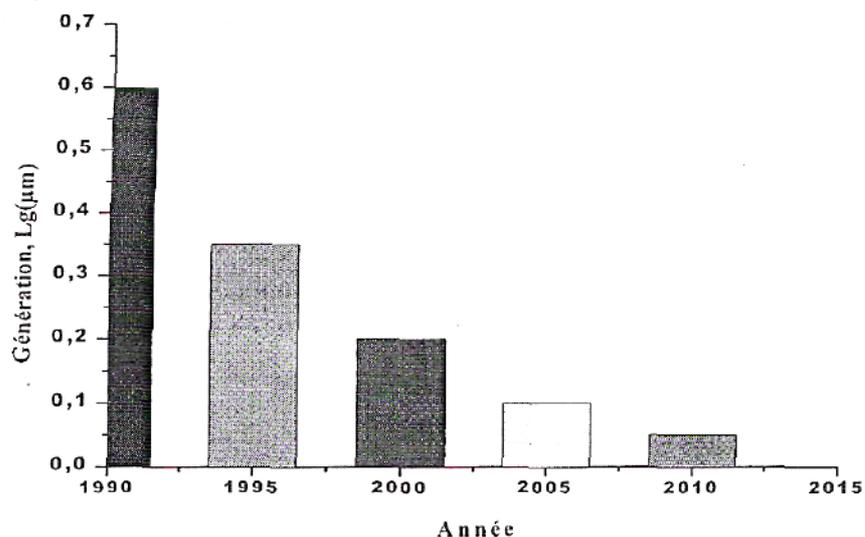


Figure 1.1. Réduction d'échelle de la technologie CMOS, en accord avec la loi De Moore [1].

1.3 Contraintes pour les générations futures

A chaque nouvelle génération de transistors, la réalisation du défi lancé par la loi de Moore apparaît comme un casse-tête de plus en plus difficile à réaliser. Un compromis complexe entre la physique, la technologie et la rentabilité concentre ainsi toute l'attention des ingénieurs et des chercheurs. Des paramètres et contraintes souvent contradictoires, telles que la performance, la consommation et la fiabilité sont à prendre en compte [2, 3]. Pour résumer, disons que le jeu consiste à augmenter les performances en diminuant les dimensions, sans trop augmenter la puissance dissipée à l'état du transistor.

Parier sur une croissance au rythme de la loi de Moore pour la décennie à venir relève d'un défi ambitieux. De plus, les architectures devenant très complexes, la conception, la fabrication et la vérification voient leurs coûts croître exponentiellement. Il est actuellement admis que la loi de Moore sera encore valide pour les 08-10 ans à venir (pour 3 à 4 générations de microprocesseurs). En effet, les projections industrielles pour le développement de la technologie CMOS suggèrent que cette dernière est proche des limites fondamentales physiques. L'association de l'industrie du semiconducteur : SIA (Semiconductor Industry Association), publie depuis 1998« The International Technology Roadmap for semiconductors, ITRS » c' est un guide de référence pour l'industrie mondiale du semiconducteur [4] (voir Tableau 1.1).

Année	1999	2002	2005	2008	2011	2014
Lg (nm)	180	130	100	70	50	35
Vdd (V)	1.5-1.8	1.2-1.5	0.9-1.2	0.6-0.9	0.5-0.6	0.3-0.6
Vth (V)	0.5	0.4	0.35	0.3	0.3	0.2
Tox (nm)	1.9-2.5	1.5-1.9	1.0-1.5	0.8-1.2	0.6-0.8	0.5-0.6
Na (cm ⁻³)	<10 ¹⁸	<10 ¹⁸	10 ¹⁸	10 ¹⁸	10 ¹⁸	10 ¹⁸
Xj (nm)	45-70	30-50	25-40	20-28	13-20	10-14
E (MV/cm)	<5	5	>5	>5	>5	>5
Ion (μA/μm)	750/350	750/350	750/350	750/350	750/350	750/350
Ioff (μA/μm)	2	10	20	40	80	160

Tableau 1.1. Prévission SIA de l'évolution de la technologie CMOS [4].

Selon l'édition 1999, malgré l'utilisation des nouveaux matériaux (matériaux "high K"), il sera difficile de maintenir l'augmentation des performances électriques des composants au rythme de la loi de Moore. Il convient, cependant, de rappeler que les données du tableau 1.1 sont basées sur de simples projections des progrès passés. Ceci ne garantit pas forcément qu'un dispositif plus court pourra être fabriqué, ni qu'il présentera les mêmes performances.

La figure1.2 illustre graphiquement l'évolution espérée des principales caractéristiques des MOS, à savoir, la longueur de grille (Lg), la tension d'alimentation (Vdd), l'épaisseur d'oxyde de grille (Tox) et les profondeurs de jonctions des extensions de source et drain (Xj).

Une première analyse de ces valeurs permet d'annoncer quelques limitations possibles et freins technologiques à la réduction d'échelle énoncée selon les critères de la SIA:

- La diminution de la longueur de grille en dessous de 50 nm semble difficile, compte tenu du contrôle nécessaire du courant de fuite à l'état bloqué du transistor.
- En raison de la réduction de la résistance du canal à l'état passant, il faut veiller à ce que les résistances source/drain, placées en série avec celle du canal, soient suffisamment faibles pour ne pas dégrader sérieusement les performances du composant. Cette contrainte impose donc de ne pas choisir des profondeurs de jonctions X_j trop faibles, et conduit à adopter un très fort dopage de source et de drain. Cela est cependant défavorable du point de vue des effets canaux courts car la réduction des profondeurs de jonctions source/drain permet, en effet un meilleur contrôle de la charge du canal à l'état bloqué [5].
- La tension d'alimentation ne peut que difficilement être réduite en dessous de 0,6 V, en raison de la nécessité du maintien de la tension de seuil (V_{th}) à un niveau suffisant pour garantir des marges de bruit acceptables dans les circuits logiques [6].
- La réduction de l'épaisseur d'oxyde en dessous de 2nm résulte en un important courant tunnel, or vu les épaisseurs annoncées (figure 1.2) de sérieux problèmes risquent de se poser au niveau de la consommation statique. Il est admis que pour une tension d'alimentation de 1V, la limite maximale admise pour le courant de fuite de grille est de l'ordre de 1 A/cm^2 , ce qui situe l'épaisseur minimale d'oxyde aux environs de 1.8 nm [7]. Cependant, on sait que ces courants de fuite ne perturberont pas le fonctionnement élémentaire des transistors MOS de longueur de canal inférieure à $1 \mu\text{m}$, mais en revanche, augmenteront la puissance dissipée à l'état bloqué [8]. Par ailleurs, il est clair également que la réduction des dimensions ne peut se faire sans réduire l'oxyde de grille, sous peine de ne plus parvenir à contrôler les effets canaux courts [9].

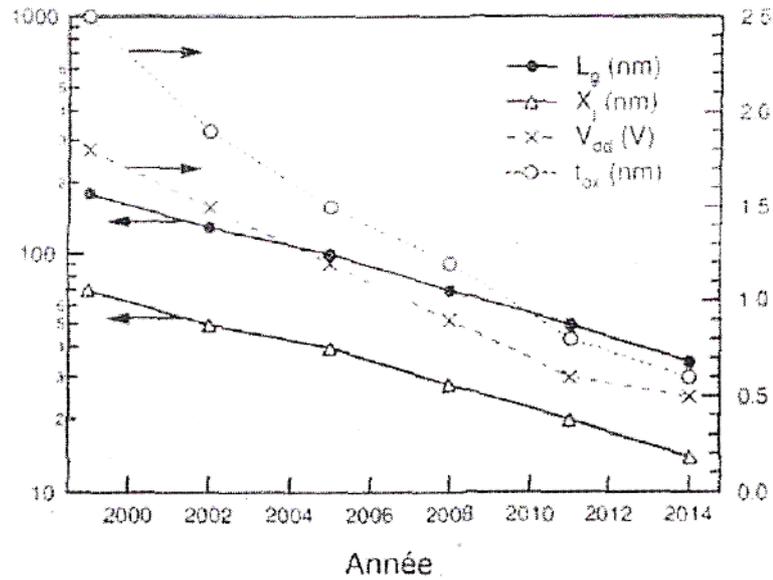


Figure 1.2. Evolution des grandeurs caractéristiques de la technologie CMOS, selon les prévisions de la SIA [4].

I.4. Description

Le transistor MOS appelé aussi MOSFET (Métal Oxyde Semiconductor Field Effect Transistor), est constitué d'un substrat semiconducteur (en général le silicium) sur lequel est réalisée une croissance par oxydation sèche d'une couche mince d'oxyde de silicium SiO_2 d'épaisseur T_{ox} (figure 1.3). Une surface conductrice, en métal ou en silicium polycristallin fortement dopé, est déposée au-dessus de l'oxyde qui constitue la grille. Deux caissons, fortement dopés de profondeur X_j obtenus par implantation ionique ou par diffusion dans le substrat de part et d'autre de la grille, constituent la source et le drain. La région entre la source et le drain représente le canal.

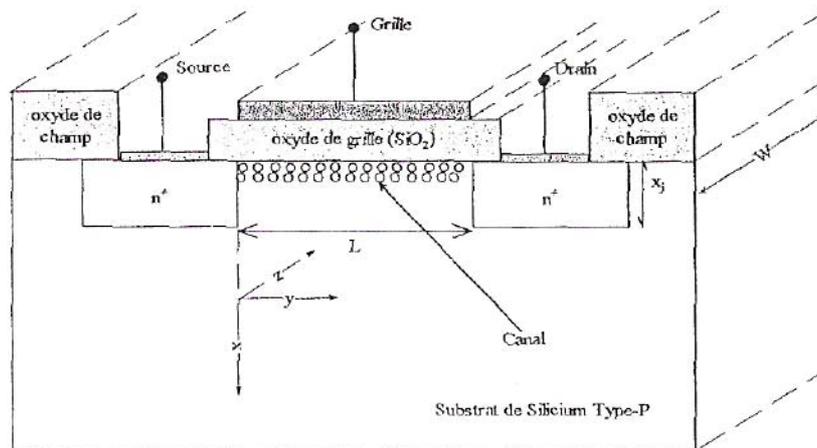


Figure 1.3. Schéma du transistor MOS à canal n

Pour un transistor NMOS à canal n, la source et le drain sont dopés n^+ et le substrat dopé p. Alors que pour un transistor PMOS à canal p la source et le drain sont dopés p^+ et le substrat dopé n. Les porteurs mobiles dans le canal sont des électrons pour le NMOS et des trous pour le PMOS.

Dans ce travail, nous nous sommes intéressés uniquement au transistor NMOS, La même étude peut être faite dans le cas du transistor PMOS en respectant la dualité pour les concentrations de porteurs et l'inversion de polarité.

I.5. Fonctionnement

Le transistor MOS est un composant actif dont la conduction est contrôlée en tension par la polarisation de la grille qui engendre un champ électrique permettant de contrôler la charge des porteurs dans le canal. Selon les tensions de polarisation appliquées au drain, à la source et à la grille, plusieurs régimes de fonctionnement se manifestent; le régime d'accumulation, le régime de déplétion et le régime d'inversion, ce dernier est associé au régime linéaire ou au régime de saturation selon la polarisation de la grille.

La juxtaposition des différents constituants de la structure MOS déforme les bandes d'énergie du semiconducteur et d'oxyde. Cette déformation est due à la différence des travaux de sortie entre le métal et le semiconducteur Φ_{ms} , ainsi qu'aux charges dans l'oxyde Q_{ox} et à l'interface Q_{ss} . Ces charges peuvent être induites durant les procédés de fabrication du composant, ou dues à la non stœchiométrie à l'interface Si-SiO₂, ou encore liées aux

défauts créés par l'injection de porteurs chauds dans l'oxyde. La tension de bande plate est la somme de la différence des travaux de sortie entre le métal et le semiconducteur Φ_{ms} et la tension associée aux charges d'oxyde et d'interface. Ainsi, la tension de bande plate est la tension de grille qui permet de retrouver la situation de charge nulle dans le semiconducteur (potentiel de surface Ψ_s nulle).

$$V_{fb} = \Phi_{ms} - \frac{Q_{ox} + Q_{ss}}{C_{ox}} \quad (1.1)$$

avec :

$$q \cdot \Phi_{ms} = q \cdot \Phi_m - \left(\chi + \frac{E_g}{2} + q \cdot \Phi_F \right) \quad (1.2)$$

où Φ_m est l'énergie d'extraction du métal (différence d'énergie entre le niveau du vide E_0 et le niveau de Fermi E_F), χ est l'affinité électronique du semiconducteur, E_g est l'énergie de la bande interdite du semiconducteur et Φ_F est le potentiel de Fermi donné par :

$$\Phi_F = V_t \log \left(\frac{N_A}{n_i} \right) \quad (1.3)$$

$V_t = KT/q$ est la tension thermique, K la constante de Boltzmann, T la température absolue et q la charge élémentaire de l'électron, N_A est le dopage du substrat et n_i la concentration intrinsèque des porteurs dans le semiconducteur.

1.5.1. Régime d'accumulation

L'application d'une tension de grille inférieure à la tension de bande plate V_{fb} engendre un champ électrique dans l'oxyde dirigé vers l'électrode de grille (figure 1.4a). Celui-ci tend à attirer les trous, majoritaires dans le substrat de type p, vers l'interface Si-SiO₂ ce qui provoque une courbure des bandes d'énergie caractérisée par un potentiel de surface Ψ_s négatif. Ainsi, un excès de trous est accumulé à la surface d'où l'appellation du régime d'accumulation.

I.5.2. Régime de déplétion

Dans le cas où la tension de grille V_g est légèrement supérieure à la tension de bande plate V_{fb} , il y a création d'un champ électrique dirigé vers le substrat (figure 1.4b). Ce champ électrique tend à pousser les trous vers le substrat créant ainsi, au voisinage de la surface, une zone désertée d'épaisseur $X_{dép}$ et de charge négative $Q_{dép}$ appelée charge de déplétion due aux accepteurs ionisés. Puisque la surface est appauvrie de porteurs libres, ce régime est dit régime de déplétion. Pour un dopage uniforme du substrat, l'épaisseur de la zone de déplétion s'exprime en fonction du potentiel de surface par;

$$X_{dép} = \left[\frac{2\epsilon_{si}}{qN_A} \Psi_s \right]^{\frac{1}{2}} \quad (1.4)$$

La charge de déplétion s'écrit donc :

$$Q_{dép} = qN_A X_{dép} \quad (1.5)$$

En régime de déplétion la charge en surface Q_s est sensiblement égale à la charge de déplétion:

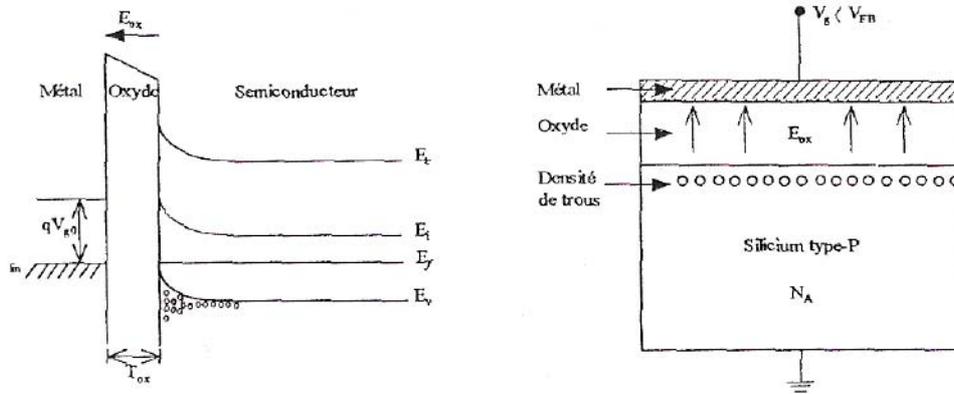
$$Q_s \approx Q_{dép} \quad (1.6)$$

I.5.3. Régime d'inversion

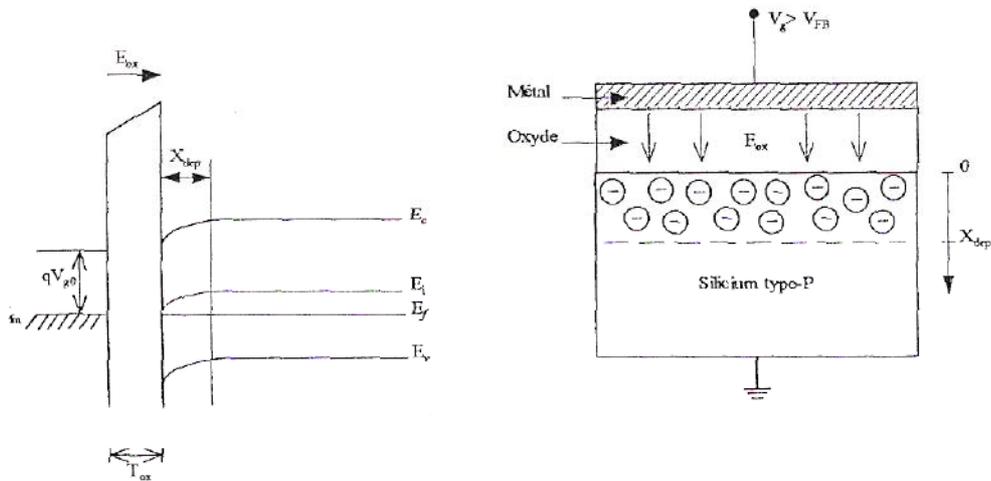
Si la tension de grille V_g est suffisamment grande, la courbure des bandes d'énergie du semiconducteur s'accroît jusqu'à ce que le niveau de Fermi E_F dépasse le niveau intrinsèque E_i (figure 1.4c). L'état de la surface change complètement. En effet, une densité d'électrons (porteurs minoritaires) est formée à la surface.

Dans ce cas deux régimes de fonctionnement se présentent. Le régime de faible inversion est obtenu dès que l'énergie E_F excède E_i et que le potentiel de surface Ψ_s dépasse celui de Fermi. Si on augmente davantage la tension de grille, le potentiel de surface croît jusqu'à ce qu'il devienne égale à $2\Phi_F$. Dans ce cas, la concentration des électrons à la surface devient égale à celle des trous dans le substrat, cette situation ($\Psi_s = 2\Phi_F$) est appelée condition de forte inversion. Ainsi, le régime de forte inversion est obtenu

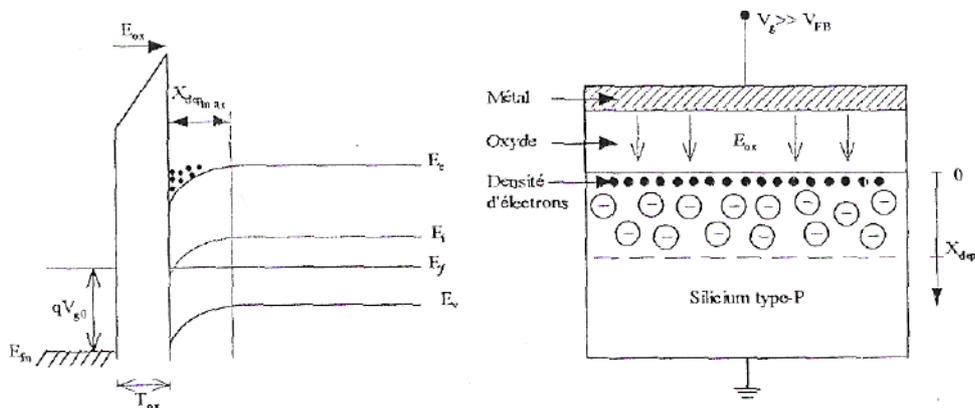
lorsque la concentration des électrons à la surface est supérieure ou égale à celle des trous dans le substrat.



(a) : Accumulation



(b) : Déplétion



(b) : Inversion

Q_f sont généralement positives, localisées près de l'interface à environ 25 \AA et elles ne sont pas influencées par les conditions de polarisation lors du fonctionnement du transistor MOS.

1.6.2 Charges mobiles d'oxyde Q_m

Elles sont dues essentiellement aux impuretés ioniques dans l'oxyde, comme le sodium, le potassium, le lithium. Ces ions alcalins sont induits dans l'oxyde lors des différentes étapes technologiques. Ils se déplacent lentement dans l'oxyde et leur mouvement dépend du champ électrique et de la température. Une tension positive provoque un déplacement de ces ions vers l'interface, alors qu'une tension négative les attire vers la grille. Un courant dû à ce mouvement est observé [11]. L'effet de cette charge peut être minimisé à l'aide de la technique utilisant des couches de masque tel que le nitrure de silicium [10,12].

1.6.3 Charges piégées dans l'oxyde

Les charges piégées dans l'oxyde sont associées aux défauts de l'oxyde de grille SiO_2 . Les pièges d'oxyde sont en général électriquement neutres et ils se chargent par l'injection d'électrons ou de trous dans l'oxyde. Ce phénomène est déclenché par les porteurs chauds, l'injection par avalanche, les radiations ionisantes ou les courants élevés dans l'oxyde.

1.6.4 Charges piégées Q_{ss} à l'interface Si-SiO₂

Les charges piégées Q_{ss} à l'interface Si-SiO₂ sont dues généralement à la rupture de la périodicité du réseau cristallin, au procédé d'oxydation, aux impuretés métalliques ou encore à des défauts causés par des rayonnements ionisants ou par des porteurs chauds [13]. La densité de défauts d'interface varie en fonction de l'injection des porteurs dans l'interface Si-SiO₂. La densité de la charge piégée à l'interface dépend également des tensions de polarisation [14]. L'augmentation de cette charge entraîne une variation de la tension seuil du transistor et une réduction de la mobilité ce qui conduit à une dégradation importante des performances.

1.7 L'oxyde de silicium et l'interface Si-SiO₂

1.7.1 Caractéristiques de l'oxyde de silicium

Le silicium et l'oxygène ont une très forte affinité l'un pour l'autre; cela explique l'exceptionnelle qualité du SiO₂ et de son interface avec le silicium.

Pour le système Si-SiO₂, on distingue généralement les domaines suivants :

- Le volume : C'est la zone située loin de l'interface. Elle est constituée d'une association de tétraèdres SiO₄. L'angle Si-O-Si dans le SiO₂ cristallin est de 144° mais il peut varier de 120° à 180° dans la phase amorphe [15].
- L'interface : C'est une zone de transition où la structure passe du silicium cristallin au dioxyde de silicium.

Cet isolant présente une très large bande interdite (8.9 eV), ce qui fait de lui un bon isolant électrique empêchant le passage de porteurs. Ainsi, la hauteur de barrière (énergétique) à l'interface Si-SiO₂ est de 3.2 eV pour les électrons et de 4.6 eV pour les trous[16]. Il a aussi une élasticité élevée et donc une bonne tenue aux contraintes mécaniques. A ces qualités s'ajoutent une bonne conductivité thermique et une stabilité chimique importante.

Bien que le dioxyde de silicium n'ait pas encore trouvé de remplaçant (sauf pour quelques applications), il n'est pas le matériau idéal pour la fabrication des transistors MOS. Notamment en raison de sa faible constante diélectrique ($\epsilon_{ox} = 3.9$) et de sa structure peu compacte qui le rend perméable aux impuretés.

1.7 Le système Si-SiO₂ : Les défauts

Le système Si-SiO₂ et notamment son interface font l'objet de nombreuses recherches destinées à mieux connaître sa structure et surtout à en améliorer la qualité. Les mesures électriques, comme par exemple le pompage de charge et la conductance, donnent certaines informations sur les défauts présents dans l'oxyde : densité d'états et section efficace de capture.

La composition chimique du SiO₂ à l'interface ainsi que sa structure atomique sont déterminées par des techniques comme la résonance paramagnétique électronique (RPE) [17], la spectroscopie d'électrons Auger (AES), etc...

1.7.2.1 Notion de défaut électriquement actif

Les ruptures dans la périodicité du SiO₂ donnent naissance à des états électroniques qui peuvent changer de charge électrique en capturant et en émettant des électrons ou des trous

avec une certaine constante de temps [18]. Ces défauts affectent directement plusieurs caractéristiques des composants MOS comme la tension de seuil, la pente sous le seuil et le niveau de bruit.

Quelle que soit la nature du défaut et le système isolant/semiconducteur, un état d'interface est un état électronique permis, il peut être classé dans deux catégories selon son état de charge :

- Type accepteur ; neutre si inoccupé par un électron et chargé négativement si occupé
- Type donneur : neutre si occupé par un électron et chargé positivement si inoccupé

A cela s'ajoute la catégorie des sites dits « amphotères » qui peuvent être donneur ou accepteur (situé respectivement dans la moitié basse et haute de la bande interdite) [19].

Chaque piège est caractérisé par un niveau d'énergie E_t dans la bande interdite du semiconducteur et par deux sections efficaces de capture σ_n et σ_p pour les électrons et les trous respectivement.

Un défaut est dit électriquement actif lorsque le passage du niveau de fermi au niveau d'énergie E_t provoque un changement de charge.

Fleetwood et al. [20] ont remarqué qu'il est important de faire une distinction entre les pièges en fonction de leur localisation dans l'isolant et leur temps de réponse. Ils proposent de distinguer les pièges d'oxyde les plus proches de l'interface et électriquement actifs dits "Border Traps", des autres pièges volumiques de l'isolant qui n'ont pas d'interaction avec les porteurs du semiconducteur durant la mesure, comme cela est illustré à la figure 1.6 .

1.7.2.2 Les liaisons pendantes.

Les liaisons pendantes, c'est-à-dire les liaisons covalentes non satisfaites, sont à priori les candidats les plus plausibles pour expliquer la présence de niveaux d'énergie accessibles par les porteurs dans la bande Interdite. Pour une meilleure compréhension et une plus grande clarté, nous avons représenté l'oxyde de silicium sous sa forme cristalline (figure 1.7) alors qu'il se présente sous forme amorphe dans les transistors MOS.

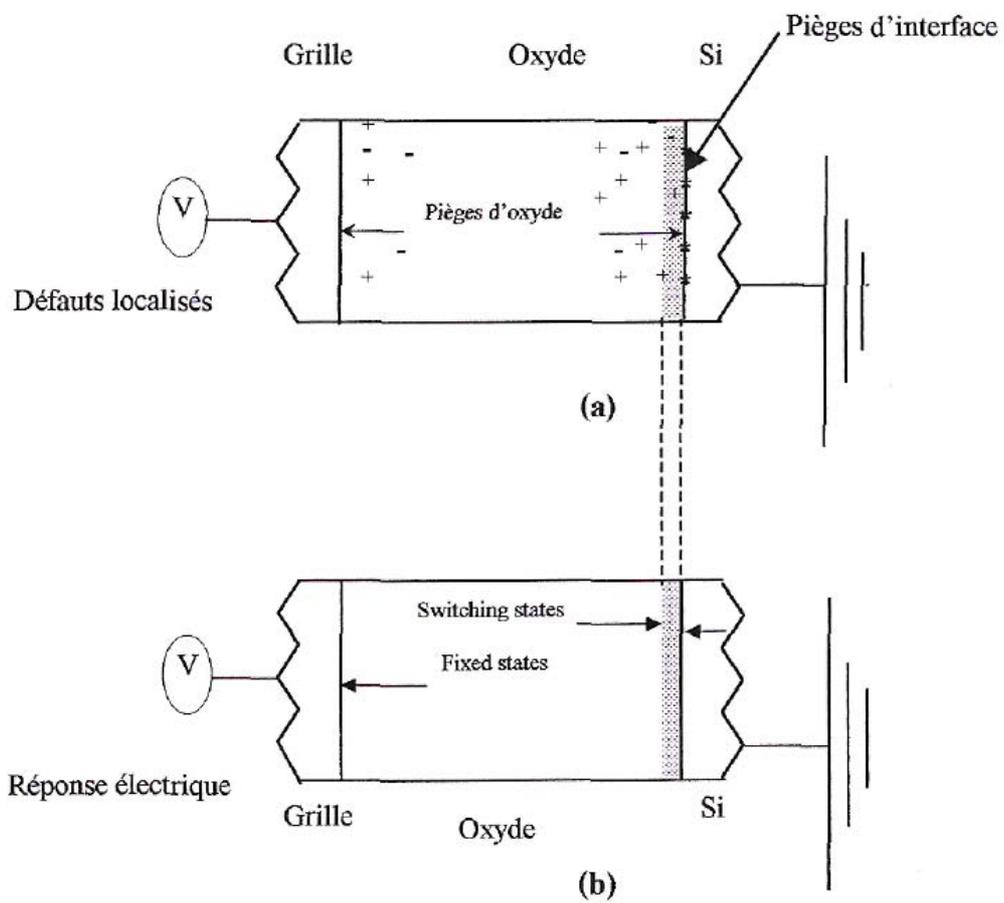
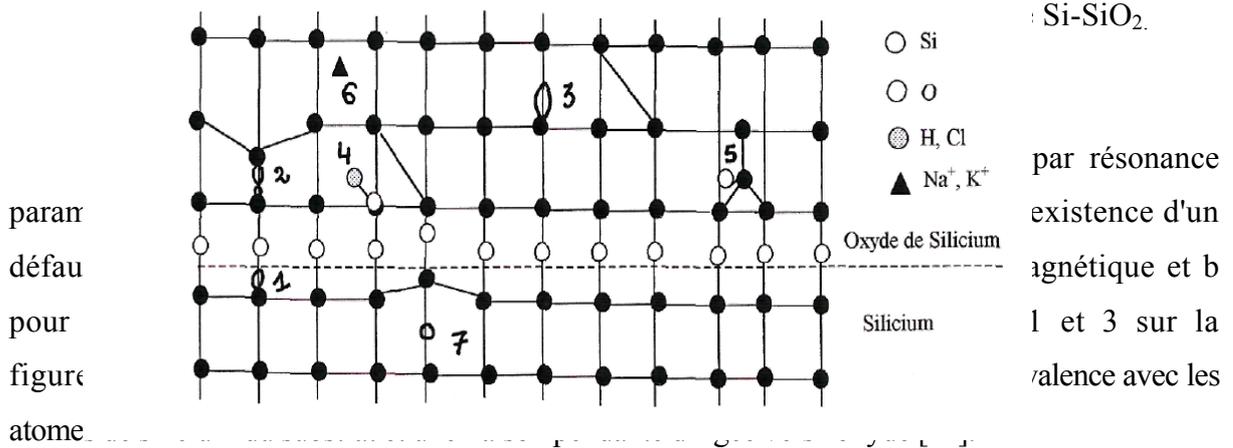


Figure 1.6. Classement des défauts dans l'isolant des structures MOS en fonction de leur localisation (a) et de leur réponse électrique (b). D'après [20].



L'hydrogène, en apportant un électron à l'atome de Silicium auquel il se lie, passive le défaut, le rend ainsi inactif [23]. Un tel groupement, noté Si₃-SiH, correspond au centre P_bH [24] illustré sur la figure 1.7 avec le numéro 4.

Les liaisons pendantes peuvent être aussi comblées par des atomes tels que le Chlore, le Fluor ou le Deutérium (isotope naturel de l'hydrogène).

1.7.2.3 Les liaisons distordues

Les liaisons distordues ainsi que les faibles interactions sont aussi à l'origine des états d'interface [25]. Par exemple, les lacunes d'oxygène ou les liaisons faibles Si-Si, illustrées par le défaut 2 de la figure 1.8, donnent un état liant dans la partie inférieure de la bande interdite et un état anti-liant dans la bande de conduction. Les liaisons et interactions du type Si-O donnent des états dans la partie supérieure de la bande interdite. En considérant une multitude d'états très proches énergétiquement les uns des autres et dont le nombre décroît avec la profondeur dans l'isolant, Sakurai et Sugano [25] arrivent à une densité d'états en forme de U dans la bande interdite, comme illustré sur la figure 1.8.

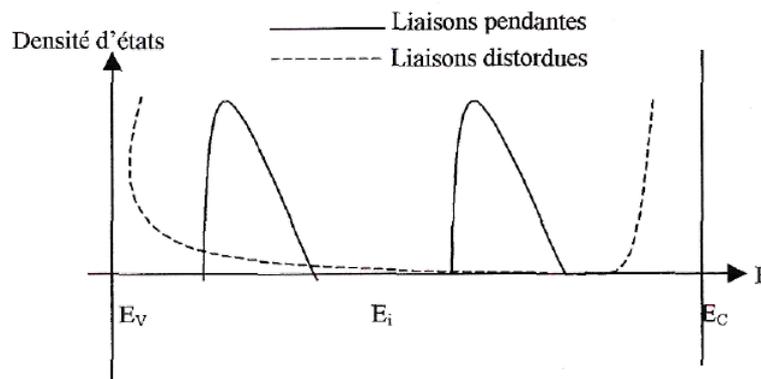


Figure 1.8. Représentation Schématique de la densité d'états d'interface introduits par les Liaisons pendantes et distordues.

1.7.2.4 Rugosité de surface

L'interface entre le silicium et l'oxyde de silicium n'est pas plane mais présente toujours une certaine rugosité comme l'illustre la figure 1.7 avec le défaut 7. La trajectoire des porteurs peut alors être modifiée, la conséquence directe est une chute de la mobilité et surtout en présence d'un fort champ électrique.

1.8 Répartition énergétique des pièges d'interface

Tous les défauts d'interface sont caractérisés par les paramètres E_t et σ . Ils introduisent des niveaux électroniques permis dans la bande interdite du semiconducteur. En considérant la réponse électrique d'une petite surface électrique d'interface, la répartition énergétique de la densité d'états d'interface de la bande interdite du silicium (figure 1.9.a), correspond à un continuum d'états entre les bandes de valence et de conduction (figure 1.9.b) auquel peut éventuellement se superposer un ou plusieurs pics de densité d'états (figure 1.9.c).

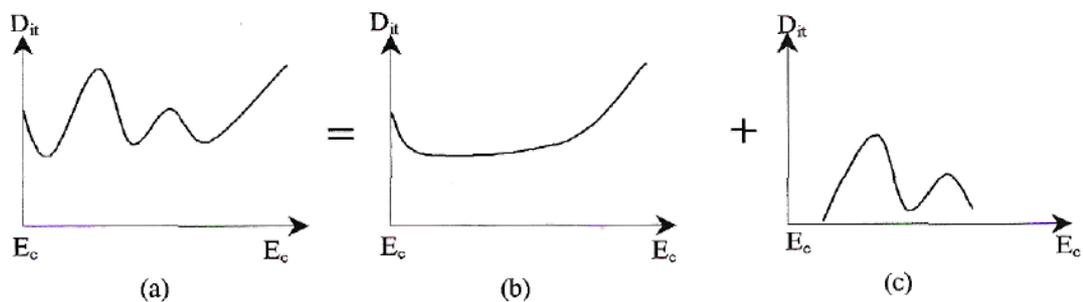


Figure 1.9. Spectre de la densité d'états.

Le spectre $D_{it}(E)$, correspondant au continuum d'états, a habituellement un profil en forme de U. Il correspond à une multitude d'états électroniques possibles, très proches les uns des autres énergétiquement et répartis dans toute la bande interdite.

Sakurai et Sugano ont montré que ce continuum d'états pourrait être dû à la présence d'un grand nombre de liaisons faibles et distordues à l'interface. Chaque état élémentaire correspondrait à un centre donneur ou accepteur associé à une de ces liaisons.

Les pics de la densité d'états correspondent à des énergies bien définies. Ils sont associés à des défauts particuliers de l'interface, d'origine intrinsèque ou extrinsèque (exemple les états d'interface induit par l'or).

I.9 Dynamique des défauts

Après avoir présenté dans les paragraphes précédents la plupart des défauts au niveau de l'oxyde de silicium et l'interface Si-SiO₂. Il ne nous reste donc plus qu'à voir la dynamique de ces défauts, qui nous permettra de comprendre l'origine du courant de pompage de charges et son évolution. L'approfondissement des mécanismes de pompage de charge nécessite un rappel du formalisme SRH (Shockley-Read-Hall). En particulier, nous établissons les expressions des divers taux de capture et d'émission des trous et des électrons.

I.9.1 Bases de la statistique SRH

Les fondements de statistique SRH [26] seront ensuite utilisés lors de l'étude du pompage de charge. Sur la figure 1.10, nous représentons le diagramme de bandes d'un semiconducteur où apparaissent le bas de la bande de conduction, noté E_c , et le haut de la bande de valence, noté E_v . On considère une densité D_{it} de pièges situés de niveau d'énergie E_t (dans la bande interdite du semiconducteur). Ces pièges capturent et émettent des porteurs libres. Ils peuvent donc être soit occupés par des électrons (carrés noirs) soit occupés par des trous (carrés blancs).

Les mécanismes de remplissage des pièges sont définis par les différents taux de capture et d'émission suivants :

- U_{cn} : taux de capture des électrons de la bande de conduction.
- U_{en} : taux d'émission des électrons des pièges vers la bande de conduction.
- U_{cp} : taux de capture des trous de la bande de valence vers les pièges (ou émission d'électrons vers la bande de valence),
- U_{ep} : taux d'émission des trous vers la bande de valence (ou capture d'électrons de la bande de valence).

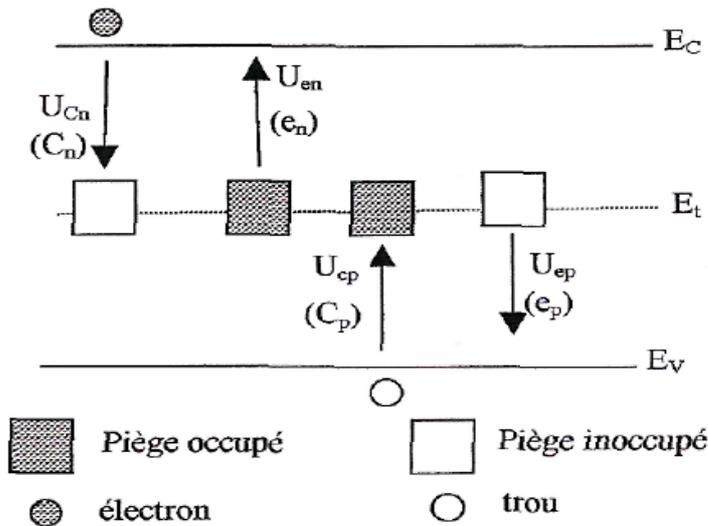


Figure 1.10. Diagramme de bandes du semi-conducteur faisant apparaître des pièges au niveau d'énergie E_t ainsi que les taux de capture et d'émission des porteurs libres.

Les pièges peuvent être classés en deux catégories selon leur état de charge ou leur état d'occupation par un électron :

- Piège de type accepteur : chargé négativement si occupé et neutre si inoccupé
- Piège de type donneur : neutre si occupé et chargé positivement si inoccupé.

La probabilité qu'un centre soit occupé par un électron est notée f_t et la densité d'électrons piégés dans le volume du semiconducteur est $D_{it}f_t$. Inversement, la probabilité qu'un piège soit inoccupé est notée $(1-f_t)$ et la densité de pièges vides s'écrit $D_{it}(1-f_t)$. A l'équilibre thermodynamique la probabilité f_t est donnée par la fonction de distribution de Fermi Dirac :

$$f_t = \frac{1}{1 + \exp\left(\frac{E_t - E_F}{kT}\right)} \quad (1.7)$$

En situation hors équilibre thermodynamique, f_t ne s'exprime pas en fonction du niveau de Fermi (E_F) mais en fonction du quasi-niveau de Fermi E_{Fn} des électrons (dans le cas d'un substrat de type p).

I.9.1.1. Taux de capture des électrons

Le nombre d'électrons présents dans la bande de conduction est égal à n et un électron qui « tombe » vers la bande de valence a une probabilité d'être capturé, au passage, par un centre inoccupé. Cette quantité, appelée aussi « coefficient de capture des électrons », caractérise le fait qu'un électron qui transite n'est pas toujours piégé par le centre vide.

$$c_n = \sigma_n v_{th} \quad (1.8)$$

Où v_{th} représente la vitesse thermique des porteurs et σ_n la section efficace de capture des électrons par les centres recombinants. Plus la vitesse des électrons est importante, plus le coefficient de capture est grand plus un électron est agité thermiquement (v_{th} est proportionnelle à la température).

Pour exprimer le taux de capture d'un électron, il faut prendre en compte le coefficient de capture, le nombre d'électrons présents dans la bande de conduction ainsi que le nombre de pièges inoccupés :

$$U_{cn} = c_n n D_{it} (1 - f_t) \quad (1.9)$$

I.9.1.2. Taux d'émission des électrons

Afin de déterminer le taux d'émission des électrons, il faudrait connaître le nombre de places disponibles pour un électron dans la bande de conduction. Nous évitons ce problème en introduisant un coefficient e_n qui représente la probabilité d'émission d'un électron piégé vers la bande de conduction. Le nombre de centres occupés étant égal à $D_{it} f_t$, le taux d'émission d'un électron s'exprime de la façon suivante :

$$U_{en} = e_n D_{it} f_t \quad (1.10)$$

A l'équilibre il y a l'égalité entre les taux de capture et d'émission des électrons ($U_{cn} = U_{en}$) ce qui revient à écrire l'équation suivante :

$$e_n = c_n n \frac{1 - f_t}{f_t} \quad (1.11)$$

La concentration en électrons libres à l'équilibre thermodynamique est donnée par la relation :

$$n = n_i \exp\left(\frac{E_F - E_i}{kT}\right) \quad (1.12)$$

d'où

$$e_n = c_n n_i \exp\left(\frac{E_t - E_i}{kT}\right) = n_1 c_n \quad (1.13)$$

n_1 est défini comme la densité d'électrons dans le cas où $E_F = E_t$.

$$n_1 = n_i \exp\left(\frac{E_t - E_i}{kT}\right) \quad (1.14)$$

Il est important de noter que la quantité n_1 ne dépend pas du niveau de Fermi E_F ce qui signifie que son expression est valable aussi bien à l'équilibre que hors équilibre thermodynamique.

I.9.1.3. Taux de capture des trous

La concentration en trous libres dans la bande de valence est p . Un trou qui monte vers la bande de conduction ne sera pas forcément piégé par un centre et pour en tenir compte, on introduit un coefficient c_p appelé « coefficient de capture des trous » qui s'exprime de la façon suivante :

$$c_p = \sigma_p V_{th} \quad (1.15)$$

Où σ_p est la section efficace de capture des trous par les centres recombinants. Le taux de capture des trous s'écrit en tenant compte du fait qu'un piège doit être occupé pour pouvoir capturer un trou (émission d'un électron vers la bande de valence):

$$U_{cp} = c_p p D_{it} (f_t) \quad (1.16)$$

I.9.1.4. Taux d'émission des trous

Afin d'éviter la détermination du nombre de places disponibles pour les trous dans la bande de valence, on introduit un coefficient e_p qui représente le « coefficient d'émission de trous par les centres ». Le nombre de centres inoccupés étant $D_{it} (1-f_t)$, le taux d'émission des trous s'écrit ;

$$U_{ep} = e_p p D_{it} (1 - f_t) \quad (1.17)$$

A l'équilibre thermodynamique, les taux de capture et d'émission des trous sont égaux. En utilisant l'expression de la densité en trous :

$$p = n_i \exp\left(\frac{E_i - E_F}{kT}\right) \quad (1.18)$$

on arrive à :

$$e_p = c_p n_i \exp\left(\frac{E_i - E_t}{kT}\right) = p_1 c_p \quad (1.19)$$

p_1 représente la densité de trous dans le cas où $E_F = E_t$.

$$p_1 = n_i \exp\left(\frac{E_i - E_t}{kT}\right) \quad (1.20)$$

Comme pour n_i , la quantité p_1 est indépendante de l'état d'équilibre thermodynamique du système. Il est très important de noter que les coefficients d'émission des électrons et des trous e_n et e_p (via respectivement les quantités n_i et p_1) dépendent de la position énergétique du piège. Au contraire, les coefficients de capture des électrons et des trous multipliés respectivement par la densité en électrons et en trous libres ($c_n N$ et $c_p P$) sont indépendants de la position énergétique du piège.

I.9.2 Comportement des défauts

Un défaut peut être soit un piège, soit un centre de recombinaison, soit un centre de génération selon les valeurs des rapports entre les différentes grandeurs $c_n \cdot N$, $c_p \cdot P$, e_n et e_p . Considérons un porteur libre capturé par un défaut; si ce porteur reste sur le défaut jusqu'à ce qu'il soit réémis vers la bande d'origine, alors ce défaut est classé comme piège. Si un porteur libre de signe opposé à celui du premier porteur est capturé par le même défaut avant que le premier porteur ne soit réémis, alors ce défaut est classé comme centre recombinant. Si un porteur est émis par un défaut avant que ce dernier ne capture un porteur libre de signe opposé, alors ce défaut est classé comme centre de génération.

I.10 Conclusion

La miniaturisation des transistors vers des dimensions de plus en plus petites améliore les performances pour un prix de revient réduit. Mais les dimensions très faibles engendrent d'une part, des défauts localisés à l'interface Si-SiO₂ et dans l'oxyde et d'autre part, l'augmentation des champs électriques à l'intérieur du dispositif, ce qui conduit à " échauffer " les porteurs et favorise leur multiplication et leur injection dans l'oxyde. Il en résulte une dégradation

globale des paramètres qui déterminent les performances du transistor MOS. Pour pouvoir arriver à des solutions qui atténuent ces phénomènes, on utilise la méthode de pompage de charge.

2.1 Introduction.

La technique, de pompage de charge constitue un puissant outil d'analyse électrique permettant de suivre l'évolution des paramètres des pièges d'interface dans des composants de petites dimensions (dispositifs submicroniques)

Dans ce chapitre, nous introduisons la physique du pompage de charge à deux niveaux de tensions, ses développements et ses applications aux transistors MOS, ainsi qu'une approche spectroscopique du pompage de charge.

Après une étude sur les conditions d'existence du courant pompé, nous établissons son expression, puis nous expliquons comment extraire les principaux paramètres des pièges d'interface.

2.2 Phénomène de pompage de charge

Le terme pompage de charge a été introduit par **Brugler** et **Jespers** en 1969 [28], ils ont mis en évidence l'existence d'un courant continu au niveau du substrat d'un transistor MOS, lorsque celui-ci passe alternativement de l'accumulation à l'inversion sous l'action d'impulsions rectangulaires de tension de grille, les jonctions source et drain étant polarisées en inverse.

L'intensité de courant est proportionnelle à la fréquence des impulsions et à l'aire de la grille du transistor. Une certaine charge est donc "pompée" dans le substrat à chaque période du signal de tension appliqué sur la grille. L'origine des charges présentes à la surface du semiconducteur est due aux mécanismes suivants :

- Le premier est attribué à la recombinaison des porteurs majoritaires avec les porteurs minoritaires se trouvant dans le canal et qui n'ont pas le temps de regagner leurs jonctions drain et source lorsque la structure passe de l'inversion à l'accumulation.
- Le deuxième est lié à la recombinaison des porteurs majoritaires avec les porteurs minoritaires du canal, piégés dans les états d'interface du système Si/SiO₂.

2.2.1. Principe de base.

Le montage utilisé pour mesurer le courant pompé en fonction des différents paramètres est représenté sur la figure 2.1 dans le cas d'un transistor MOS à canal n. Des impulsions à deux niveaux de tensions, à profil trapézoïdal ou triangulaire, sont appliquées sur la grille du transistor. Les jonctions source-substrat et drain-substrat sont polarisées en inverse par la tension V_{rev} .

En absence d'impulsion sur la grille, on mesure un faible courant au niveau du substrat: C'est le courant de fuite des jonctions source-substrat et drain-substrat.

Lorsque la tension de grille est supérieure à la tension de seuil V_{th} , du transistor, on atteint le régime d'inversion, les électrons provenant de la source et du drain forment le canal. Une fraction de ces électrons est piégée par des états d'interfaces électriquement actifs et les autres restent libres.

Quant le transistor à canal n est ramené en régime d'accumulation par une tension de grille inférieure à la tension de bandes plates V_{fb} , la majorité des électrons constituant la couche d'inversion regagnent les jonctions de source et de drain sous l'influence de la tension V_{rev} .

Ces électrons capturés par les états d'interfaces sont émis avec une certaine constante de temps et se recombinent avec les trous provenant du substrat, donnant naissance à un "courant pompé" unidirectionnel de porteurs majoritaires, dirigé du substrat vers la source et le drain.

Ce courant pompé varie linéairement avec la fréquence (cas d'un signal de grille trapézoïdal) et dépend du profil et de l'amplitude des impulsions, et aussi des caractéristiques géométriques et électriques du transistor. Enfin, une partie des électrons qui ne sont pas évacués latéralement se recombine avec les trous provenant du substrat et donne naissance à la composante "géométrique" du courant de substrat dont l'intensité est liée uniquement aux paramètres géométriques du transistor et à ceux du signal de grille.

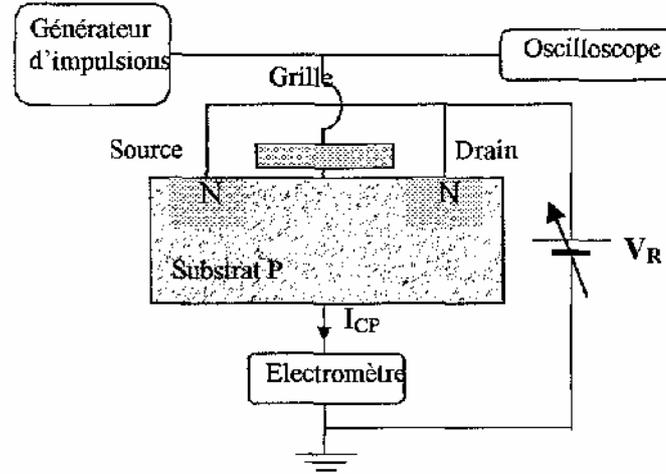


Figure 2.1. Schéma de principe du banc de mesure utilisé pour l'étude par pompage de charge des transistors MOS

2.2.2. Expression du courant pompé.

Selon la théorie de **Brugler** et **Jespers** [28], dans le cas de signaux rectangulaires, l'intensité de ce courant peut s'exprimer par:

$$I_{SUB} = f \cdot A_{eff} \cdot Q_{it} + b \cdot f \cdot A_{eff} \cdot C_{ox} \cdot (V_g - V_{th}) \quad (2.1)$$

où b est une constante, f la fréquence des impulsions, A_{eff} la surface effective du canal sous la grille ($A_{eff} = W \times L_{eff}$), Q_{it} la charge "pompée" par les états d'interfaces dans le substrat, C_{ox} la capacité associée à l'oxyde de grille par unité d'aire, V_g la tension de grille et V_{th} la tension de seuil du transistor.

Le premier terme de I_{sub} est attribué aux états d'interfaces, où la charge d'interface Q_{it} est donnée par:

$$Q_{it} = q \cdot \int_{E_1}^{E_2} D_{it}(E) dE = q \cdot \langle D_{it} \rangle \cdot \Delta E = q^2 \cdot \langle D_{it} \rangle \cdot \Delta \Psi_s \quad (2.2)$$

Avec $D_{it}(E)$, la densité des états d'interface ayant un niveau énergétique E exprimée en $ev^{-1} \cdot cm^{-2}$ et $\langle D_{it} \rangle$ la densité moyenne sur un domaine énergétique $\Delta E = E_2 - E_1$

$$\Delta\Psi_S = \Psi_{s, acc} - \Psi_{s, inv}$$

Le deuxième terme est un courant de faible intensité, généralement négligeable. Finalement **Van den bosch** et al [29] ont proposé une méthode pour préciser la présence ou non d'une composante géométrique lors de mesures en pompage de charge. D'après (2.1) et (2.2), le courant pompé s'exprime par:

$$I_{cp} = f \cdot A_{eff} \cdot q^2 \cdot \langle D_{it} \rangle \cdot \Delta\Psi_S \quad (2.3)$$

2.3 Différentes approches de mesures.

2.3.1 Définition des signaux de grille.

La figure 2.2 définit les différents paramètres du signal de grille, dans le cas d'un signal trapézoïdal et d'un signal triangulaire.

Dans le cas d'un signal triangulaire, le temps de montée T_r et de descente T_f du signal peuvent s'exprimer par:

$$T_r = a/f \quad \text{et} \quad T_f = (1-a)/f$$

où a est un paramètre ($0 < (1-a) < 1$).

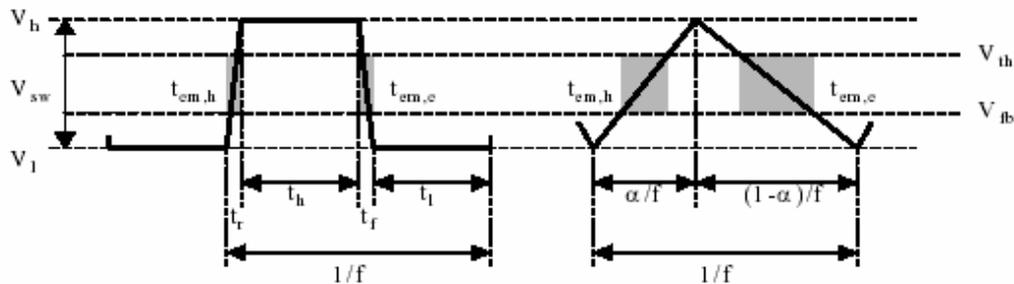


Figure 2.2. Signaux de grille trapézoïdal et triangulaire.

2.5.2. Différentes approches de mesures.

Dans le cas d'un transistor à canal n, considérons les niveaux haut V_{gh} (inversion) et bas V_{gl} (accumulation) du signal de grille ainsi que son amplitude

$\Delta V_g = V_{gh} - V_{gl}$. Différentes approches de mesures peuvent être envisagées.

a) ΔV_g fixe, V_{gl} variable [30].

Cette méthode consiste à varier le niveau bas V_{gl} de l'accumulation à l'inversion, l'amplitude, la fréquence et la forme du signal étant fixées.

Comme le montre la figure 2.3. a, cinq positions du signal peuvent être considérées par rapport aux tensions de bandes plates V_{fb} et de seuil du transistor, d'après **Heremans et al** [31].

- Les positions 1 et 5 ($V_{gh} < V_{fb}$ et $V_{gl} > V_{th}$).

La surface du semiconducteur est constamment maintenue en inversion ou en accumulation. Un seul type de porteurs est présent à la surface du canal, il n'y a pas de recombinaison, le courant pompé est nul.

Les flancs de montée et de descente de la caractéristique $I_{cp}(V_{gl})$ correspondent respectivement aux positions 2 et 4.

- Position 2. $V_{gh} > V_{fb}$

Etat de désertion, ce dernier permet à des électrons (canal n) d'atteindre la surface et être capturés par les états d'interfaces.

Le processus de recombinaison électrons et trous via ces états est possible et le courant pompé augmente rapidement.

- Position 4.

De moins en moins de trous peuvent atteindre la surface du canal au fur et à mesure que V_{gl} se rapproche de V_{th} . Le courant pompé diminue donc rapidement

- La troisième position ($V_{gl} < V_{fb} < V_{th} < V_{gh}$) :

C'est le régime de pompage de charge dans lequel la valeur à saturation ($I_{cp}(max)$) est donnée par l'expression (2.3).

La figure 2.3.b montre un exemple de courbe typique $I_{cp}(V_{gl})$ obtenue sur un transistor à canal n.

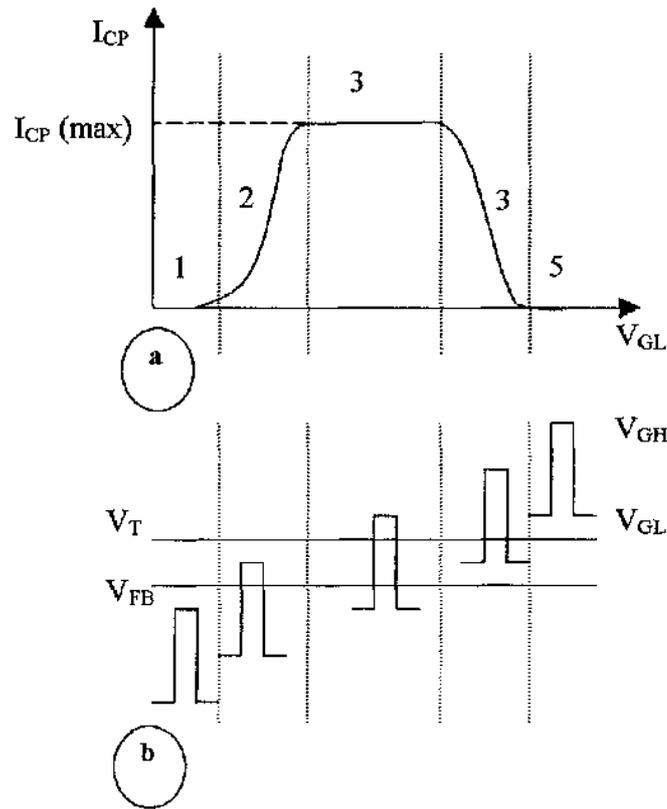


Figure 2.3. a) Représentation schématique d'une caractéristique $I_{cp}(V_{gl})$

théorique en pompage de charge à deux niveaux à ΔV_g constant

b) Position du signal de grille par rapport à V_{fb} et V_{th} .

A partir d'une telle courbe on peut évaluer ces tensions de bandes plates V_{fb} , et de seuil V_{th} , du transistor.

En effet, le flanc montant de la caractéristique correspond à $V_{gl} \approx (V_{th} - \Delta V_g)$, alors que le flanc descendant correspond à $V_{gl} \approx V_{fb}$.

b) V_{gl} fixe, ΔV_g variable [32] :

Proposée par **Brugler** et **Jespers**, cette méthode donne les caractéristiques $I_{cp}(V_{gh})$. Le régime de pompage est atteint dès que le niveau du signal de grille dépasse la tension de seuil du transistor.

La figure 2.4.a, illustre les différents régimes et la figure I.4.b représente une courbe expérimentale $I_{cp}(V_{gh})$ obtenue sur un transistor à canal n.

Declerq et Jaspers [33] ont mis en évidence une dépendance logarithmique du niveau de saturation du courant pompé avec l'amplitude ΔV_g , cette augmentation est due à des défauts dans l'oxyde près de l'interface (border traps).

c) V_{gh} fixe, ΔV_g variable [34].

Le régime de saturation est atteint dès que V_{gl} est inférieur à V_{fb} . De la même manière que précédemment, seule l'amplitude du signal varie.

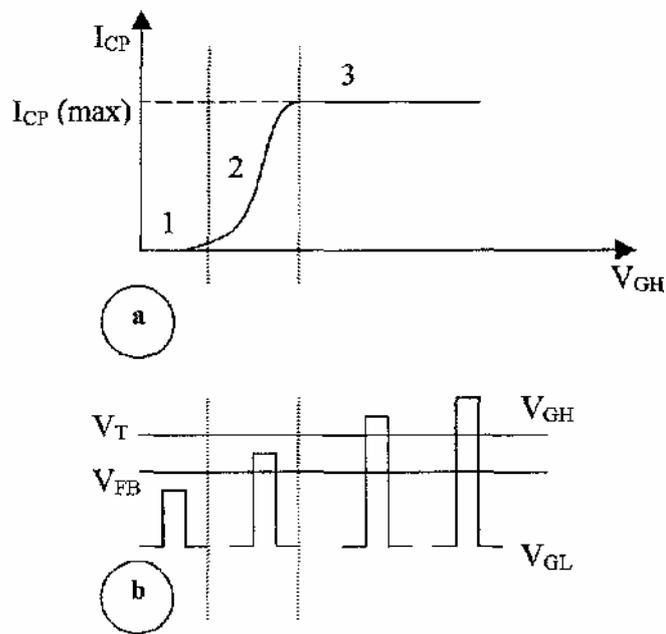


Figure 2.4: a) Courbe $I_{cp}(V_{gh})$ avec différents régimes de pompage

b) Position du signal de grille par rapport à V_{fb} et V_{th} .

2.3.3 Insuffisances du premier modèle

Le premier modèle prévoit une saturation du courant I_{cp} pour des temps de montée et de descente supérieurs à quelques μs , alors qu'expérimentalement, celui-ci décroît continuellement. En plus, ce modèle simplifié ne permet pas de connaître les sections efficaces de captures et la distribution énergétique de D_{it} au milieu de la bande interdite.

Il ne tient pas compte non plus de certains phénomènes importants (processus d'émission de trous et électrons vers les bandes de valence et de conduction).

Un nouveau modèle plus complet a été proposé par **Groeseneken et al** [35] puis amélioré par différents auteurs [36]. La technique de pompage de charge est devenue un véritable outil de caractérisation électrique, fiable et puissant dont le développement mathématique rend possible l'extraction des paramètres des pièges d'interface.

Nous présentons ici le modèle de **Groeseneken et al** en insistant sur l'analyse des mécanismes physiques des phénomènes de pompage de charge [35].

2.4 Analyse des phénomènes physiques.

L'expression de I_{cp} sera établie pour une structure à canal n (substrat p) en fonction de la densité moyenne $\langle D_{it} \rangle$ des états d'interface et de leurs sections efficaces de capture σ_n et σ_p pour les électrons et les trous respectivement.

La valeur de saturation du courant pompé dans le cas des signaux trapézoïdaux ou triangulaires est exprimée grâce au formalisme développé par **Shockley-Read-Hall**.

2.4.1 Description des différentes phases de polarisation.

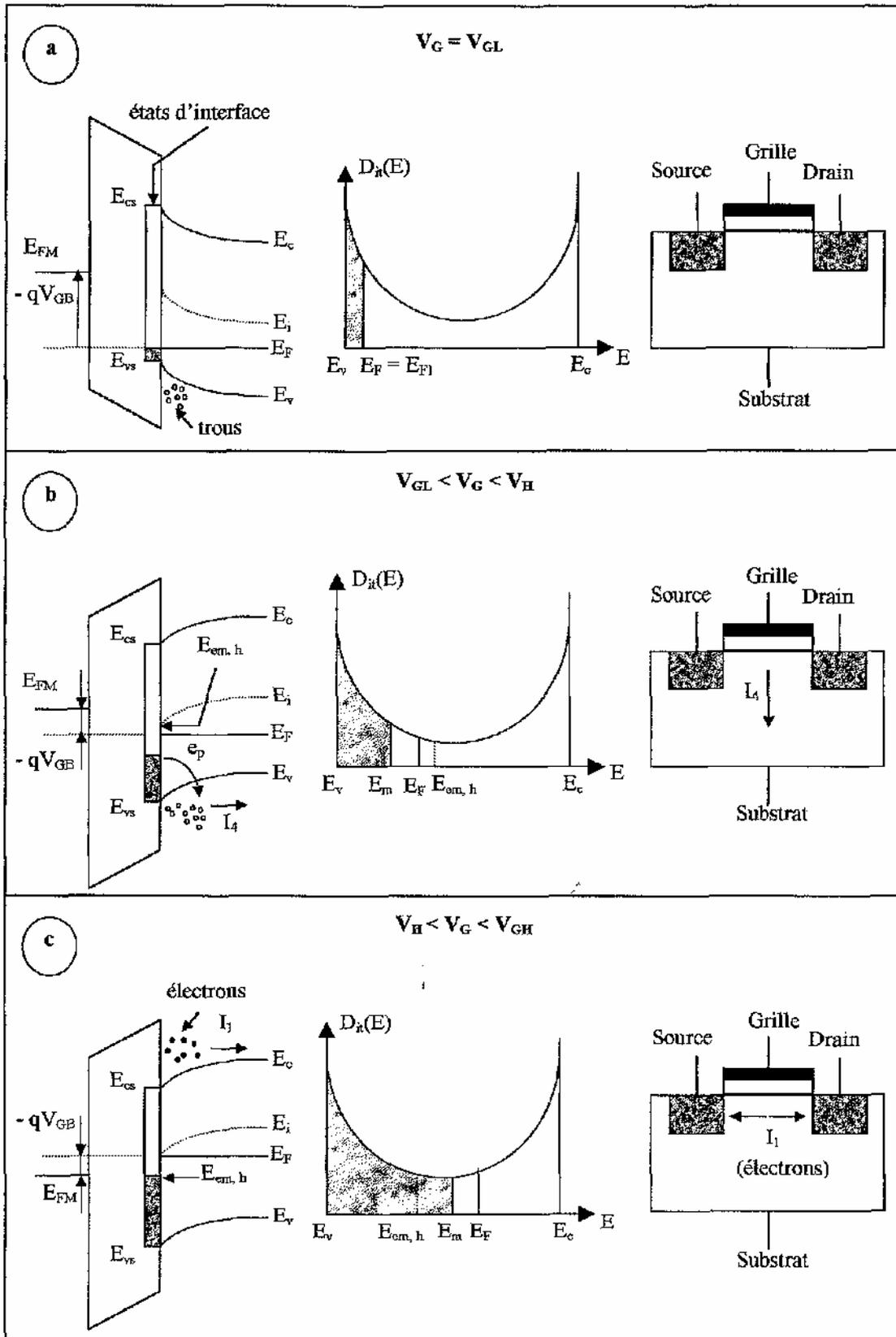
Lorsque V_g passe de V_{gl} à V_{gh} , la région du canal passe par les trois modes de fonctionnement d'une structure MOS (Accumulation, désertion, inversion).

Considérons l'impulsion de la figure 2.2 dans laquelle les valeurs de polarisation de grille V_H et V_E correspondent respectivement à des niveaux d'énergie $E_{em,h}$, (niveau de fin d'émission de trous) et $E_{em,e}$ (niveau de fin d'émission d'électrons).

1) $V_g = V_{gl}$ (Accumulation), Les états d'interface dont le niveau d'énergie est au dessous du niveau de Fermi (E_F) sont pleins d'électrons ou neutres suivant qu'ils sont accepteurs ou donneurs respectivement. Ceux situés énergiquement au dessus de E_F sont occupés par des trous ou neutres, cette première phase est illustrée par la figure 2.5.a.

2) $V_{gl} < V_g < V_H$ (Désertion)

La courbure de bandes en accumulation diminue en passant par le régime de bandes plates, puis la désertion. Il y a émission de trous des états d'interface vers la bande de valence (comme illustré sur la figure 2.5.b)



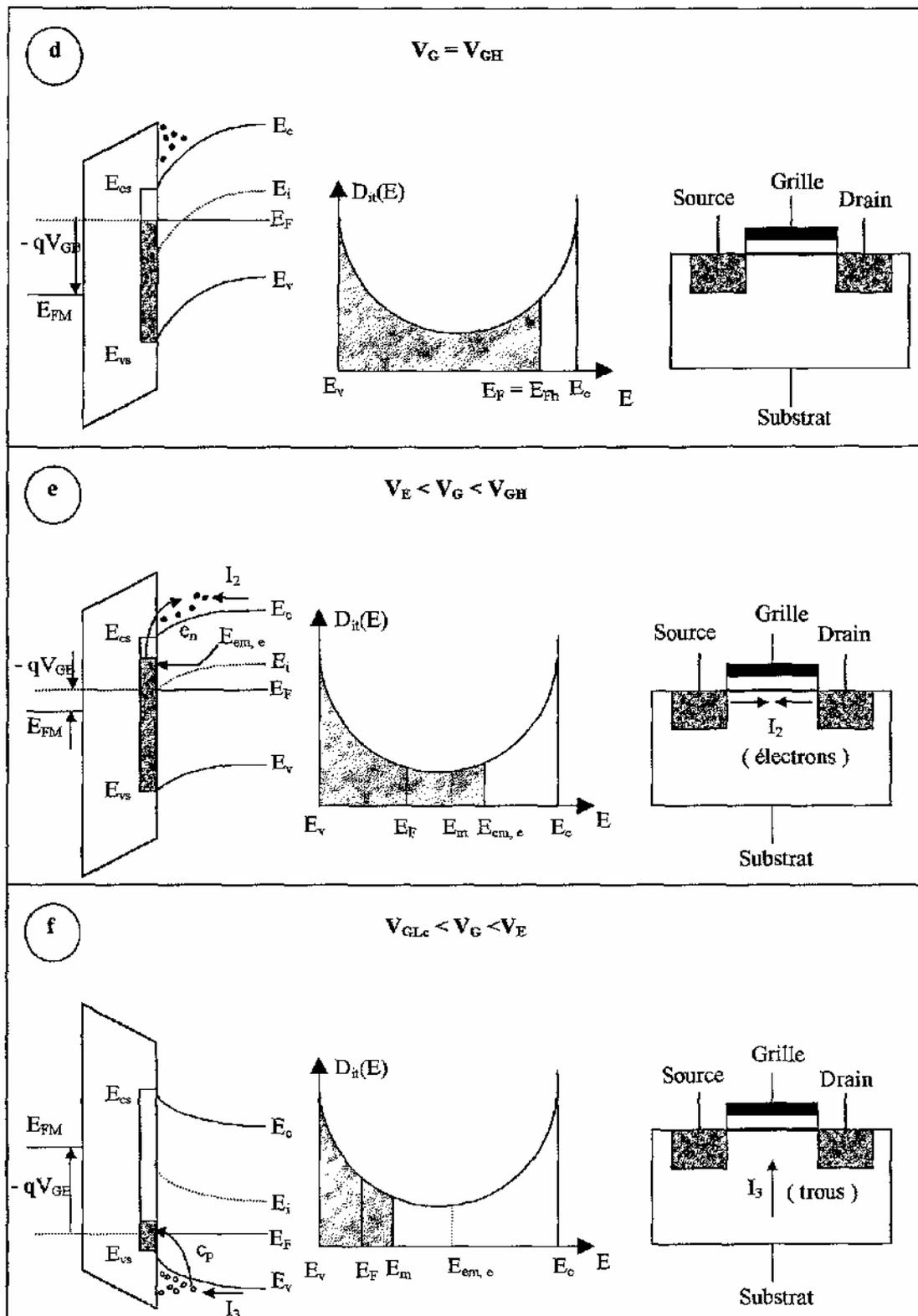


Figure 2.5. Evolution de la configuration électronique et énergétique lors de la variation de la polarisation.

Pour les états d'interface dont les niveaux d'énergie sont situés entre $E_{f,acc}$, et E_{em} , les trous sont émis de la surface vers le volume du substrat donnant naissance à un courant de trous. L'intensité du courant de trous émis par les pièges vers le substrat s'écrit :

$$I_4 = q \cdot \langle D_{it} \rangle \cdot f \cdot A_{eff} \cdot (E_{em,h} - E_{f,acc}) \quad (2.4)$$

$$3) V_H < V_g < V_{inv}$$

Les porteurs minoritaires, c'est à dire les électrons provenant des régions de source et de drain sont capturés par les états d'interface non encore vidés de trous (comme indiqué sur la figure 2.5.c).

Il y a donc création d'un courant d'électrons I_1 à partir de la source et du drain vers les états d'interface dont l'intensité peut s'exprimer par :

$$I_1 = q \cdot \langle D_{it} \rangle \cdot f \cdot A_{eff} \cdot (E_{f,inv} - E_{em,h}) \quad (2.5)$$

$$4) V_g = V_{gh} = V_{inv}$$

La couche d'inversion est formée. Tous les états d'interface situés, d'un point de vue énergétique, en dessous de $E_{f,inv}$ sont pleins d'électrons; on revient à une situation d'équilibre avec les bandes d'énergie (comme illustré sur la figure 2.5.d).

$$5) V_E < V_g < V_{inv}$$

Les mêmes mécanismes se produisent lorsqu'on passe de l'inversion à l'accumulation. Le substrat passe de l'inversion à la désertion forte. Les électrons sont émis des états d'interface et retournent vers la source et le drain jusqu'à ce que E_F atteigne le niveau $E_{em,e}$ de fin d'émission des électrons.

Ce mécanisme d'émission est illustré dans la figure 2.4. e.

Il y a génération d'un courant d'électrons des états d'interface vers la source et le drain dont l'intensité est donnée par :

$$I_2 = q \cdot \langle D_{it} \rangle \cdot f \cdot A_{eff} \cdot (E_{f,inv} - E_{em,e}) \quad (2.6)$$

$$6) V_{acc} < V_g < V_E$$

Les trous provenant du substrat sont capturés par les états d'interface non vides d'électrons (comme représenté sur la figure 2.5.f). Ce courant de trous est exprimé par :

$$I_3 = q \cdot \langle D_{it} \rangle \cdot f \cdot A_{eff} \cdot (E_{em,e} - E_{f,acc}) \quad (2.7)$$

Finalement, l'analyse des mécanismes d'émission et de recombinaison figure 2.6.a et b nous conduit à établir l'expression du courant de pompage de charge qui est la suivante:

$$I_{cp} = I_3 + I_4 = q \cdot \langle D_{it} \rangle \cdot f \cdot A_{eff} \cdot (E_{em,h} - E_{em,e}) \quad (2.8)$$

Dans laquelle $E_{em,h}$ et $E_{em,e}$ sont les niveaux de fin d'émission des trous et des électrons.

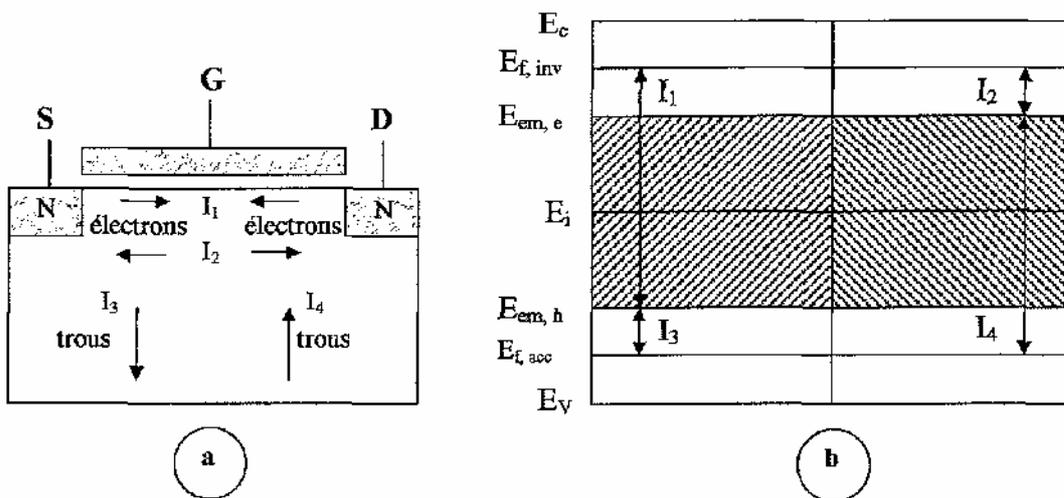


Figure 2.6 : a) Représentation des courants dans le transistor

b) Régions énergétiques dans la bande interdite associée

2.5 Calcul du courant pompé.

Pour déterminer l'expression finale du courant pompé, il est nécessaire de connaître les expressions de $E_{em,h}$ et $E_{em,e}$ en fonction des paramètres des pièges d'interface et les caractéristiques du signal de grille.

2.5.1. Calcul des niveaux d'émissions.

Pour un système contenant une distribution uniforme de pièges dans la bande interdite du semiconducteur, **Simmons** et **Wei** obtiennent les expressions suivantes [37].

$$E_{em,h} - E_i = +kT.Ln\left(v_{th}.\sigma_p.n_i.t_{em,h} + \exp\left(\frac{E_{f,acc} - E_i}{kT}\right)\right) \quad (2.9)$$

$$E_{em,e} - E_i = -kT.Ln\left(v_{th}.\sigma_e.n_i.t_{em,e} + \exp\left(\frac{-E_{f,inv} + E_i}{kT}\right)\right) \quad (2.10)$$

Avec v_{th} , la vitesse thermique des porteurs ($v_{th} = \sqrt{3kT/m}$). m : la masse de l'électron σ_p (σ_n) la section efficace de capture des états d'interface pour les trous (pour les électrons), n_i la concentration intrinsèque et $t_{em,h}$ ($t_{em,e}$) la durée d'émission hors équilibre des trous (des électrons). En négligeant les termes en exponentielles, on peut simplifier les expressions (2.9) et (2.10)

$$E_{em,h} = E_i + kT.Ln(v_{th}.\sigma_p.n_i.t_{em,h}) \quad (2.11)$$

$$E_{em,e} = E_i - kT.Ln(v_{th}.\sigma_n.n_i.t_{em,e}) \quad (2.12)$$

Si l'on considère en première approximation que l'émission hors équilibre apparaît seulement quand la surface est déplétée ($V_{fb} < V_g < V_{th}$), d'après [35] les durées d'émission sont donc égales à

- Pour un signal trapézoïdal

$$t_{em,e} = \frac{V_{fb} - V_{th}}{\Delta V_g}.T_r \quad \text{et} \quad t_{em,h} = \frac{V_{fb} - V_{th}}{\Delta V_g}.T_f \quad (2.13)$$

- Pour un signal triangulaire

$$t_{em,e} = \frac{V_{fb} - V_{th}}{\Delta V_g} \cdot \frac{\alpha}{f} \quad \text{et} \quad t_{em,h} = \frac{V_{fb} - V_{th}}{\Delta V_g} \cdot \frac{1 - \alpha}{f} \quad (2.14)$$

Les temps T_r , T_f et les quantités α et $(1-\alpha)$ étant définis sur la figure 2.2.

1.5.2. Expression du courant pompé

Compte tenu des valeurs des niveaux énergétiques d'émission (2.11) et (2.12) l'intensité du courant pompé s'écrit.

$$I_{cp} = 2.q.f.\langle Dit \rangle . A_{eff} . kT . Ln(v_{th} . n_i . \sqrt{\sigma_n \sigma_p} . \sqrt{t_{em,e} t_{em,h}}) \quad (2.15)$$

Pour des impulsions à profil trapézoïdal, on obtient une variation linéaire de I_{cp} avec la fréquence.

$$I_{cp} = 2.q.f.\langle Dit \rangle . A_{eff} . kT . Ln(v_{th} . n_i . \sqrt{\sigma_n \sigma_p} . \frac{|V_{fb} - V_{th}|}{\Delta V_g} . \sqrt{t_r t_f}) \quad (2.16)$$

Dans le cas des signaux triangulaires, I_{cp} n'est pas une fonction linéaire.

$$I_{cp} = 2.q.f.\langle Dit \rangle . A_{eff} . kT . Ln(v_{th} . n_i . \sqrt{\sigma_n \sigma_p} . \frac{|V_{fb} - V_{th}|}{\Delta V_g} . \sqrt{\frac{(1-\alpha)\alpha}{f^2}}) \quad (2.17)$$

2.6 Paramètres contrôlant la réponse en pompage de charge.

Les conditions de mesure et les différents paramètres du signal ont beaucoup d'influence sur la réponse en pompage de charge d'un transistor [35].

2.6.1 Influence de la polarisation inverse V_{rev}

Lorsqu'on polarise la source et le drain en inverse, il y a une variation de I_{cp} ainsi que V_{th} , (plus V_{rev} augmente plus I_{cp} diminue). La longueur effective du canal diminue, donc l'aire du canal électriquement actif diminue et donc moins d'états d'interface sont actifs

pour contribuer au courant. La tension de seuil du transistor est donnée ci dessous par [38].

$$V_{th} = V_{fb} + 2\Psi_F + V_{rev} + \left(\frac{\sqrt{2 \cdot q \cdot \epsilon_{si} \cdot \epsilon_{ox} \cdot N_a (V_{rev} + 2\Psi_F)}}{C_{ox}} \right) + \Delta V_{th} \quad (2.18)$$

$$\Delta V_{th} = \frac{q \cdot N_a \cdot L_{S,D} \cdot r_j}{L \cdot C_{ox}} \cdot \left(\sqrt{1 + \frac{2 \cdot L_{S,D}}{r_j}} - 1 \right) \quad (2.19)$$

Où $L_{S,D}$ est la largeur des zones de charge d'espace autour de la source et du drain, N_a le dopage en surface, r_j la profondeur des jonctions source/substrat et drain/substrat, $C_{ox} = \frac{\epsilon_{ox}}{t_{ox}}$ la capacité d'oxyde.

En utilisant un modèle unidimensionnel [38] on obtient pour l'aire effective du canal :

$$A_{eff} = W \cdot (L - 2 \cdot L_{S,D}(V_{rev})) = W \cdot \left(L - 2 \left(\frac{2 \epsilon_{si}}{q \cdot N_a} (V_{rev} + 2\Psi_F) \right)^{1/2} \right) \quad (2.20)$$

$$L_{S,D}(V_{rev}) = \left(\frac{2 \epsilon_{si}}{q \cdot N_a} (V_{rev} + 2\Psi_F) \right)^{1/2} \quad (2.21)$$

2.6.2 Extraction des paramètres des états d'interface.

La densité moyenne des états d'interface $\langle D_{it} \rangle$ et la moyenne des sections efficaces de capture $\langle \sigma \rangle$ pour les électrons et les trous sont des paramètres caractéristiques des états d'interface accessibles par la technique de pompage de charges.

Calcul de $\langle D_{it} \rangle$ et de $\langle \sigma \rangle$

a) Signaux trapézoïdaux.

Soit ΔV_{g0} l'amplitude du signal de grille correspondant à un courant pompé nul.

$$\frac{I_{cp}}{2 \cdot q \cdot f \langle D_{it} \rangle \cdot kT} = \text{Ln} \left(v_{th} \cdot n_i \cdot \sqrt{\sigma_n \sigma_p} \cdot \frac{|V_{fb} - V_{th}|}{\Delta V_g} \cdot \sqrt{\frac{(1-\alpha)\alpha}{f^2}} \right) = 0 \quad (2.22)$$

$$v_{th}.n_i.\langle\sigma\rangle.\frac{|V_{fb}-V_{th}|}{\Delta V_{g0}}.\sqrt{T_r.T_f}=1 \quad (2.23)$$

$$\text{D'où} \quad \langle\sigma\rangle = \sqrt{\sigma_n\sigma_p} = \frac{\Delta V_{g0}}{v_{th}.n_i.\sqrt{T_r.T_f}.|V_{fb}-V_{th}|} \quad (2.24)$$

La mesure du courant pompé fournit directement la valeur de $\langle D_{it} \rangle$

$$\langle D_{it} \rangle = \frac{dI_{cp}}{d_f} \cdot \frac{1}{2.q.k.T.A_{eff}.Ln\left(\frac{\Delta V_{g0}}{\Delta V_g}\right)} \quad (2.25)$$

b) signaux triangulaires

La pente de la courbe I_{cp}/f en fonction de $[Ln(f)]$ détermine la densité moyenne $\langle D_{it} \rangle$ des états d'interface.

$$\langle\sigma\rangle = \sqrt{\sigma_n\sigma_p} = \frac{\Delta V_{g0}}{v_{th}.n_i.\sqrt{\alpha(1-\alpha)}.|V_{fb}-V_{th}|}.f_0 \quad (2.26)$$

f_0 étant la fréquence pour la quelle le courant est nul

$$\langle D_{it} \rangle = \frac{d\left(\frac{I_{cp}}{f}\right)}{d(Lnf)} \cdot \frac{Ln(e)}{2.q.k.T.A_{eff}} \quad (2.27)$$

2.6.3 Détermination de la densité spectrale des états d'Interface.

On détermine la distribution des états d'interface $D_{it}(E)$ d'énergie dans la moitié supérieure du gap pour un temps de montée T_r fixe et un temps de descente T_f variable. La densité d'états d'interface dans l'autre moitié du gap est obtenue en gardant T_r variable et T_f fixe [39]

La charge qui se recombine pendant une période du signal et unité d'air de grille a pour expression :

$$Q_{it} = q \cdot \int_{E_{em,h}}^{E_{em,e}} D_{it}(E) \cdot dE \quad (2.28)$$

En dérivant cette expression par rapport au temps de montée T_r et au temps de descente T_f , on obtient :

$$\frac{dQ_{it}}{dT_r} = q \cdot \left(D_{it}(E_{em,e}) \cdot \frac{dE_{em,e}}{dT_r} - D_{it}(E_{em,h}) \cdot \frac{d(E_{em,h})}{dT_r} \right) \quad (2.29)$$

$$\frac{dQ_{it}}{dT_f} = q \cdot \left(D_{it}(E_{em,e}) \cdot \frac{dE_{em,e}}{dT_f} - D_{it}(E_{em,h}) \cdot \frac{d(E_{em,h})}{dT_f} \right) \quad (2.30)$$

Si T_r est constant et T_f variable, on obtient :

$$\frac{dQ_{it}}{dT_f} = q \cdot \left(D_{it}(E_{em,e}) \cdot \frac{dE_{em,e}}{dT_f} \right) \quad (2.31)$$

Pour un signal trapézoïdal

$$\frac{dE_{em,e}}{dT_f} = \frac{-kT}{T_f} \quad (2.32)$$

$$\langle D_{it} \rangle (E_{em,e}) = \frac{-T_f}{q \cdot kT} \cdot \frac{dQ_{it}}{dT_f} = \frac{-T_f}{q \cdot f \cdot k \cdot T \cdot A_{eff}} \cdot \frac{dI_{cp}}{dT_f} \quad (2.33)$$

et si T_r est variable et T_f fixe, on obtient

$$\frac{dQ_{it}}{dT_r} = -q \cdot \left(D_{it}(E_{em,e}) \cdot \frac{dE_{em,e}}{dT_r} \right) \quad (2.34)$$

$$\text{et } \frac{dE_{em,e}}{dT_r} = \frac{kT}{T_r} \quad (2.35)$$

Finalement, on obtient :

$$\langle D_{it} \rangle (E_{em,e}) = \frac{-T_r \cdot dQ_{it}}{q \cdot kT \cdot dT_r} = \frac{-T_r}{q \cdot f \cdot k \cdot T \cdot A_{eff}} \cdot \frac{dI_{cp}}{dT_r} \quad (2.36)$$

2.7 Approche spectroscopique du pompage de charge.

2.7.1. Signaux spectroscopiques

Le pompage de charge spectroscopique est une technique de pompage de charge classique à deux niveaux de tension faisant intervenir le paramètre température. Le principe consiste à suivre l'évolution du courant pompé en fonction de la température, pour deux signaux de grille présentant des temps de montée t_r (ou de descente t_f) différents, les autres paramètres des signaux étant identiques, comme indiqué sur la figure 2.7.a [29].

La moitié inférieure (respectivement supérieure) de la bande interdite est ainsi balayée par une fenêtre énergétique définie par t_{r1} et t_{r2} à t_f constant (respectivement t_{f1} et t_{f2} à T_r constant) se déplaçant sur l'échelle des énergies sous l'action de la rampe de température figure 2.7.b. [39]

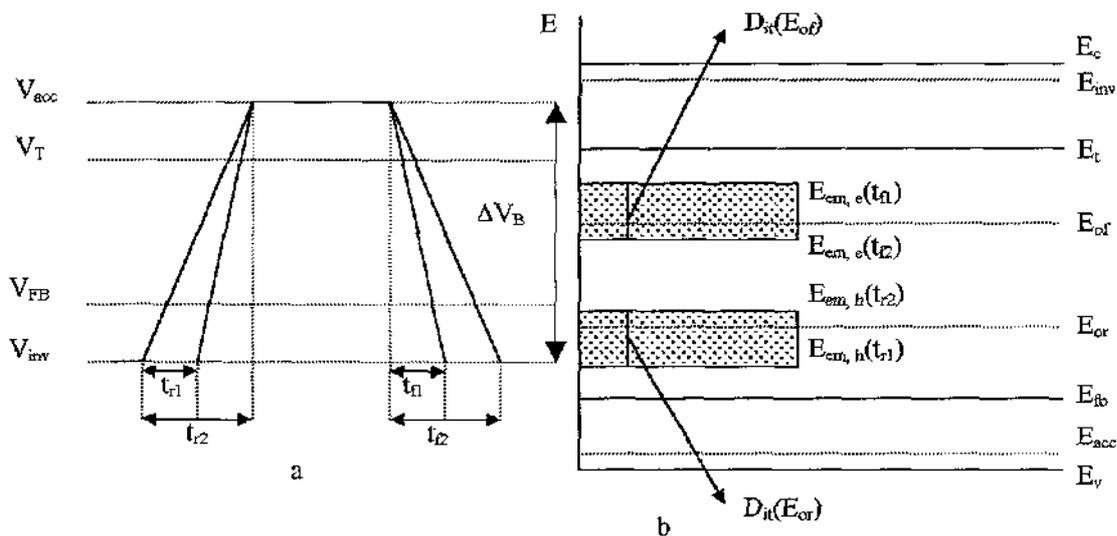


Figure 2.7. a) Signal de grille à deux niveaux de tension utilisé en pompage spectroscopique.

b) Diagramme énergétique correspondant.

D'après (2.28) la charge pompée au niveau du substrat par période du signal de grille et par unité d'aire a pour expression :

$$Q_{cp}(t_r, t_f) = q \cdot \int_{E_{em,h}}^{E_{em,e}} D_{it}(E) dE \quad (2.37)$$

Une analyse détaillée du processus d'émission des porteurs de charge par les états rapides de l'interface [39] conduit aux expressions suivantes :

$$E_{em,h}(t_r) = E_i + kT \cdot \text{Ln} \left(v_{th} \cdot n_i \cdot \sigma_p \cdot \frac{|V_{th} - V_{fb}|}{\Delta V_g} \cdot t_r \right) \quad (2.38)$$

$$E_{em,e}(t_f) = E_i - kT \cdot \text{Ln} \left(v_{th} \cdot n_i \cdot \sigma_n \cdot \frac{|V_{th} - V_{fb}|}{\Delta V_g} \cdot t_f \right) \quad (2.39)$$

L'expression du courant pompé au niveau du substrat s'écrit :

$$I_{cp}(t_r, t_f) = q \cdot f \cdot A_{eff} \cdot \int_{E_{em,h}(t_r)}^{E_{em,e}(t_f)} D_{it}(E) \cdot dE \quad (2.40)$$

Cette expression dépend fortement de la température.

On appelle signal spectroscopique, correspondant à la fenêtre d'énergie déterminée par t_{r1} et t_{r2} à t_f constant, la quantité :

$$S_r(t_{r1}, t_{r2}) = I_{cp}(t_{r1}, t_f) - I_{cp}(t_{r2}, t_f) \quad (2.41)$$

D'après (2.40)

$$S_r(t_{r1}, t_{r2}) = q \cdot f \cdot A_{eff} \cdot \int_{E_{em,h}(t_{r1})}^{E_{em,h}(t_{r2})} D_{it}(E) \cdot dE \quad (2.41)$$

En utilisant l'équation (2.41), S_r peut être simplifié comme suit :

$$S_r(t_{r1}, t_{r2}) = q \cdot f \cdot A_{eff} \cdot D_{it}(E_{or}) \cdot [E_{em,h}(t_{r2}) - E_{em,h}(t_{r1})] \quad (2.42)$$

$$\text{avec} \quad (E_{or}) = E_i + kT \cdot \text{Ln} \left(v_{th} \cdot n_i \cdot \sigma_p \cdot \frac{|V_{th} - V_{fb}|}{\Delta V_g} \cdot \frac{(t_{r1} + t_{r2})}{2} \right) \quad (2.43)$$

Où $D_{it}(E_{or})$ Densité moyenne des états d'interface dans la fenêtre d'énergie E_{or} Finalement l'expression (2.42) peut s'écrire :

$$S_r(t_{r1}, t_{r2}) = q \cdot f \cdot A_{eff} \cdot D_{it}(E_{or}) \cdot kT \text{Ln} \left(\frac{t_{r2}}{t_{r1}} \right) \quad (2.44)$$

De la même manière, On appelle signal spectroscopique correspondant à la fenêtre d'énergie moyenne E_{of} déterminée par t_{f1} et t_{f2} à t_r constant, la quantité :

$$S_r(t_{f1}, t_{f2}) = q \cdot f \cdot A_{eff} \cdot D_{it}(E_{of}) \cdot kT \text{Ln} \left(\frac{t_{f2}}{t_{f1}} \right)$$

(2.45)

$$\text{avec} \quad (E_{of}) = E_i - kT \cdot \text{Ln} \left(v_{th} \cdot n_i \cdot \sigma_n \cdot \frac{|V_{th} - V_{fb}|}{\Delta V_g} \cdot \frac{t_{f1} + t_{f2}}{2} \right)$$

(2.46)

Les quantité $\Delta E_r = kT \cdot \text{Ln} \left(\frac{t_{r2}}{t_{r1}} \right)$ et $\Delta E_f = kT \cdot \text{Ln} \left(\frac{t_{f2}}{t_{f1}} \right)$ représentent les largeurs des intervalles d'énergie qui contribuent aux signaux spectroscopiques. Ces derniers sont proportionnels respectivement à $D_{it}(E_{or})$ et $D_{it}(E_{of})$. En faisant varier la température, il est possible de déterminer $D_{it}(E)$ ainsi que les positions énergétiques moyennes (calculées à partir de (2.43) et (2.46)), en supposant les valeurs des sections efficaces connues. Ces dernières sont indépendantes de la température et égales à la valeur moyenne $\langle \sigma \rangle$ obtenue par pompage de charge classique.

2 7.2 Calcul des sections efficaces de captures.

Van den bosch et al [40] ont montré que, théoriquement, la détermination énergétique des sections efficaces de captures pour les électrons et les trous est incertaine.

Pour cela, soit E^* un niveau d'énergie de la bande interdite dans la partie inférieure du gap, à une température T_1 et une fenêtre d'émission (t_{r1}, t_{r2}) . De même ce niveau est atteint à T_2 , et par une fenêtre (t_{r3}, t_{r4}) . D'après (2.44), on peut écrire :

$$\frac{S_{r2}}{S_{r1}} = \frac{T_2}{T_1} \cdot \frac{\text{Ln}\left(\frac{t_{r4}}{t_{r3}}\right)}{\text{Ln}\left(\frac{t_{r2}}{t_{r1}}\right)} \quad (2.47)$$

Si la rapport $\frac{t_{r4}}{t_{r3}}$ et $\frac{t_{r2}}{t_{r1}}$ sont égaux, on arrive à

$$\frac{S_{r2}}{S_{r1}} = \frac{T_2}{T_1} \quad (2.48)$$

D'après (2.43) le niveau E^* est donné par :

$$\begin{aligned} E^* &= E_i + kT_1 \cdot \text{Ln}\left(v_{th} \cdot n_i \cdot \sigma_p \cdot \frac{V_{th} - V_{fb}}{\Delta V_g} \cdot \frac{t_{r1} + t_{r2}}{2}\right) \\ E^* &= E_i + kT_2 \cdot \text{Ln}\left(v_{th} \cdot n_i \cdot \sigma_p \cdot \frac{V_{th} - V_{fb}}{\Delta V_g} \cdot \frac{t_{r3} + t_{r4}}{2}\right) \end{aligned} \quad (2.49)$$

Considérons que les sections efficaces ne dépendent pas de température, (2.50) permet d'évaluer σ_p sous la forme donnée par [38].

$$\sigma_p = \frac{1}{\frac{t_{r1} + t_{r2}}{2} \left(v_{th} \cdot n_i \cdot \frac{V_{th} - V_{fb}}{\Delta V_g}\right)_{T=T_2}} \left(\frac{t_{r1} + t_{r2} \left(v_{th} \cdot n_i \cdot \frac{V_{th} - V_{fb}}{\Delta V_g}\right)_{T=T_2}}{t_{r3} + t_{r4} \left(v_{th} \cdot n_i \cdot \frac{V_{th} - V_{fb}}{\Delta V_g}\right)_{T=T_1}} \right)^{\frac{T_2}{T_2 - T_1}} \quad (2.49)$$

Une section efficace de 10^{-15} est prise par défaut comme valeur des sections efficaces des pièges de l'interface Si/SiO₂

2.8 Conclusion.

Ce chapitre a été consacré à une introduction au phénomène de pompage de charge, qui constitue un outil d'analyse électrique permettant l'investigation et l'évaluation des paramètres des pièges d'interface des TMOS submicroniques.

Si la méthode classique de détermination de la densité des états d'interface est intéressante, car facile à mettre en oeuvre, son approche spectroscopique l'est d'avantage car l'étendue de la zone explorée dans la bande interdite est très large.

Néanmoins, ces deux méthodes ne permettent pas de déterminer les sections efficaces de capture d'une manière précise nous avons recours à une nouvelle technique de pompage de charge, que nous décrivons au chapitre suivant.

3.1 Introduction.

La technique de pompage de charge à trois niveaux, a été introduite par **Tseng** [42], comme moyen d'étude des propriétés électriques des états d'interface Si /SiO₂. Cette méthode consiste à déterminer la distribution énergétique de la densité d'états d'interface sans tenir compte des mécanismes d'émission et de piégeage des porteurs par les pièges

électroniques. Elle permet aussi de déterminer la distribution énergétique des sections efficaces de captures dans le cadre du formalisme **SRH** des pièges électroniques.

Dans la dernière partie de ce chapitre, quelques méthodes de pompage de charge à trois niveaux, actuellement connues, sont présentées.

3.2 Théorie du pompage de charge à trois niveaux.

3.2.1 Signal de grille utilisé.

Le signal appliqué sur la grille d'un transistor **MOS**, utilisé par cette technique, est un signal à trois niveaux de tension, tel que celui présenté sur la figure 3.1. Le dispositif expérimental est le même que celui étudié au chapitre 2.

Généralement, la période du signal, comme le montre la figure 3.1, est divisée en six temps caractéristiques.

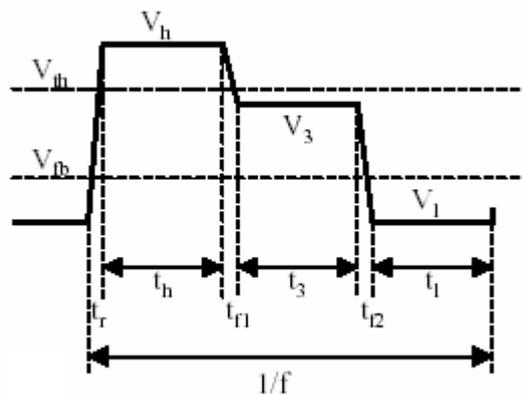


Figure 3.1. Forme du signal de grille utilisé par la technique de pompage à trois niveaux.

Un temps d'accumulation (t_{acc}), un temps de montée (t_r), un temps d'inversion (t_{inv}), un temps de descente intermédiaire (t_{f1}), un temps d'intermédiaire (t_3) et un temps de descente (t_{f2}).

Le troisième niveau de tension est introduit lors du passage de l'inversion à l'accumulation alors que le passage de l'accumulation à l'inversion est direct.

3.2.2 Analyse des phénomènes physiques.

Selon les régimes du pompage de charge, la surface du semiconducteur passe alternativement par trois états physiques à chaque période T du signal de grille.

Accumulation forte ($V_{acc} < V_{fb}$), inversion forte ($V_{inv} > V_{th}$) et un état intermédiaire défini par la tension V_3 .

La modélisation des phénomènes physiques développées par **Chung** et **Muller** [43] s'oppose au fait que la composante "géométrique" du courant pompé, définie au chapitre 2, soit négligeable [35]. Dans leur approche, ces auteurs définissent trois potentiels de surface Ψ_{acc} , Ψ_{inv} , Ψ_3 .

1. Temps d'accumulation (t_{acc}): durant ce temps, le canal est en accumulation et les états d'interface au dessous de E_F sont remplis d'électrons, le potentiel de surface est négatif et une concentration de trous importante existe à la surface du semiconducteur. Le diagramme des bandes d'énergie du système est représenté sur la figure 3.2.a.

2. Temps de montée (t_r): Pendant ce temps (figure 3.2.b.), il y a apparition des mécanismes de recombinaison, l'énergie de Fermi des électrons de surface (E_{Fn}) correspond à un niveau $E_{em,h}$ (fin d'émission des trous). Les états d'interface en dessous de $E_{em,h}$ sont remplis de trous émis à partir du substrat, tandis que les états au dessus de $E_{em,h}$ sont remplis par les électrons provenant de la source et le drain. Pour un transistor à canal n, la charge correspondant à l'émission de trous est négative et donnée par :

$$Q_{em,h} = q \int_{E_{f,acc}}^{E_{em,h}} D_{it}(E) dE \quad (3.1)$$

De même, la charge correspondant à la capture des électrons est donnée par :

$$Q_{cp,e} = q \int_{E_{em,h}}^{E_{f,inv}} D_{it}(E) dE \quad (3.2)$$

Ces quantités de charges dépendent fortement des paramètres : D_{it} , t_r , V_{acc} , V_{inv} , V_{th} , V_{fb} et des sections efficaces de capture des états d'interface, mais sont indépendante de t_3 , t_{r1} , et V_3 .

3. Temps d'inversion (t_{inv}) : Pendant ce temps, il y a formation d'une couche d'inversion constituant le canal à la surface du semiconducteur, et tous les pièges d'états d'interface en dessous de E_F sont occupés par des électrons, comme le montre la figure 3.2.c . Le potentiel de surface est positif, et une forte concentration d'électrons apparaît à la surface.

4. Temps de descente intermédiaire (t_{r1}): Les mécanismes transitoires de recombinaison apparaissent de nouveau, après une quasi totalité d'équilibre de la structure (figure 3.2.d). Un processus d'émission d'électrons prédomine lorsque $V_g < V_{th}$, ces derniers sont piégés dans les états situés au dessous de E_3 .

$$E_3 = -q \cdot \Psi_3 \quad (3.3)$$

Cependant le processus de capture de trous restera négligé. La charge émise a pour expression:

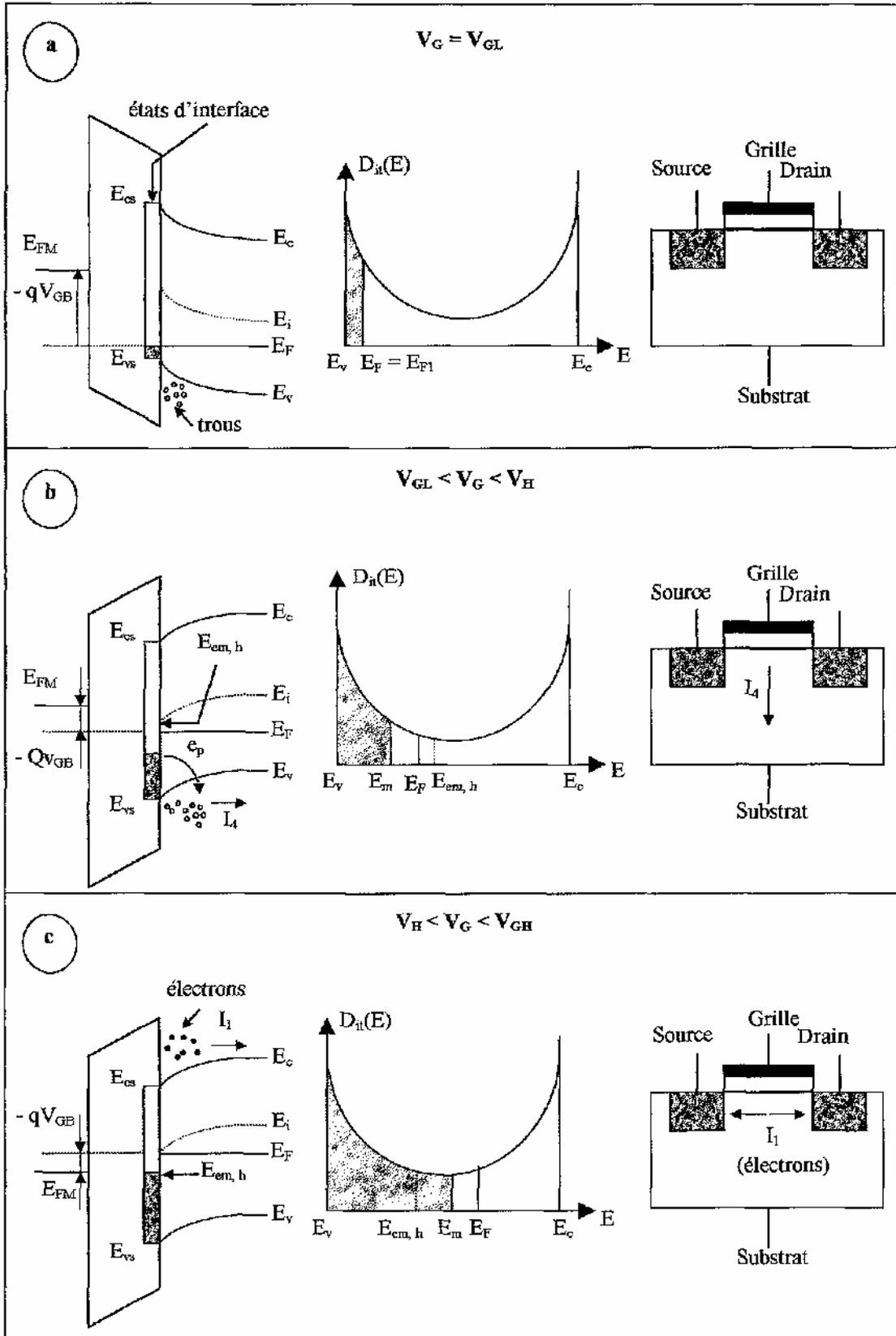
$$Q_{em,e} = q \int_{E_3}^{E_{f,inv}} D_{it}(E) dE \quad (3.4)$$

Cette charge étant positive, le transfert se fait de la source et du drain vers l'interface. Comme le montre la figure 3.2.d, un nombre d'électrons apparaît au niveau du substrat, en même temps qu'une injection de trous à la surface du semi-conducteur.

5. Temps intermédiaire (t_3) : Pendant ce temps, la structure est dans un état de quasi-équilibre.

$$E_F = E_{Fn} = E_3 = -q \cdot \Psi_3$$

Cet état est illustré sur la figure 3.2.e, le canal du transistor est en faible inversion, le potentiel de surface est égal à Ψ_3 . Les états d'interface d'énergie inférieurs à E_{Fn} sont pleins d'électrons, alors que ceux supérieurs à E_{Fn} émettent leurs électrons vers la bande de conduction.



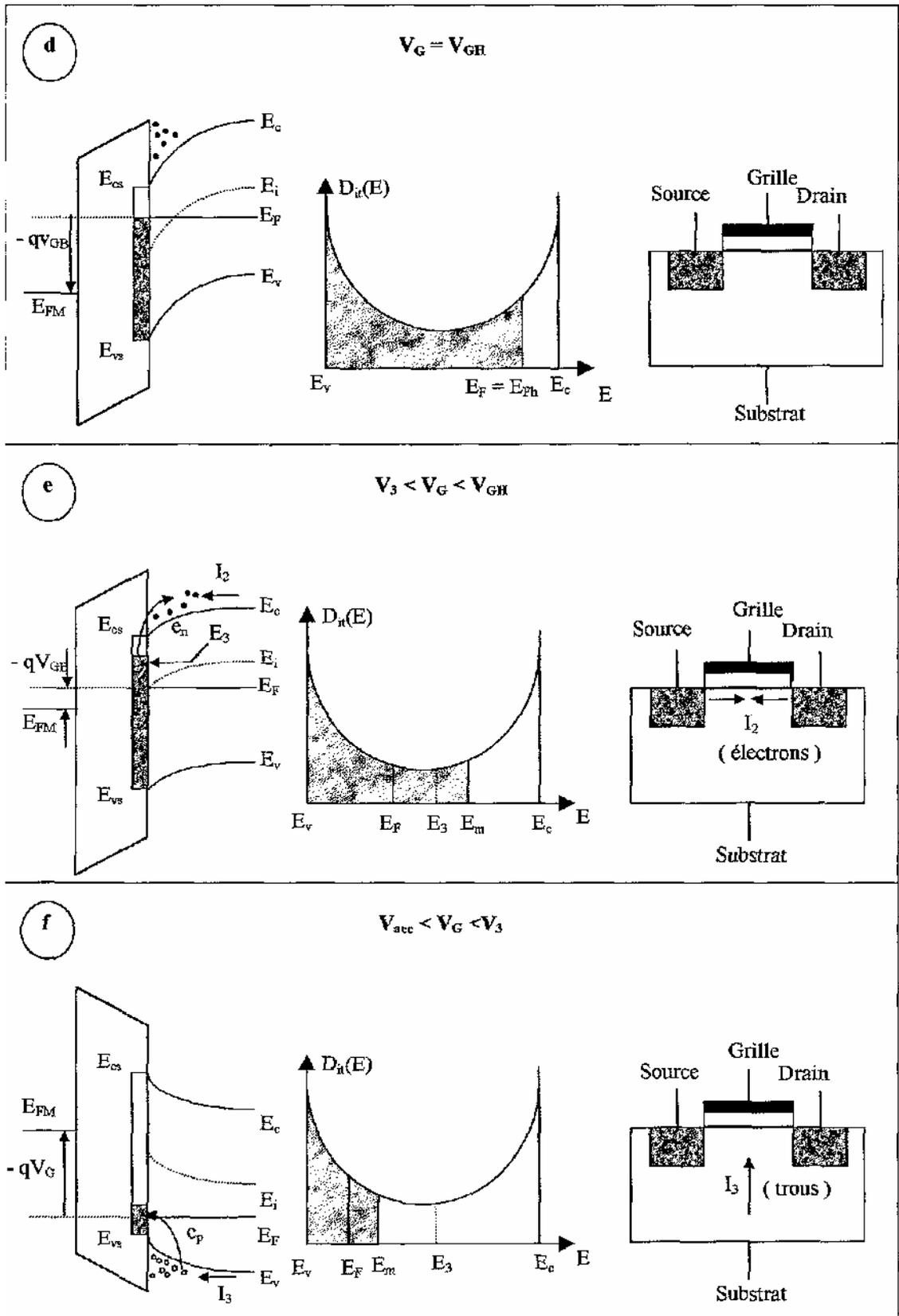


Figure 3.2. Evolution du diagramme de bandes du transistor, du remplissage des états d'interface et des divers courants dans le transistor lors d'un cycle du signal de Grille à trois niveaux.

6. Temps de descente (t_{f2}) : Sur la figure 3.2.f sont représentés les mécanismes de recombinaison qui ont lieu pendant ce laps de temps. L'émission d'électrons domine lorsque $V_g < V_3$, mais pour des temps de descente très petits (inférieurs à t_3) la tension de grille inférieure à V_{fb} rend l'émission des électrons négligeable.

Les électrons piégés dans les états d'interface en dessous de E_3 se recombinent à travers le processus de capture de trous. La charge injectée dans le substrat à partir des états compris entre V_{fb} et Ψ_3 est donnée par :

$$Q_{cp,h} = q \int_{E_{f,acc}}^{E_3} D_{it}(E) dE \quad (3.5)$$

3.3 Expression du courant pompé.

A partir des équations (3.1) et (3.5), la charge totale pompée dans le substrat, (Q_{sub}) est donnée par :

$$Q_{sub} = Q_{em,h} + Q_{cp,h} = q \int_{E_{em,h}}^{E_3} D_{it}(E) dE \quad (3.6)$$

De même, selon les équations (3.2) et (3.4), la charge totale fournie par la source et le drain aux états d'interface est donnée par :

$$Q_{s/d} = Q_{em,e} + Q_{cp,e} = -q \int_{E_{em,h}}^{E_3} D_{it}(E) dE \quad (3.7)$$

D'après **Chung** et **Muler** [43], les mécanismes de pompage de charge à trois niveaux, sont représentés sur la figure 3.3.

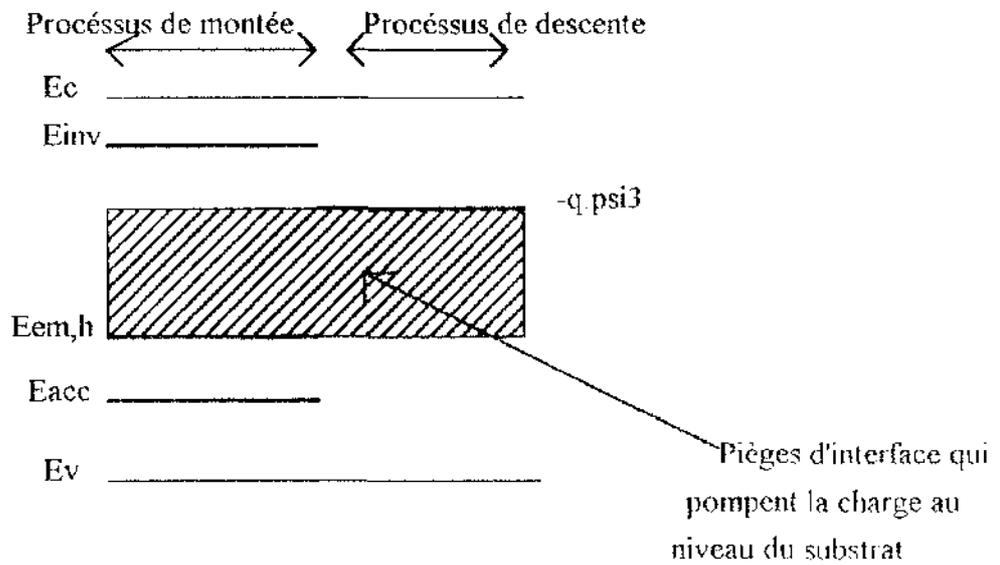


Figure 3.3. Représentation des mécanismes de pompage de charge à trois niveaux.

Le niveau intermédiaire ($E_3 = -q \cdot \Psi_3$) du signal de grille contrôle le remplissage par des électrons issus de la source et du drain et des pièges ayant une énergie comprise entre $E_{em,h}$ et $q \cdot \Psi_3$. Finalement le courant pompé a pour expression :

$$I_{cp} = Q_{sub} = q \cdot f \cdot A_{eff} \cdot \int_{E_{em,h}}^{E_3} D_{it}(E) dE \quad (3.8)$$

f étant la fréquence du signal de grille .

3.4 Calcul de la densité d'états d'interface.

En supposant que $E_{em,h}$ est indépendant de Ψ_3 et en dérivant l'expression de I_{cp} par rapport à Ψ_3 on obtient :

$$D_{it}(\Psi_3) = \frac{1}{q^2 \cdot f \cdot A_{eff}} \cdot \frac{dI_{cp}}{d\Psi_3} \quad (3.9)$$

et comme le courant est mesuré en fonction d'une tension de polarisation de grille qui est V_3 , nous aurons :

$$D_{it}(\Psi_3) = \frac{1}{q^2 \cdot f \cdot A_{eff}} \cdot \frac{dI_{cp}}{dV_3} \cdot \frac{dV_3}{d\Psi_3} \quad (3.10)$$

Une méthode simple, facile à mettre en oeuvre et rapide, proposée par **Berglund** [44] et basée sur un calcul numérique d'intégration (méthode de **Simpson** [45]), est utilisée pour la détermination de la relation $\Psi_3 (V_3)$; elle est donnée par :

$$\Psi_3(V_3) = \left(1 - \frac{C(\xi)}{C_{ox}} \cdot d\xi \right) \quad (3.11)$$

Avec :

C_{ox} : capacité d'oxyde de la structure.

C : capacité de la structure.

ξ : champ électrique à l'interface.

Un exemple type de courbe représentant la variation de $D_{it}(\Psi_3)$ [46] est illustré sur la figure 3.4. dont les conditions de mesures sont :

$$V_{inv} = 3.2V, V_{acc} = -2.2V, t_{acc} = t_{inv} = t_3 = 100\mu s, t_r = 5\mu s, t_{f1} = 10\mu s, t_{f2} = 1\mu s$$

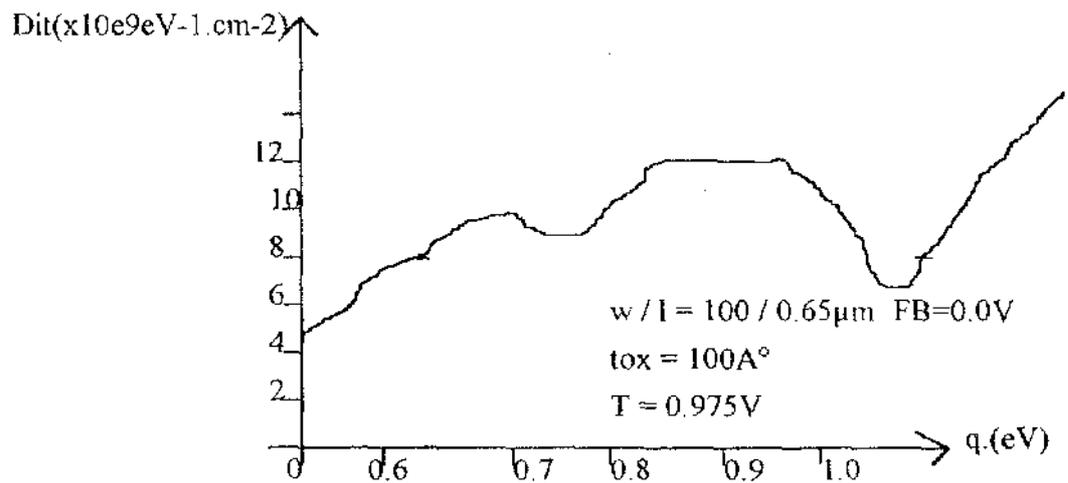


Figure 3.4. Variation de D_{it} en fonction de Ψ_3 .

3.5. Méthodes de pompage de charge à trois niveaux.

Plusieurs méthodes de pompage de charge à trois niveaux ont été proposées. Dans ce paragraphe, nous présentons les plus récentes de ces méthodes.

3.5.1. Méthode de Saks et Ancona [47]

C'est une méthode où les deux paramètres de transition V_3 et t_3 varient, ce qui permet de déterminer non seulement la variation de la densité d'états d'interface en fonction de V_3 mais aussi en fonction du temps d'émission des électrons et des trous (donc des sections efficaces).

Le principe est le suivant :

Pour une tension V_3 donnée, t_3 varie, tandis que les durées t_{inv} et t_{acc} sont ajustées de façon à maintenir la fréquence du signal constante. **Saks** et **Ancona**, montrent que le courant pompé diminue lorsque t_3 augmente, jusqu'à ce que le régime de saturation (qui dépend de V_3) est atteint.

Un exemple de cette méthode est représenté sur la figure 3.5.

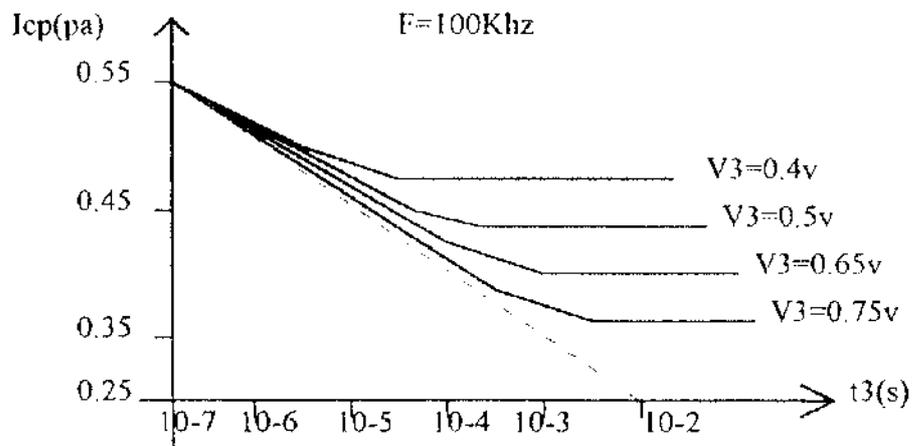


Figure 3.5. Courbe $I_{cp}(t_3)$ obtenue sur un transistor à canal p de dimensions $W/L=100/10\mu m$

En négligeant les phénomènes d'émission durant t_{f1} et t_{f2} , l'équation (3.9) peut s'écrire comme suit :

$$D_{it}(E) = \frac{1}{q^2 \cdot f \cdot A_{eff}} \cdot \frac{dI_{cp}}{dt_3} \cdot \frac{dt_3}{dE_3} \quad (3.12)$$

Or, la constante de temps τ d'émission d'un état d'interface chargé est une fonction exponentielle de son énergie E_t dans la bande interdite, donnée par [48] :

$$\tau(E) = \frac{1}{V_{i_{th}} \cdot n_i \cdot \sigma \cdot \exp\left(q \cdot \frac{E_t - E_i}{kT}\right)} \quad (3.13)$$

En identifiant t_3 à la constante de temps, On obtient :

$$\frac{dt_3}{dE} = \frac{-t_3}{kT} \cdot \left(1 + \frac{kT}{\sigma} \cdot \frac{d\sigma}{dE}\right) \quad (3.14)$$

L'équation (3.12) peut s'écrire sous la forme:

$$D_{it}(E) = \frac{-t_3}{q \cdot kT \cdot f \cdot A_{eff}} \cdot \left(1 + \frac{kT}{\sigma} \cdot \frac{d\sigma}{dE}\right) \cdot \frac{dI_{cp}}{dt_3} \quad (3.15)$$

Soit

$$D_{it}(E) = \frac{-1}{q \cdot kT \cdot f \cdot A_{eff}} \cdot \left(1 + \frac{kT}{\sigma} \cdot \frac{d\sigma}{dE}\right) \cdot \frac{dI_{cp}}{d(\log t_3)} \quad (1.16)$$

Si σ est supposée indépendante de l'énergie, l'équation (3.16) se réduit à :

$$D_{it}(E) = \frac{-1}{q \cdot kT \cdot f \cdot A_{eff}} \cdot \frac{dI_{cp}}{d(\log t_3)} \quad (3.17)$$

Notons que cette équation est identique aux expressions (2.33) et (2.36) du modèle statique, dans lesquelles t_r et t_{f2} sont remplacés par t_3 .

Le phénomène de saturation obtenu par la théorie de **Saks** et **Ancona** s'explique par le fait qu'il n'est tenu compte que d'une seule constante de temps d'émission, conformément au modèle **SRH** (chaque niveau a sa propre valeur de temps d'émission, donc une seule valeur de section efficace de capture est attribuée aussi bien aux électrons qu'aux trous).

Le temps t_3 à partir duquel apparaît la saturation est donné par :

- Pour l'émission des électrons :

$$t_3 = \tau_{e,e} = \frac{1}{v_{th} \cdot n_i \cdot \sigma_e} \cdot \exp\left(q \cdot \frac{E_t - E_i}{kT}\right) \quad (3.18)$$

- Pour l'émission de trous :

$$t_3 = \tau_{e,h} = \frac{1}{v_{th} \cdot n_i \cdot \sigma_h} \cdot \exp\left(q \cdot \frac{E_t - E_i}{kT}\right) \quad (3.19)$$

Ces constantes de temps sont déterminées par construction graphique, comme le montre la figure 3.6.

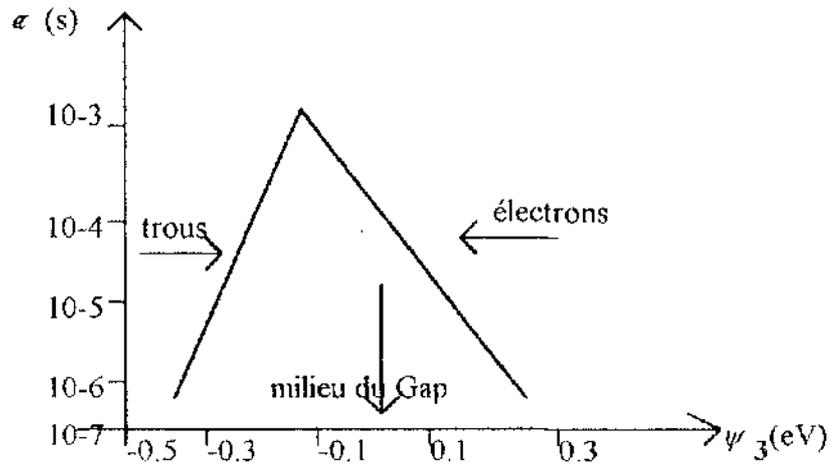


Figure 3.6: Répartition énergétique des constantes de temps dans la bande interdite du silicium.

Les valeurs des sections efficaces de capture sont données par les expressions suivantes :

$$\sigma_e = \frac{1}{v_{th} \cdot n_i \cdot t_{e,e}} \cdot \exp\left(q \cdot \frac{E_t - E_i}{kT}\right) \quad (3.20)$$

et

$$\sigma_h = \frac{1}{v_{th} \cdot n_i \cdot t_{e,h}} \cdot \exp\left(q \cdot \frac{E_t - E_i}{kT}\right) \quad (3.21)$$

3.5.2 Méthode de Kejhar[49].

Cette méthode est une variante de celle de **Saks** et **Ancona**, elle consiste à remplacer la source de polarisation constante (V_{rev}) des jonctions source/substrat et drain/substrat lors du pompage de charge classique par un deuxième générateur d'impulsions. Ce générateur est synchronisé avec le générateur du signal de grille.

Sur la figure 3.7 sont représentés le montage expérimental et les deux signaux trapézoïdaux utilisés dans cette méthode.

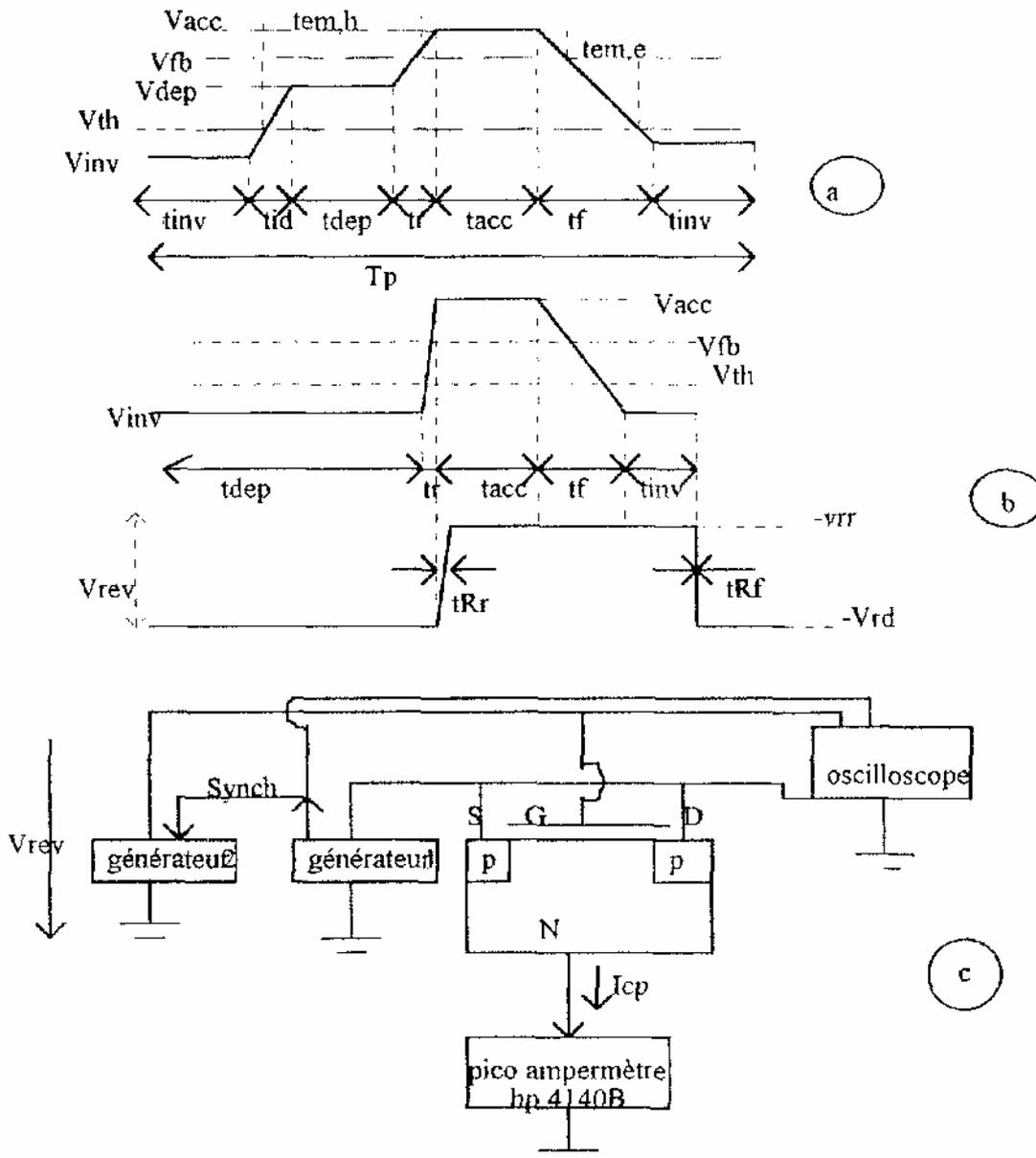


Figure 3.7. a) Signal de grille utilisé par Saks et Ancona.

b) Signaux appliqués sur la grille (V_g) et à la source et le drain (V_{rev}) dans la méthode "Double Pulse"

c) Montage expérimental utilisé par Kéjhar.

La tension V_{rev} prend deux valeurs différentes, une valeur V_{rr} faible (proche de 0V) durant les phases d'accumulation et d'inversion, et une valeur V_{rd} plus importante durant la phase d'émission. D'après l'auteur, l'avantage majeur de cette méthode "double pulse" est d'éliminer la composante géométrique du courant pompé. Le t_{fl} (t_{id} sur la figure 3.7.a) est très petit et ceci par l'effet de la polarisation V_{rd} plus élevée qui permet l'évacuation latérale des porteurs libres du canal vers la source et le drain tout en provoquant un élargissement des zones de désertion des jonctions source/substrat et drain/substrat.

3.5.3 Méthode de Chung et Muller [43].

Chung et **Millier** introduisent une discussion très intéressante sur la réponse spectrale des états d'interface en fonction de la fenêtre d'émission utilisée. La distribution $D_{it}(E)$ est obtenue dans la partie supérieure (respectivement inférieure) de la bande interdite pour une structure type N (respectivement type P).

En particulier, ces auteurs constatent que le courant pompé augmente donc la densité des états d'interface augmente et ceci lorsque la durée du niveau intermédiaire augmente. Enfin ces auteurs ont également suivi l'évolution de la qualité interfaciale après injection de porteurs chauds et injection **Fowler-Nordheim**. Ils ont démontré que la technique de pompage de charge à trois niveaux, conduit à une étude précise et approfondie sur les mécanismes de dégradation.

3.6 Analyse des régimes d'émission et de capture.

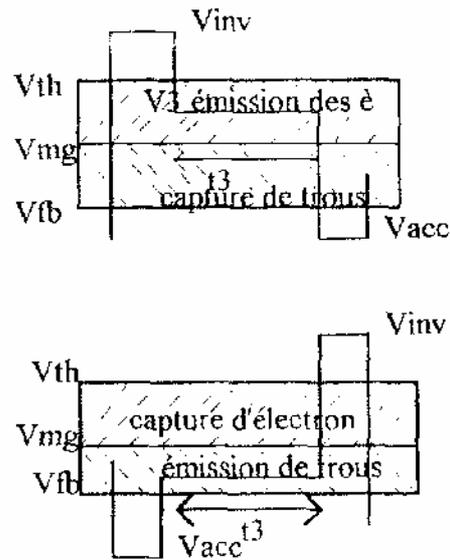


Figure 3.8. Représentation des signaux de grille et des différents régimes d'émission et de capture en fonction de V_3

Cette analyse repose sur les travaux de **Saks** et **Ancona** [50]. Suivant la position du niveau intermédiaire (V_3), on peut rencontrer plusieurs régimes d'émission et de capture, ces différentes possibilités sont résumées sur la figure 3.8.

Dans le cas du remplissage des états par les électrons, la charge pompée au niveau du substrat diminue lorsque V_3 dépasse la tension du milieu de la bande interdite. Cette diminution correspond à une émission d'électrons durant t_3 . Mais la capture de trous intervient majoritairement, à cause de l'augmentation des trous libres à l'interface; ce qui a pour effet de pomper une quantité plus importante de trous dans le substrat.

Dans le cas d'un remplissage par les trous, l'émission des porteurs piégés est effective tout au début de l'application de V_3 mais au bout d'un certain temps, la capture des porteurs de type opposé devient plus probable et l'emporte sur le processus d'émission.

3.7 Conclusion.

Nous avons présenté, dans ce chapitre, les techniques de pompage de charge à trois niveaux en insistant sur la compréhension des phénomènes physiques mis en jeu.

La méthode proposée par **Saks** et **Ancona** constitue le développement actuel le plus avancé des techniques de pompage de charge à trois niveaux de tensions. elle permet de déterminer :

- Les répartitions énergétiques dans la bande interdite du semi - conducteur.
- La densité d'états d'interface, sans approximation sur les valeurs des sections efficaces.
- Les temps d'émission et les sections efficaces des pièges à électrons et à trous respectivement dans les parties supérieure et inférieure de la bande interdite (à partir du formalisme **SRH**).

4.1 Introduction

Dans ce chapitre est présente un modèle de la technique de pompage de charge que nous avons développé pour un TMOS à enrichissement. Ce modèle tient compte des effets canal court prédominant (réduction de la tension de seuil, de la tension bande plate, dues à l'effet de la charge dans l'oxyde et à l'état d'interface, la dégradation de la mobilité et la modulation de la longueur du canal). Nous présentons également, à partir de ces considérations théoriques et des améliorations que nous avons portées, nous détaillons la méthode d'extraction des paramètres relatifs aux états d'interface, ainsi que la méthode que nous avons proposée pour tenir compte du courant tunnel des composants à isolant de grille ultra-mince.

4.2 Mécanismes du pompage de charge

4.2.1 Expression du courant pompé

Les expressions de $E_{em, e}$ et $E_{em, h}$ étant établies, il est possible d'exprimer l'intensité du courant pompé pour les trois différentes formes de signaux couramment utilisées.

Pour un système contenant une distribution uniforme de piège dans la bande interdite du semiconducteur, en utilisant les expressions obtenues par **Simmons** et **Wei** [37] on a pu déduire les expressions suivantes:

$$E_{em,h} = E_i + K.T.Ln \left\{ \frac{1}{Ln2} \left[v_{th} \cdot \sigma_p \cdot n_i \cdot t_{em,h} + Exp \left(\frac{E_{f,acc} - E_i}{K.T} \right) \right] \right\} \quad (4.1)$$

$$E_{em,e} = E_i - K.T.Ln \left\{ \frac{1}{Ln2} \left[v_{th} \cdot \sigma_p \cdot n_i \cdot t_{em,e} + Exp \left(\frac{E_i - E_{f,inv}}{K.T} \right) \right] \right\} \quad (4.2)$$

Avec v_{th} : Vitesse thermique des porteurs ($v_{th} = \sqrt{\frac{3.K.T}{m}}$). m : La masse de l'électron, σ_p (σ_n) la section efficace de capture des états d'interface pour les trous (pour les électrons), n_i la concentration intrinsèque et $t_{em,h}$ ($t_{em,e}$) la durée d'émission hors équilibre de trous (des électrons).

Les niveaux d'énergie $E_{em,e}$ et $E_{em,h}$ dépendent des sections de captures et des temps de montée ou de descente à travers les temps $t_{em,h}$ et $t_{em,e}$ mais dépendent faiblement du dopage du substrat. Cette remarque permet une simplification des équations (4.1) et (4.2) :

$$E_{em,h} = E_i + K.T.Ln \left\{ \frac{1}{Ln2} \left[v_{th} \cdot \sigma_p \cdot n_i \cdot t_{em,h} \right] \right\} \quad (4.3)$$

$$E_{em,e} = E_i - K.T.Ln \left\{ \frac{1}{Ln2} \left[v_{th} \cdot \sigma_p \cdot n_i \cdot t_{em,e} \right] \right\} \quad (4.4)$$

La différence entre ces deux énergies s'exprime par :

$$E_{em,h} - E_{em,e} = 2K.T.Ln \left\{ \frac{\sqrt{\sigma_n \cdot \sigma_p \cdot v_{th} \cdot n_i}}{Ln2} \sqrt{t_{em,h} \cdot t_{em,e}} \right\} \quad (4.5)$$

4.2.1.1 Cas d'un signal trapézoïdal

Dans le cas d'un signal de forme trapézoïdal, les durées d'émissions sont données par :

$$t_{em,e} = t_f \cdot \frac{(V_{fb} - V_{th})}{\Delta Vg} \quad (4.6)$$

$$t_{em,h} = t_r \cdot \frac{(V_{fb} - V_{th})}{\Delta Vg} \quad (4.7)$$

Finalement, l'expression du courant pompé est la suivante :

$$I_{CP} = 2q.f.\langle D_{it} \rangle A_{eff}.K.T.Ln \left[\frac{1}{Ln2} v_{th}.n_i.\sqrt{\sigma_n\sigma_p} \cdot \left| \frac{V_{fb} - V_{th}}{\Delta V_g} \right| \cdot \sqrt{t_r.t_f} \right] \quad (4.8)$$

4.2.1.2 Cas d'un signal triangulaire

Pour un signal de forme triangulaire, on écrit [32] :

$$\begin{cases} t_{em,e} = \frac{\alpha}{f}(V_{fb} - V_{th}) / \Delta V_g \\ t_{em,h} = \frac{(1-\alpha)}{f}(V_{fb} - V_{th}) / \Delta V_g \end{cases} \quad (4.9)$$

où α représente le rapport cyclique du signal de grille et f la fréquence du signal de grille. Le courant pompé prend alors comme expression :

$$I_{CP} = 2q.f.\langle D_{it} \rangle A_{eff}.K.T.Ln \left[\frac{1}{Ln2} v_{th}.n_i.\sqrt{\sigma_n\sigma_p} \cdot \left| \frac{V_{fb} - V_{th}}{\Delta V_g} \right| \cdot \frac{1}{f} \sqrt{\alpha(1-\alpha)} \right] \quad (4.10)$$

4.2.1.3 Cas d'un signal sinusoïdal

Dans le cas d'un signal sinusoïdal, les temps d'émission sont identiques et s'écrivent [51].

$$t_{em,e} = t_{em,h} = \frac{Z}{2\pi} \quad (4.11)$$

Avec :

$$Z = \sin^{-1} \left(\frac{2|V_{fb} - V_0|}{V_{gh} - V_{gl}} \right) + \sin^{-1} \left(\frac{2|V_0 - V_{th}|}{V_{gh} - V_{gl}} \right) \quad (4.12)$$

Où V_0 Valeur moyenne du signal sinusoïdal.

L'expression du courant pompé devient :

$$I_{CP} = 2q.f.\langle D_{it} \rangle A_{eff}.K.T.Ln \left[\frac{1}{2.Ln2} v_{th}.n_i.\sqrt{\sigma_n\sigma_p} \cdot \frac{Z}{\pi f} \right] \quad (4.13)$$

4.2.2 Paramètres contrôlant la réponse en pompage de charge

Dans ce paragraphe, nous examinons l'influence des différents paramètres du signal de grille et les conditions de mesure sur la réponse en pompage de charge d'un transistor [52].

4.2.2.1 Influence du signal de Grille

Les caractéristiques du signal de grille (profil, fréquence, niveaux) influent sur la réponse en pompage de charge. Par exemple, à des fréquences identiques, l'intensité I_{cp} du courant pompé, mesurée lors de l'application des impulsions trapézoïdales, est supérieure à celle obtenue pour des impulsions triangulaires. En effet, les temps triangulaires t_r et t_f sont supérieurs à ceux trapézoïdaux. Donc les niveaux d'émission s'éloignent des limites de bandes et par conséquent I_{cp} diminue. Cet exemple montre bien l'effet du profil du signal sur le courant pompé. En plus, la fréquence des impulsions influe sur la réponse en pompage de charge. Par exemple, pour un signal trapézoïdal de t_r et t_f constants, I_{cp} varie linéairement avec la fréquence. Pour un signal triangulaire, la charge pompée ($Q_{it} = I_{cp}/f$) varie linéairement avec $\ln(f)$.

La pente de la fonction $I_{cp}(f)$, dans les deux cas, détermine la valeur de la densité d'états d'interface moyenne. Enfin, pour étudier l'influence des niveaux du signal, on considère que la fréquence f et les temps de transition t_r et t_f sont constants.

Si V_{gh} croît (la durée du régime de désertion) le processus d'émission diminue. Le processus de recombinaison devient plus important et donc I_{cp} augmente.

4.2.2.2 Influence de la polarisation inverse (V_{inv})

L'augmentation de la tension inverse V_{inv} (polarisation de la source et du drain en inverse) diminue le courant I_{cp} , ainsi que V_{th} . Ceci est dû à la décroissance de la longueur effective du canal. De ce fait, l'aire du canal électriquement actif diminue et donc moins d'états d'interface sont actifs pour contribuer au courant.

La tension du seuil du transistor est donnée par [52] :

$$V_{th} = V_{fb} + 2 \cdot |\Psi_F| + |V_{inv}| + \frac{T_{ox}}{\epsilon_{ox}} \sqrt{2 \cdot q \cdot \epsilon_{si} \cdot \epsilon_{ox} \cdot N_a \cdot (|V_{inv}| + 2|\Psi_F|)} + \Delta V_{th} \quad (4.14)$$

$$\Delta V_{th} = \frac{T_{ox} \cdot q \cdot N_a \cdot L_{S,D} \cdot r_j}{L \cdot \epsilon_{ox}} \left[\sqrt{1 + \frac{2 \cdot L_{S,D}}{r_j}} - 1 \right] \quad (4.15)$$

Avec :

$L_{S,D}$: La largeur des zones d'espace autour de la Source et du Drain, N_a : Le dopage en surface,
 r_j : La profondeur des jonctions Source-Substrat et Drain-Substrat, $C_{ox} = \epsilon_{ox} / t_{ox}$: La capacité d'oxyde.

T_{ox} : L'épaisseur d'oxyde de Grille et ϵ_{si} et ϵ_{ox} : La permittivité diélectrique du silicium et de l'oxyde.

La surface effective s'exprime par :

$$A_{eff} = W \cdot [L - 2 \cdot L_{S,D}(V_{inv})] = W \cdot \left[L - 2 \cdot \left[\frac{2 \cdot \epsilon_{si}}{q \cdot N_a} \cdot (|V_{inv}| + 2 \cdot |\Psi_F|) \right]^{\frac{1}{2}} \right] \quad (4.16)$$

$$L_{S,D}(V_{inv}) = \left[\frac{2 \cdot \epsilon_{si}}{q \cdot N_a} \cdot (|V_{inv}| + 2 \cdot |\Psi_F|) \right]^{\frac{1}{2}} \quad (4.17)$$

4.2.2.2 Influence de la température

Les processus d'émission des porteurs à partir des états d'interface, dépendent de la température [46]. L'augmentation de la température favorise le processus d'émission et diminue le processus de recombinaison. Par conséquent le courant I_{cp} décroît.

L'expression de I_{cp} s'écrit :

$$I_{cp} = a \cdot T - b \cdot T \cdot \ln(T) + c \quad (4.18)$$

Avec :

$$a = 2 \cdot q \cdot \langle D_{it} \rangle \cdot A_{eff} \cdot K \cdot f \cdot \ln \left[\sqrt{\sigma_n \sigma_p} \cdot K_i \cdot \left| \frac{V_{th} - V_{fb}}{\Delta V_B} \right| \cdot \sqrt{\frac{3 \cdot K}{m^*}} \right]$$

$$b = 3 \cdot K f \cdot A_{eff} \cdot \langle D_{it} \rangle$$

$$c = q \cdot f \cdot A_{eff} \cdot \langle D_{it} \rangle \cdot E_G$$

Où K est la constante Boltzmann, m^* est la masse effective de porteur de la bande interdite du semiconducteur. Les paramètres V_{th} , V_{fb} , A_{eff} , D_{it} , $(\sigma_n \sigma_p)^{1/2}$ et E_g sont considérées comme indépendantes de la température.

4.3 Méthode d'extraction des paramètres

L'objectif de ce paragraphe est d'expliquer les principales méthodes de détermination de la densité des états d'interface et de leurs sections de capture.

Nous commençons par l'utilisation du pompage de charge à deux niveaux avec la détermination de D_{it} , la densité moyenne des pièges ainsi que de la moyenne géométrique des sections de capture des porteurs. Nous nous intéressons aussi à l'influence du courant tunnel entre la grille et le substrat, sur le pompage de charge.

Nous passons ensuite à la détermination de la distribution énergétique des pièges par pompage de charge à trois niveaux.

4.3.1 Présentation du banc de pompage de charge

Une vue d'ensemble du banc de mesures, utilisé lors de la caractérisation des transistors par pompage de charge est donnée à la figure 4.1. Ce banc est constitué des appareils suivants :

- Un générateur de signaux HP33120A qui fournit le signal de grille.
- Une unité de mesure (SMU) Keithley 236 pour les mesures des caractéristiques $I_{DS}(V_{GS})$ application de la tension de drain V_{DS} et relevé du courant I_{DS} .
- Un électromètre Keithley 517 pour la mesure du courant pompé. Il autorise la mesure de courant de l'ordre du fA.

Un ordinateur ayant une carte d'acquisition HPIB 32-bit pour communiquer via un bus IEEE avec les trois appareils cités ci-dessus. Le logiciel SPICE3F4 permet le pilotage des appareils et l'exploitation des mesures.

Les transistors caractérisés par mesures de pompage de charge sont montés en boîtier ce qui permet l'utilisation d'une boîte de mesure pour les connexions aux appareils. Il est toutefois possible de faire les mesures sur tranche par l'utilisation d'un système sous pointes.

SPICE3F4 est un logiciel développé à l'université de BERCKELY. Il fonctionne sous l'environnement « DOS ,WINDOWS » et permet le pilotage des appareils du banc dans les configurations de mesures suivantes ;

- $I_{DS}(V_{GS})$ pour la détermination du potentiel de surface.

- $I_{cp}(V_{gb}, \Delta V_g, f)$ avec des signaux carrés, triangulaires ou sinusoïdaux.
- $I_{cp}(V_g, \Delta V_3, t_3)$ pour des signaux à trois niveaux.

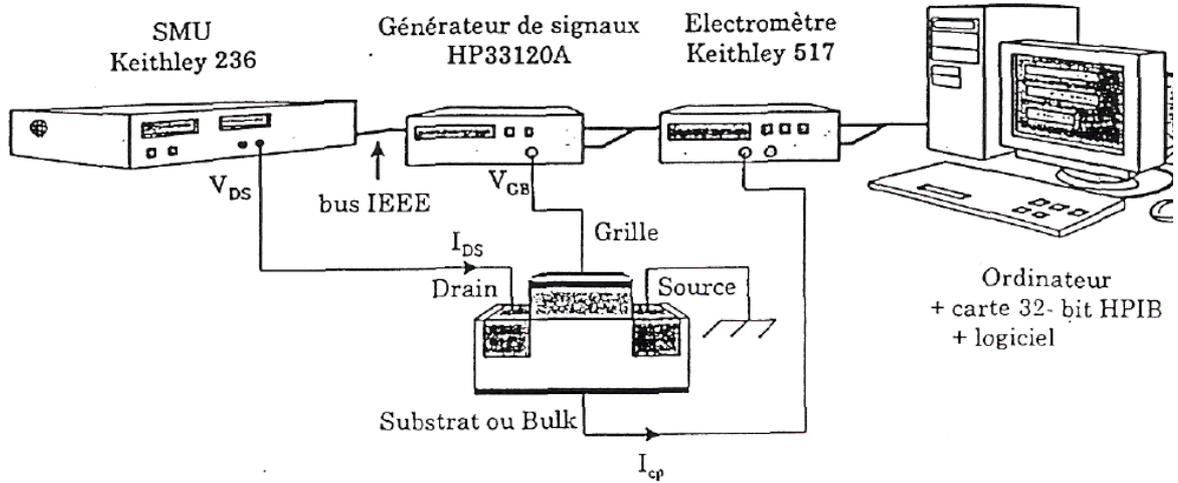


Figure 4.1. Présentation Schématique du banc de mesures [53].

Il se compose d'un générateur de signaux HP33120A, d'un électromètre Keithley 517 et d'un système de mesure Keithley 236. Ces appareils sont pilotés via un bus IEEE par un ordinateur qui permet aussi l'exploitation des résultats. A noter que pour les mesures de courant pompé, la tension de drain est égale à 0 V.

4.3.2. Pompage de charge à deux niveaux

4.3.2.1. Densité moyenne $\langle D_{it} \rangle$ et sections de capture moyenne

En posant σ_{np} comme étant la moyenne géométrique des sections de capture, soit $\sqrt{\sigma_n \sigma_p}$, l'équation (4.13) permet d'exprimer la charge pompée dans le cas d'un signal sinusoïdal :

$$Q_{CP} = \frac{I_{CP}}{f} = 2q \cdot f \cdot \langle D_{it} \rangle A_{eff} \cdot K.T.Ln \left[\frac{1}{2.Ln2} v_{th} \cdot n_i \cdot \sqrt{\sigma_n \sigma_p} \cdot \frac{Z}{\pi f} \right] \quad (4.19)$$

Cette équation peut aussi s'écrire sous la forme :

$$-Q_{CP} = 2q \cdot f \cdot \langle D_{it} \rangle A_{eff} \cdot K.T \left[\text{Ln}(10) \text{Ln}(f) - \text{Ln} \left[\frac{1}{2 \cdot \text{Ln}2} v_{th} \cdot n_i \cdot \sqrt{\sigma_n \sigma_p} \cdot \frac{Z}{\pi f} \right] \right]$$

(4.20)

Par conséquent, si l'on trace Q_{cp} en fonction du logarithme de la fréquence du signal (f), on obtient théoriquement une droite dont la pente permet d'accéder à la densité moyenne des états d'interface :

$$pente = 2 \text{Ln}(10) q \cdot k.T \cdot A_{eff} \cdot D_{it} \quad (4.21)$$

L'extrapolation de la droite à l'origine, c'est-à-dire à une fréquence de 1Hz, permet de déterminer la moyenne géométrique des sections de capture (connaissant D_{it}) :

$$Origine = -2q \cdot \langle D_{it} \rangle \cdot A_{eff} \cdot K.T \cdot \text{Ln} \left[\frac{1}{2 \cdot \text{Ln}2} v_{th} \cdot n_i \cdot \sqrt{\sigma_n \sigma_p} \cdot \frac{Z}{\pi f} \right] \quad (4.22)$$

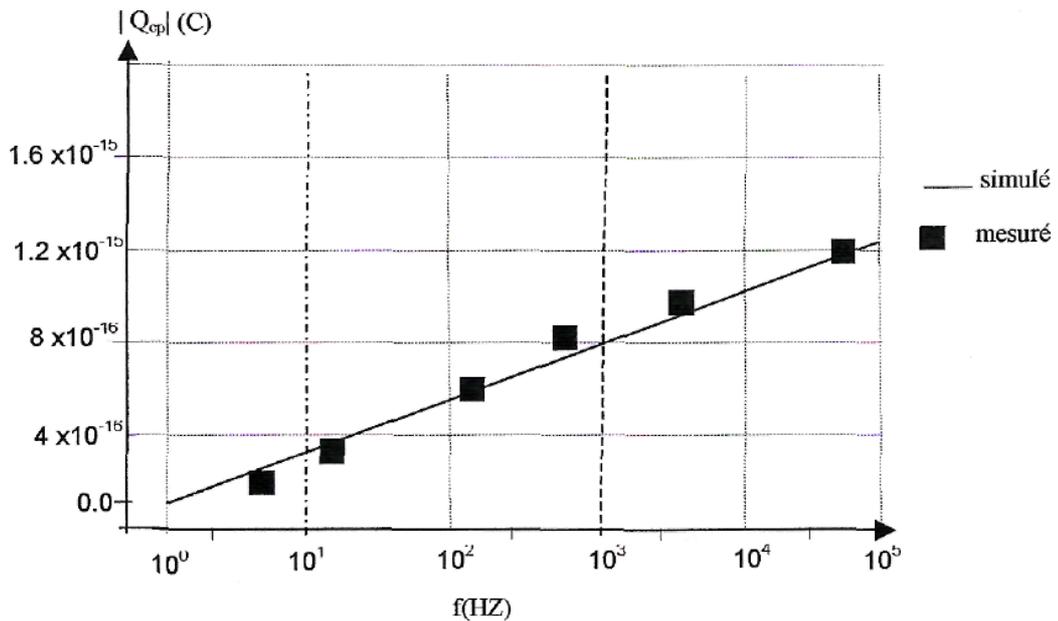


Figure 4.2. Extraction de D_{it} et de σ_{np} à partir d'une caractéristique $Q_{cp}(f)$ en pompage de charge à deux niveaux avec un signal sinusoïdal

Les caractéristiques du transistor MOS et du signal sinusoïdal de grille sont :

$t_{ox} = 5.3nm$, $W = 10\mu m$, $L = 3\mu m$, $\Delta L = 1.01\mu m$, $V_{fb} = -1.62 V$, $V_{th} = 0.19 V$, $\Delta V_g = 2.5 V$, $V_0 = -0.75 V$, les paramètres extraits sont : $D_{it} = 4.1 \times 10^1 eV^1 \cdot cm^{-2}$ et $\sigma_{np} = 8.3 \times 10^{-20} cm^2$.

Une courbe $Q_{cp}(f)$, déterminée sur un des transistors, est donnée en exemple à la figure 4.2.

Pour un signal de forme triangulaire nous obtenons :

$$pente = 2Ln(10)q.k.T.A_{eff}.D_{it} \quad (4.23)$$

$$Origine = -2q.f.\langle D_{it} \rangle.A_{eff}.K.T.Ln \left[\frac{1}{Ln2} v_{th}.n_i.\sqrt{\sigma_n \sigma_p} \cdot \frac{|V_{fb} - V_{th}|}{|\Delta V_F|} \cdot \sqrt{\alpha(1-\alpha)} \right]$$

A titre d'exemple pour une tension de bandes plates de l'ordre de -1 V, on peut prendre V_{gh} de l'ordre de 1.5 V. L'épaisseur de la couche d'isolant (isolant ultra-mince) peut être un facteur limitant pour le choix des valeurs extrêmes de la tension de grille.

4.3.2.2. Influence de l'effet tunnel

La diminution de la taille des transistors s'accompagne d'une diminution de l'épaisseur d'isolant propice à l'apparition d'un courant tunnel entre la grille et les zones de drain et de source ainsi que le substrat. Le courant pompé, I_{cp} , peut alors être masqué par l'amplitude de ce courant tunnel rendant erronée ou impossible l'extraction des caractéristiques des pièges.

La figure 4.3 montre les courbes pompées $I_{cptun}(V_{gl})$ c'est-à-dire le courant pompé I_{cp} auquel s'additionne le courant tunnel I_{tunnel} , en fonction de la fréquence du signal de grille

pour un transistor ayant une épaisseur d'isolant de 1.8 nm. Nous constatons que pour les fréquences inférieures à 100 KHz le courant tunnel déforme fortement la courbe en cloche du courant pompé et qu'aucun plateau ne peut être distingué.

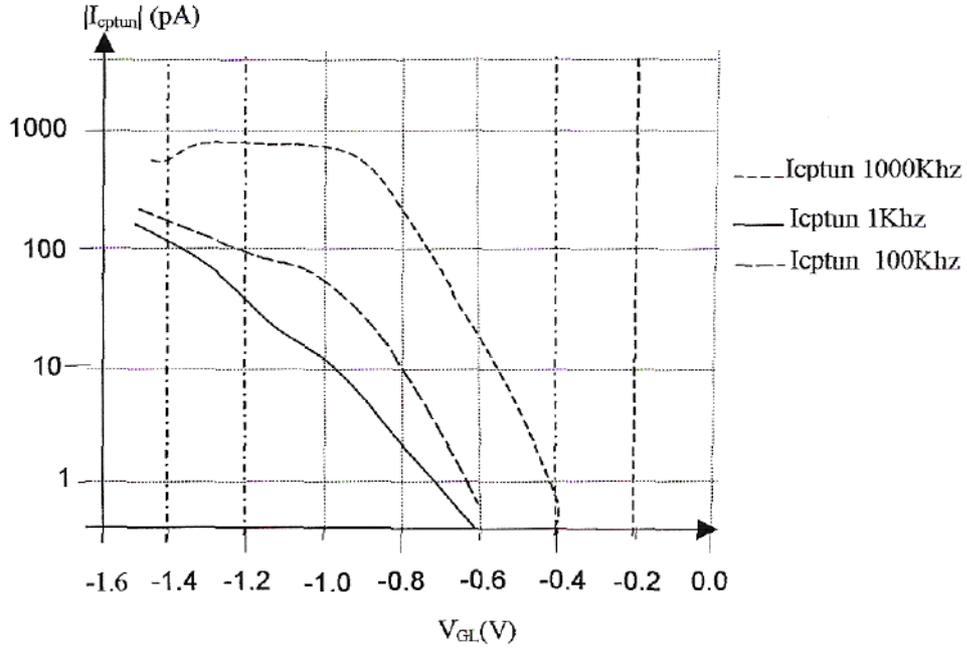


Figure 4.3. Courbes $I_{cp}(V_{gl})$ en fonction de la fréquence du signal de grille pour un transistor à canal n.

Les caractéristiques du transistor et du signal sinusoïdal de grille sont $t_{ox} = 1.8 \text{ nm}$, $W = 10 \mu\text{m}$, $L = 3 \mu\text{m}$, $\Delta L = 1.44 \mu\text{m}$, $V_{fb} = -1.002 \text{ V}$, $V_{th} = 0.05 \text{ V}$, $V_{gh} = 1.4 \text{ V}$, $V_0 = -0.5 \text{ V}$. Ce courant tunnel peut être déterminé à partir de la caractéristique statique $I_{GB}(V_{GB})$ du transistor.

A partir de la caractéristique statique du courant tunnel, on peut écrire :

$$I_{tunnel} = \frac{1}{T_p} \int_0^{T_p} I_{GB}[V_{GB}(t)] dt \quad (4.24)$$

Le signal que nous utilisons est sinusoïdal.

4.3.2.3 Répartition énergétique des états d'interface $D_{it}(E)$

L'utilisation d'un signal trapézoïdal dont on fait varier les temps de montée et de descente permet de déterminer la répartition énergétique des états d'interface. En modulant t_r , on module le niveau d'énergie $E_{em,h}$ et ainsi on fait varier la gamme d'états d'interface mis à contribution pour le courant pompé. Les variations du courant pompé donnent la répartition des pièges dans la partie inférieure de la bande interdite. Le raisonnement est identique pour les variations de t_f mais avec le niveau d'énergie $E_{em,e}$ et permet d'obtenir la répartition des pièges dans la partie supérieure de la bande interdite.

En dérivant l'expression du courant pompé, équation (2.8), par rapport aux temps de montée ou de descente on trouve :

$$\frac{dI_{cp}}{dt_r} = q \cdot f \cdot A_{eff} \left[D_{it}(E_{em,e}) \cdot \frac{dE_{em,e}}{dt_r} - D_{it}(E_{em,h}) \cdot \frac{dE_{em,h}}{dt_r} \right] \quad (4.25)$$

$$\frac{dI_{cp}}{dt_f} = q \cdot f \cdot A_{eff} \left[D_{it}(E_{em,e}) \cdot \frac{dE_{em,e}}{dt_f} - D_{it}(E_{em,h}) \cdot \frac{dE_{em,h}}{dt_f} \right] \quad (4.26)$$

Les équations (4.3) et (4.7) permettent d'obtenir :

$$\frac{dE_{em,h}}{dt_r} = \frac{KT}{t_r} \quad (4.27)$$

Avec les équations (4.4) et (4.6) nous arrivons à :

$$\frac{dE_{em,h}}{dt_f} = \frac{KT}{t_f} \quad (4.28)$$

- Pour déterminer $D_{it}(E)$ dans la partie inférieure de la bande interdite, t_f est maintenu constant et on fait varier t_r .

Dans ce cas l'équation (4.25) devient :

$$\frac{dI_{cp}}{dt_r} = q \cdot f \cdot A_{eff} \left[D_{it}(E_{em,h}) \cdot \frac{dE_{em,h}}{dt_r} \right] \quad (4.29)$$

Ainsi en utilisant les équations (4.27) et (4.29) on obtient la densité énergétique des états d'interface au niveau d'énergie $E_{em,h}$

$$D_{it}(E_{em,h}) = \frac{t_m}{q \cdot K \cdot T \cdot f \cdot A_{eff}} \cdot \frac{dI_{cp}}{dt_r} \quad (4.30)$$

- Pour déterminer $D_{it}(E)$ dans la partie supérieure de la bande interdite, on fait varier t_f tout en maintenant t_r constant.

L'équation (4.26) se simplifie pour devenir :

$$\frac{dI_{cp}}{dt_f} = q \cdot f \cdot A_{eff} \left[D_{it}(E_{em,h}) \cdot \frac{dE_{em,h}}{dt_f} \right] \quad (4.31)$$

En reportant l'équation (4.28) dans l'équation (4.31), on obtient l'expression de la densité énergétique des états d'interface au niveau d'énergie $E_{em,e}$ en fonction du courant pompé :

$$D_{it}(E_{em,e}) = \frac{t_d}{q \cdot K \cdot T \cdot f \cdot A_{eff}} \cdot \frac{dI_{cp}}{dt_f} \quad (4.32)$$

4.4 Conclusion

Ce chapitre a permis en conservant le même formalisme de donner une approche détaillée des techniques de pompage de charge à deux et à trois niveaux. Nous avons insisté sur les parties théoriques afin de mieux approfondir la compréhension des différents phénomènes mis en jeu. Une nouvelle détermination des expressions des niveaux d'énergie $E_{em, e}$ et $E_{em, e}$ a été donnée faisant apparaître un facteur $\ln(2)$ par rapport aux expressions données par Simmons. La méthode classique de détermination de la densité des états d'interface est intéressante, son approche spectroscopique l'est d'avantage car l'étude de la zone explorée dans la bande interdite est très large. Néanmoins, ces deux méthodes ne permettent pas de déterminer les sections efficaces de capture d'une manière précise, nous avons recours à une technique de pompage de charge à trois niveaux, qui permet de déterminer :

- Les répartitions énergétiques dans la bande interdite du semiconducteur.
- La densité d'états d'interface, sans approximation sur les valeurs des sections efficaces.
- Les temps d'émission et les sections efficaces des pièges à électrons et à trous respectivement dans les parties supérieures et inférieures de la bande interdite.

Ainsi que de donner une approche d'extraction de certains paramètres de la technique de pompage de charge. Les différentes équations sont implantées dans le logiciel SPICE par une technique bien déterminé, en respectant le contenu de chaque répertoire qui spécifie la fonction utilisée.

Une fois les modèles implantés, l'exécution des programmes pour la répartition et la connaissance des réponses de courant pompé ou charge pompée en fonction des différents paramètres du transistor sera détaillé dans le chapitre 5.

5.1 Introduction

L'industrie électronique en général, et la micro-électronique en particulier utilisent énormément les simulateurs afin de déterminer les performances électriques du circuit et de définir les spécifications des différents composants au moindre coût, c'est à dire sans la nécessité d'élaborer un prototype, ce qui nous permet de gagner du temps et par conséquent beaucoup d'argent. Donc on peut dire que les simulateurs constituent un outil très important d'aide au développement de la technologie.

Ils sont fondés sur un ensemble d'équations mathématiques (modèles), qui avec le progrès technologique ont acquis une certaine complexité due à la géométrie des dispositifs qui va en diminuant.

Avec cet outil, il devient possible de concevoir un nouveau produit et de prévoir ces performances en étant devant un terminal d'ordinateur [54] .

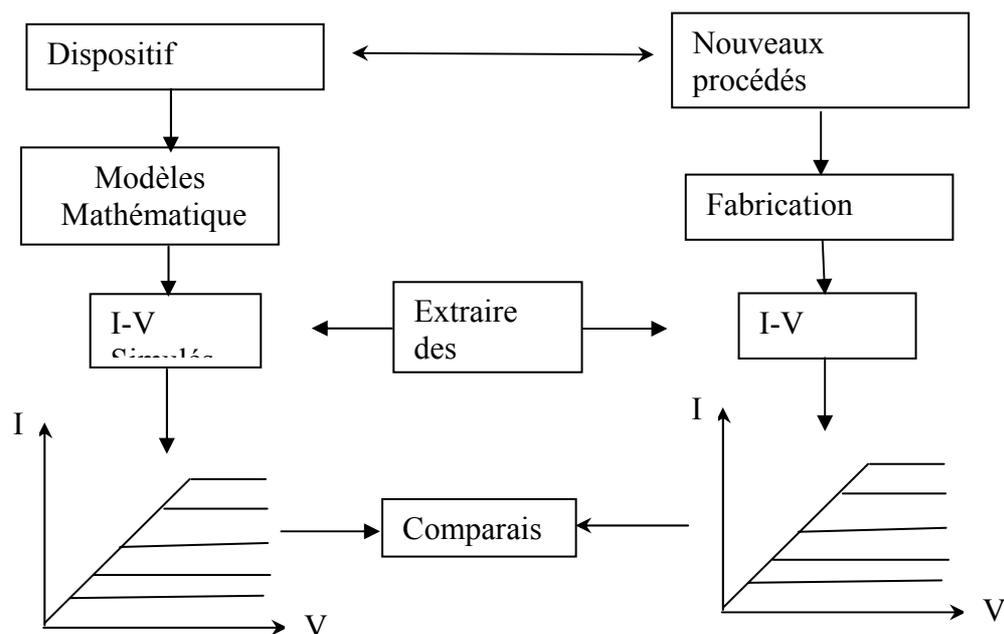


Figure 5.1. Différentes étapes de la modélisation

Un modèle est une représentation en langage mathématique d'un aspect de la réalité. Des variables mesurables décrivent l'état d'un système au cours d'un temps, ce sont les variables d'état, et la modélisation consiste à associer à ces variables une loi mathématique représentative du comportement du système.

La vérification de la vraisemblance de la loi se fait par comparaison avec les valeurs réelles, mesurées, des variables d'état (comme illustré sur la figure 5.1). Cette loi mathématique ne révèle le plus souvent qu'un aspect de la réalité. Elle dépend bien sûr de la complexité du système étudié mais aussi de ce que nous avons décidé d'analyser, de ce qu'il importe de connaître dans un contexte donné [54].

Appliquée à la conception de circuits et systèmes électroniques, la modélisation prend tout son intérêt dans le cadre de la simulation. Le modèle permet d'anticiper sur la réalisation, de prévoir le comportement électrique du composant d'un circuit. Les modèles de transistors que l'on trouve dans les simulateurs de circuits s'appuient sur les lois de la physique des semi-conducteurs (modèles de phénomènes physiques) et sont souvent traduits en une représentation électrique. Donc au moyen de résistances, capacités, sources de courant, etc.

Les modèles du transistor MOS existant dans les simulateurs SPICE (Simulation Program with Integrated Circuit Emphasis), SMART SPICE et ESACAP ne tiennent pas compte du faible courant de substrat mis en jeu dans le phénomène de pompage de charge. En effet, la technique de pompage de charge, purement expérimentale, est assez récente dans le traitement du phénomène de vieillissement par rapport aux techniques conventionnelles (*CV*, *DLTS*, *QV*,...). Vu l'importance de cette technique, nous avons implanté un modèle relatif au pompage de charge à trois niveaux qui prend en compte l'effet de la température sur les paramètres électriques et géométriques du transistor étudié.

La validation de ce modèle, nous a fourni des résultats concernant le courant pompé I_{cp} , en négligeant l'effet de la température sur les paramètres d'un transistor MOS, en fonction des niveaux haut, bas et troisième niveau de l'impulsion de grille V_{GH} , V_{GL} et V_3 , de la fréquence du signal et en fonction de la température. En plus, nous avons obtenu les signaux spectroscopiques en fonction de la température, en tenant compte de l'influence de la température sur les paramètres du transistor MOS. Nos résultats sont comparés avec des résultats expérimentaux.

5.2 Simulation électrique

La simulation électrique est l'une des premières étapes de conception d'un circuit intégré, car non seulement elle constitue une aide à sa mise au point mais permet de plus d'analyser et de prédire son comportement et ses performances, donc sa modification ainsi que son optimisation avant même son envoi en fabrication. A quelques exceptions près, les simulateurs analogiques sont d'une façon ou d'une autre des dérivés de SPICE de Berkeley.

Cependant, il existe des simulateurs qui ont été développés de manière descendante, donc, mieux adaptés que SPICE pour l'application choisie (OMEGA de l'école supérieure d'électricité). La modélisation dans SPICE est très compliquée, parce que l'utilisateur doit modifier beaucoup de fichiers. En plus, il n'existe pas encore de manuel pour ce travail. Cependant, comme la complexité des circuits augmente toujours, les stratégies de simulations traditionnelles deviennent inadéquates et la demande de performance est un défi en conception.

Depuis plus de 20 ans, SPICE est le programme d'analyse assisté par ordinateur le plus utilisé en conception analogique. C'est le résultat du travail d'un groupe d'étudiants du département électrique et informatique à l'université Berkeley sous la responsabilité de D. Pederson et R. Rohrer [54].

L'utilisation universelle n'est pas due uniquement à la nature robuste de SPICE mais surtout à la distribution gratuite par UC Berkely (Accessible sur Internet). Alors, SPICE est devenu un standard de fait de la simulation électrique avec plus de 40.000 copies dans le monde entier. SPICE est capable de simuler les circuits électriques pour différents domaines d'application. Les circuits peuvent contenir des résistances, des inductances, des inductances mutuelles, des sources de tension et de courant indépendantes et quatre types de sources dépendantes, des lignes de transmissions, des interrupteurs, des lignes RC distribuées uniformément, et les cinq dispositifs les plus connus des semi-conducteurs (diodes, BJTs, JEETs, MESFETs, MOSFETs).

SPICE est un simulateur de circuits linéaires et non-linéaires en continu, et en alternatif dans les états transitoire et permanent. Pour l'analyse en continu, SPICE détermine le point de fonctionnement en mettant les capacités en circuit ouvert et les inductances en court-circuit. Pour résoudre les équations non-linéaires, SPICE procède par itérations (méthode de Newton-Raphson).

Dans l'analyse transitoire, les conditions initiales sont déterminées automatiquement par l'analyse en continu. SPICE fait le calcul pour chaque nœud du circuit en fonction du temps. C'est une analyse de grands signaux où il n'y a pas de restriction sur l'amplitude du signal d'entrée. Concernant l'analyse alternative, SPICE fait le calcul des valeurs complexes des tensions de chaque nœud pour les circuits linéaires en fonction de la fréquence d'une sinusoïde appliquée à l'entrée.

5.2.1 Evolution du simulateur SPICE

Au départ, SPICE a été lancé sous le nom CANCER (Nagel et Roher 1970). Il a acquis le nom SPICE 1 (Nagel Pederson) en mai 1972, la date à partir de laquelle il a été distribué dans le domaine public. La deuxième diffusion SPICE2 a été lancée en 1975 (la plus utilisée). D'autres sociétés ont diffusé SPICE sous plusieurs noms [50] comme HSPICE par Meta Software en 1981 et PSPICE par Microsim en 1985 qui a été la première version de SPICE sur PC. Au début des années 1980, l'introduction des micro-ordinateurs a permis aux ingénieurs l'accès facile aux ressources permises par SPICE. Cependant, compte tenu de sa structure, il est difficile d'implanter un modèle par un utilisateur non expérimenté. Ces limitations ont conduit au SPICE3, la version améliorée est réécrite en langage C (par Vladimurescu, Quarlés, Zhang, Newton, Pederson et Sangiovanni-Vincentelli 1981). SPICE3 était diffusé publiquement en mars 1985. Par conséquent, les sociétés ont profité de cette diffusion comme Cadence qui a lancé sa version SPICEPlus et Silvaco avec son simulateur SmartSPICE [50].

Enfin, l'université de Berkeley a arrêté le développement de SPICE avec sa dernière version SPICE3F5 en 1994. Actuellement, il y a environ 20 versions commerciales de SPICE. Cette version a ajouté ses propres caractéristiques comme la schématique, des modèles de dispositifs et/ou de nouvelles méthodes d'analyses.

5.2.2 Algorithme de résolution de SPICE

La méthode de résolution implantée dans SPICE pour le domaine transitoire est représentée par l'organigramme de la figure 5.2. Après l'initialisation de la valeur du point de fonctionnement et la linéarisation du composant autour de cette dernière, on résout le système d'équations linéaires résultant par une méthode itérative. Ce processus est répété jusqu'à l'obtention de la valeur optimale (convergence).

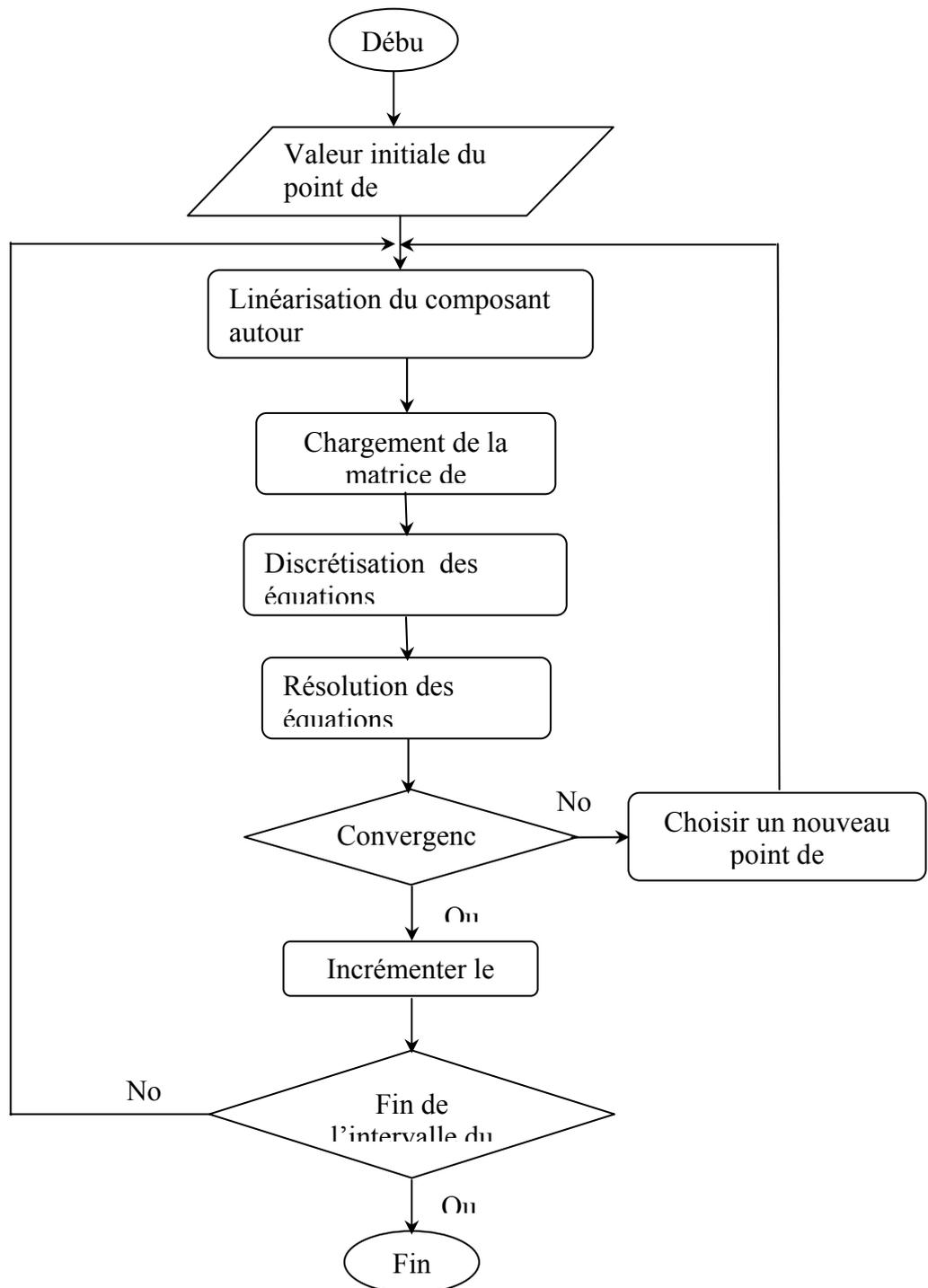


Figure 5.2. Algorithme de résolution de SPICE.

5.3 Structure interne de SPICE3F4

Nous voulons donner ici un aperçu sur la structure interne de SPICE3F4 pour faciliter son exploitation. SPICE est composé de trois répertoires importants (Tableau 5.1) : Include, Lib et Bin.

5.3.1 Répertoire INCLUDE

Dans ce répertoire on trouve tous les fichiers d'extension *.h (xxx.h) associés à SPICE.

5.3.2 Répertoire LIB

Ce répertoire LIB comprend tous les fichiers des bibliothèques de type *.lib (xxxx.lib) et un sous répertoire DEV. Ce dernier est réparti à son tour en sous répertoires qui contiennent les fichiers sources de tous les modèles de dispositifs.

Ces modèles portant le nom de dispositifs sont appelés "Modèle" dans la Tableau 5.1.

<i>Exemple d'exploitation</i>
C:\SPICE3F4\SRC
\NCLUDE\xxx.h
\Lib\DEV\ "Modèle"\ "modèle".c
\DEV1.lib
\DEV2.lib
\DEV3.lib
\yyy.lib
\BIN\bconf.c
\main.c
\bspice.lnk
\bspice.exe
\nutmeg.exe

Tableau 5.1. Extrait de la structure de SPICE3F4.

Après la compilation, les objets des fichiers "modèles".c, dites "modèles".obj sont regroupés dans un des "fichiers".lib selon le modèle utilisé (DEV1.lib, DEV2.lib ou DEV3.lib) comme l'indique le tableau 5.2.

Modèles Bibliothèques	Dispositifs
V(VCCS,VCVS, VSRC) DEV1.lib	Sources de tension (contrôlées,...)
I(CCS, CCVS, ISRC)	Sources de courants (contrôlées)
R,L,C	Résistances, inductances, capacités
D DEV2.lib	Diode
BJT	Transistor bipolaire
MOS1, MOS2, MOS3	Transistor MOS
BSIM, MOS3, DEV3.lib CPM3 (que nous avons implanté)	Transistor MOS

Tableau 5.2. Bibliothèques des différents modèles de SPICE

Il existe d'autres fichiers bibliothèques "yyy'.lib dans SPICE fermé (propres au simulateur, et inaccessibles). Tels que inp.lib, ckt.lib, fte.lib, etc.

5.3.3 Répertoire Bin

Ce répertoire contient les fichiers exécutables sources. Ces fichiers permettent la compilation, le lien et la visualisation graphique de la simulation. Tel que, le fichier MSC51.exe compile le modèle implanté, le fichier Bspice.exe permet le lien entre le fichier "fichier".cir qui contient les données et le modèle compilé, enfin, le fichier Nutmeg.exe, le post-processeur graphique, permet la visualisation des résultats de simulation.

Bspice.exe et Nutmeg.exe sont obtenus après compilation du fichier principal "main.c" et du fichier "bconf.c", qui contiennent les informations sur la configuration imposée à SPICE: dispositifs et type d'analyse et après la liaison avec les fichiers bibliothèques, décrits précédemment, à l'aide du fichier "bspice.lnk".

5.4 Exemple de modélisation d'un dispositif MOS3

Le répertoire MOS3 contient 24 fichiers dont les plus importants sont présentés dans le tableau 5.3

Fichiers	Fonctions
MOS3defs.h	Définition des variables spécifiques au modèle MOS3
MOS3.C	Equivalence des paramètres de modèle fichier "circuit.cir"
MOS3par.c	Déclaration des paramètres dispositifs : L, W, ...
MOS3mpar.c	Déclaration des paramètres modèles : VTO, NSUB, ...
MOS3set.c	Valeurs par défaut des paramètres Traitement continu
MOS3load.c	DC et temporelle TRAN

Tableau 5.3. Fichiers essentiels du répertoire MOS3.

Le fichier le plus important est **MOS3load.c**. Ce fichier comprend quatre séquences :

- 1. Préliminaire et initialisations**
Includes
Définitions des variables
Initialisations
- 2. Equations du modèle**
a- en DC
Calcul du courant drain et des conductances gds, gm, glbs
éléments équivalents ieq // ge
b- en TRAN
Calcul des courants de capacités et des conductances des
capacités éléments équivalents icapeq // gcapeq.
- 3. Test de convergence**
- 4. Chargement de la matrice conductance**
du vecteur excitation avec les éléments ieq (+icapeq) de la matrice
conductance avec les éléments geq (+gcapeq)

5.5 Description du modèle de pompage de charge à trois niveaux (CPM3)

Le répertoire CPM3 qu'on a introduit a été créé dans le répertoire DEV. Le programme principal de ce répertoire est CPM3.C. Ce dernier a comme seule fonction d'initialiser la variable CPM3info, de type SPICEdev. Dans cette dernière, on définit complètement le composant en précisant le nombre de ses broches, son type, ses paramètres géométriques et technologiques (Stockés dans la pile IFparam). La structure CPM3info, se trouve dans le fichier d'en-tête CPM3itf.H Annexe 1. La déclaration des paramètres technologiques de CPM3 se fait à l'aide du tableau CPM3mpTable[50]. Chaque ligne de ce tableau est identique à celle des paramètres géométriques du composant. La définition des nœuds du dispositif est effectuée à l'aide d'un pointeur de type "caractère". Ces nœuds sont stockés dans le tableau CPM3names.

L'allocation mémoire des tableaux : CPM3names, CPM3ptable et CPM3mpTable.

L'exécution fait appel aux programmes suivants :

- * CPM3param (fichier CPM3par.C) : Lecture des paramètres géométriques.
- * CPM3modParam (fichier CPM3mpar.C) : Lecture des paramètres technologiques.
- * CPM3load (fichier CPM3load.C) ; Calcul des conductances linéaires équivalentes pour un point de polarisation et chargement de la matrice Admittance pour l'analyse en continu.
- * CPM3setUp (fichier CPM3set.C) : Chargement de la structure (CPM3info) pour optimiser les calculs et définition des paramètres par défaut.
- * CPM3temperature (fichier CPM3temp.C) : Influence de la température sur les conductances et définition des valeurs par défaut.

- * CPM3trunc (fichier CPM3trun.C) : Troncature des chiffres non significatifs.
- * CPM3findBranch : Recherche des équations concernant un dispositif.
- * CPM3acLoad (fichier CPM3acLd.C) : Linéarisation de la solution autour du point de fonctionnement et chargement de la matrice Admittance pour l'analyse en petit signal (AC).
- * CPM3accept : demande l'acceptation d'un point temporel.
- * CPM3destroy (fichier CPM3dest.C) : Destruction de toutes les boucles sur un modèle et ses "instances" et restitution de l'espace mémoire.
- * CPM3modDelete (fichier CPM3mdel.C) : Destruction d'une boucle sur un modèle et ses "instances" et restitution de l'espace mémoire.
- * CPM3delele (fichier CPM3del.C) : Destruction d'une "instance" d'un modèle et restitution de l'espace mémoire.
- * CPM3getIC (fichier CPM3ic.Q) : Lecture initiale de l'élément.
- * CPM3ask (fichier CPM3ask.C) : Demande de détails sur le dispositif (paramètres géométriques) et lecture dans la pile CPM3instance.
- * CPM3modAsk (fichier CPM3mask.C) : Demande de détails sur le modèle (paramètres technologiques) et lecture dans la pile CPM3model.
- * CPM3pzLoad (fichier CPM3pzLd.C) : Calcul des conductances linéaires équivalentes en mode complexe et chargement de la matrice Admittance pour l'analyse continu.
- * CPM3convTest (fichier CPM3cvte.C) : Test de convergence des équations du composant.

5.6 Schéma du Modèle Implanté

Dans les figures 5.3 et 5.4, nous représentons respectivement le schéma équivalent du transistor MOS considéré par SPICE3F4 et le schéma du modèle équivalent, tenant compte du phénomène de pompage de charge, que nous avons proposé et implanté dans le simulateur SPICE3F4.

Dans la Figure 5.3, G, S, B, et D représentent la Grille, la Source, le Substrat et le drain du transistor MOS alors que RS, RD, CGS, CGD, CGB, CBS et CDB représentent la résistance de Source, la résistance du Drain, la capacité entre Grille et Source, la capacité entre Grille et Drain, la capacité entre Grille et Substrat, capacité entre Substrat et Source et capacité entre Drain et Substrat. Dans la Figure 5.4 pour tenir compte du courant de substrat, nous avons modifié le modèle électrique du transistor MOS utilisé dans le simulateur SPICE3F4 en lui ajoutant un générateur de courant et une résistance RB permettant la mesure de ICP.

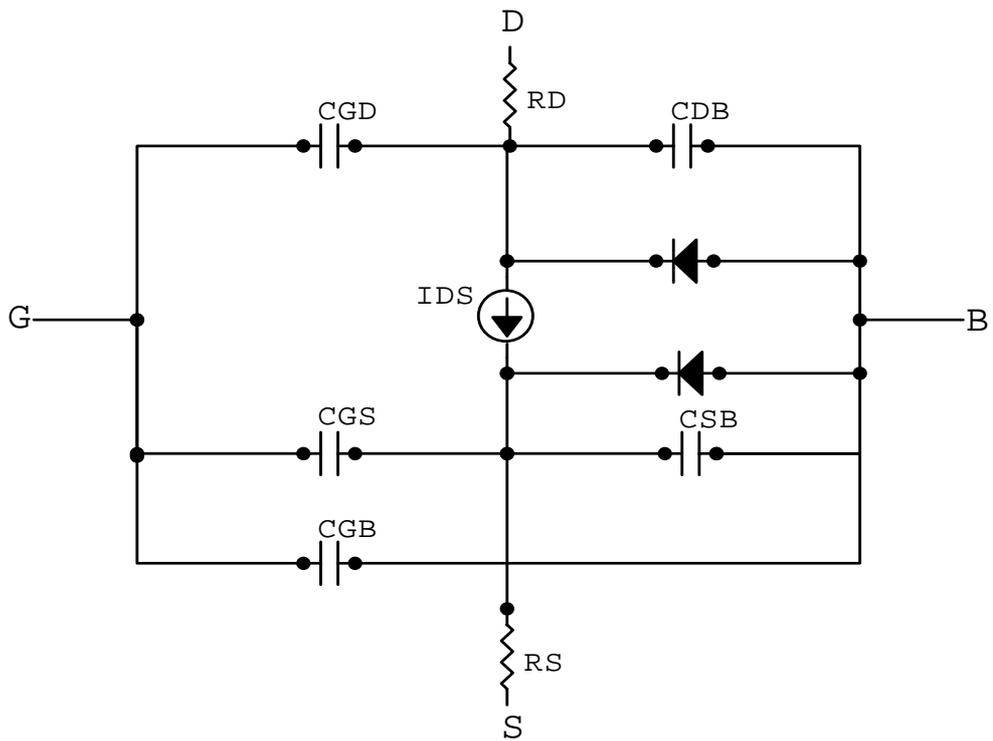


Figure 5.3. Schéma équivalent du transistor MOS implanté dans SPICE3F4

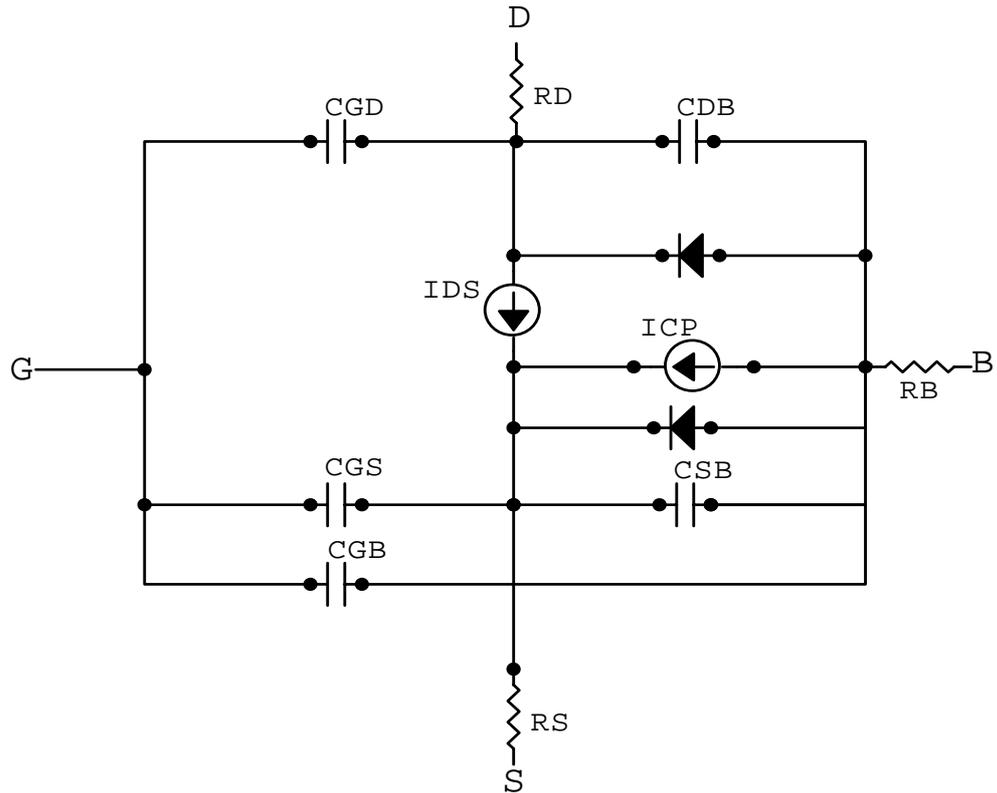


Figure 5.4. Schéma équivalent du transistor MOS implanté dans SPICE3F4 en tenant compte du phénomène de pompage de charge [59].

5.7 Résultats de Simulation

5.7.1 Signale simulé de grille

Le courant de pompage de charge apparaît au niveau du substrat d'un transistor MOS de type N lorsque la grille est soumise à une polarisation triangulaire ou trapézoïdale, de niveau haut V_{gh} et de niveau bas V_{gl} de temps de montée et de descente $t_{m,d}$, de hauteur ΔV_g et de fréquence f . Le signal à trois niveaux, utilisé dans la technique de pompage de charge pour déterminer la répartition énergétique des sections de capture dans la bande interdite, a été simulé par le simulateur (figure 5.5). Cette polarisation permet le passage de l'accumulation à l'inversion et inversement. Le mécanisme physique qui est à l'origine de ce courant est un processus de génération recombinaison par l'intermédiaire des états électronique localisés à l'interface semiconducteur-oxyde. Les électrons piégés dans les états d'interface vont être émis dans la bande de conduction du silicium et se recombine avec les porteurs majoritaires arrivant du substrat. C'est le phénomène de pompage de charge [58].

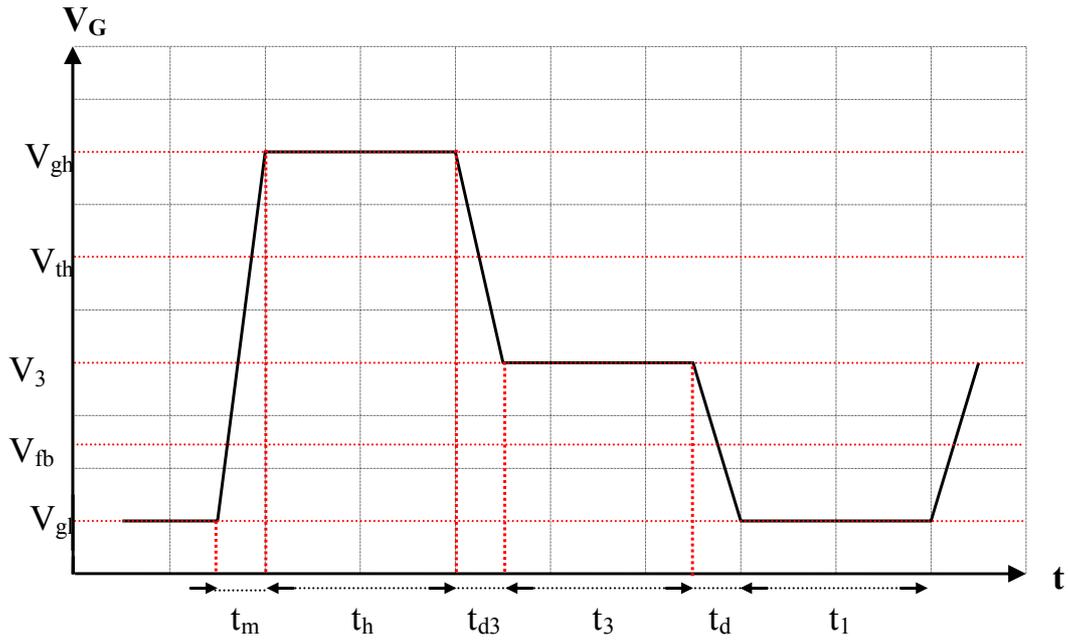


Figure 5.5. Signal simulé, appliqué sur la Grille du transistor [61].

5.7.2 Effet de la température sur la technique de pompage de charge

Les résultats d'émission des porteurs à partir des états d'interface dépendent de la température. Notre travail consiste de suivre la variation du courant pompé au niveau du substrat en fonction du signal appliqué sur la Grille pour plusieurs valeurs de températures.

Ven den bosch et al [58] ont exprimé la dépendance du courant pompé avec la température selon la formule (2.8). Cette technique a été simulé par un simulateur électrique dit SPICE3F4, le modèle mathématique qu'on a développé, concernant l'équation du courant pompé en fonction de la température est donné par [62]:

$$I_{CP} = 1 - \frac{e^{-(W1+W2.LnT)}}{e^{-W3}} \quad (5-1)$$

Avec :

$$W1 = I_{CPmax}$$

$$I_{CPmax} = A.Ln.v_{th}.n_i.\sqrt{\sigma_n.\sigma_p}.\sqrt{t_{em,e}.t_{em,h}} \quad (5-2)$$

où

$$A = 2 \cdot q \cdot K \cdot T \cdot \langle D_{it} \rangle \cdot A_{\text{eff}}$$

$$W2 = 4 \cdot q \cdot K \cdot T \cdot L_{\text{eff}} \cdot W$$

$$W3 = 1/2 \cdot W2 / K \cdot (E_c - E_v)$$

Notre modèle a été développé, à partir de l'équation donnée par Ven den bosch et al. Pour ce dernier les paramètres utilisés ne s'expriment pas en fonction de la température, qui a été considérée comme fixe. Notre travail consiste à faire varier ce paramètre de température et suivre l'évolution du courant pompé au niveau du substrat. Les résultats de simulation de la variation de $I_{CP} = f(V_{gl})$ pour différentes valeurs de température sont représentés par la figure 5.6.

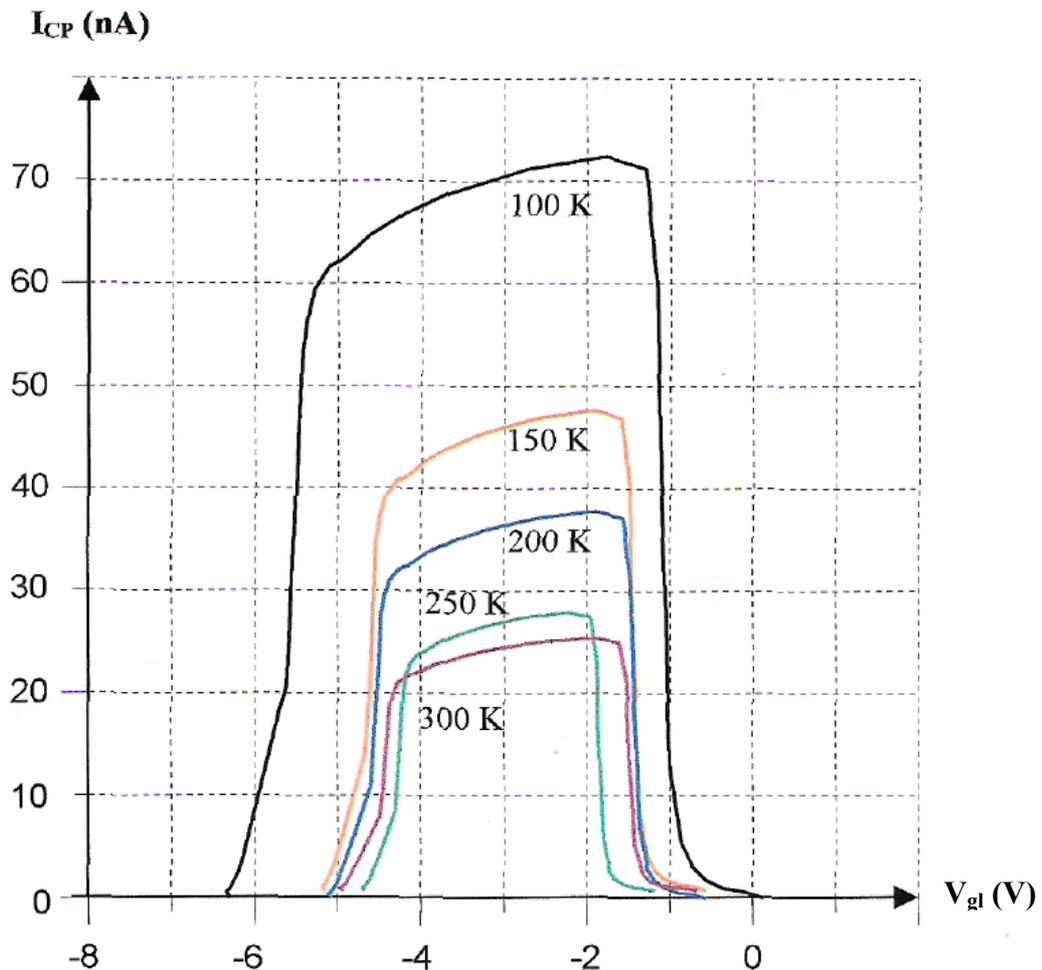


Figure 5.6. Influence de la température sur le courant pompé, courbe $I_{CP}(V_{gl})$ [59]. Cette figure montre l'influence de la température sur le courant pompé : pour $T=100^{\circ}\text{K}$, 150°K , 200°K , 250°K et 300°K . Et sur la figure 5.7, la température est définie cette fois-ci comme une variable pour $\langle D_{it} \rangle = 3 \cdot 10^{10} \text{ eV}^{-1} \cdot \text{cm}^{-2}$ et $\sigma = 2 \cdot 10^{-15} \text{ cm}^2$, avec les conditions de simulations suivantes : $\Delta V_g = 6\text{V}$, $f=50\text{Khz}$, $t_m = t_d = 600\text{ns}$.

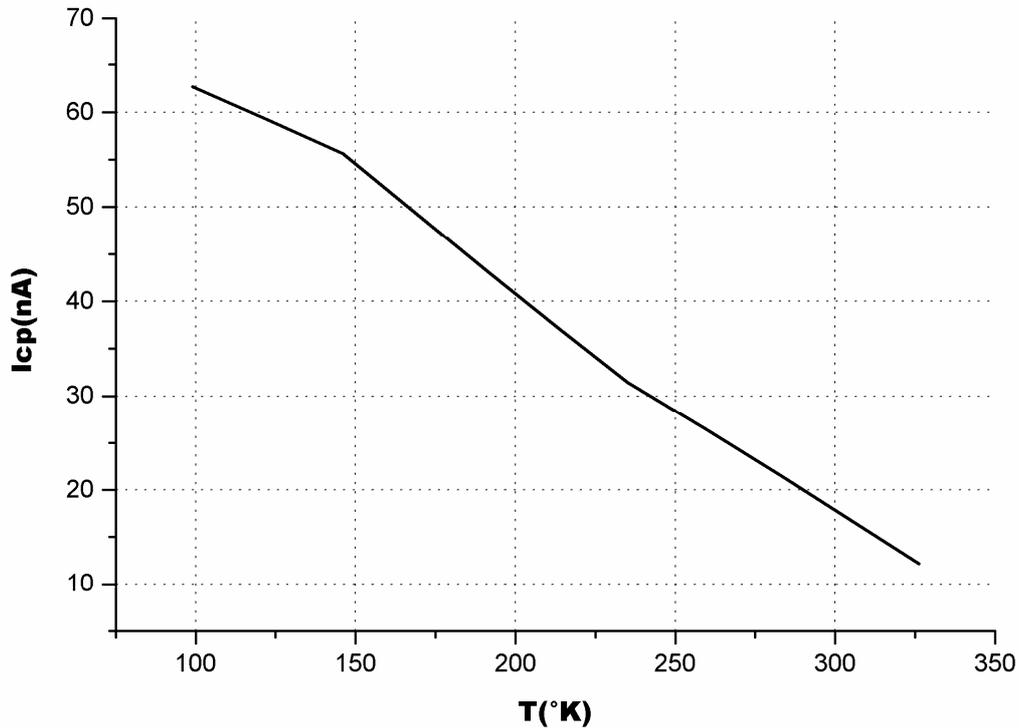


Figure 5.7. Variation du courant pompé en fonction de la température.

Nous avons utilisé le modèle pour un transistor de paramètres indépendants de la température. Le calcul est effectué pour un transistor de canal court ($L=0.1\mu\text{m}$, $W=25\mu\text{m}$) avec $T_{\text{ox}}=12\text{nm}$, $\langle D_{\text{it}} \rangle = 3.10^{10} \text{eV}^{-1} \text{cm}^{-2}$, $\langle \sigma \rangle = 10^{-15} \text{cm}^2$, $V_{\text{th}}=-0.8\text{V}$, avec $V_{\text{inv}}=0.2\text{V}$ et $\Delta V_{\text{g}}= 6\text{V}$. On remarque bien, que le courant I_{CP} , diminue lorsque T augmente. Cette diminution est expliquée physiquement par la croissance du processus d'émission des électrons à partir des états d'interface, alors la recombinaison diminuée ce qui décroît le courant pompé

Les résultats de la variation du courant pompé en fonction de la température seront utilisés pour modéliser la dégradation des caractéristiques électroniques de l'interface. Ils permettent d'interpréter qualitativement certains mécanismes de vieillissement.

Il est clair que les dimensions et l'épaisseur de la couche d'oxyde influent de manière notable sur l'allure et la valeur maximale du courant pompé [63].

Dans le cas de pompage de charge spectroscopique on a deux phases. En premier lieu, le signal spectroscopique (S_r) est calculé en fonction de la température pour différentes fenêtres d'émission. L'utilisation du modèle de Groeseneken exprimé par l'équation (2.42) du deuxième chapitre pour un transistor de paramètres dépendants de la température ($L=0.1\mu\text{m}$,

$W=25\mu\text{m}$, $T_{\text{ox}}=12\text{nm}$), avec ($t_{\text{m1}}=250\text{ns}$ et $t_{\text{m2}}=500\text{ns}$), ($t_{\text{m1}}=500\text{ns}$ et $t_{\text{m2}}=1000\text{ns}$) et ($t_{\text{m1}}=1000\text{ns}$ et $t_{\text{m2}}=2000\text{ns}$); le temps de descente $t_d=1\mu\text{s}$ et une section efficace moyenne $\langle\sigma\rangle = 10^{-15}\text{cm}^2$.

Dans une deuxième phase, le signal spectroscopique (S_f) est calculé en fonction de la température à l'aide de l'équation (2.45) pour un transistor de même paramètres que précédemment avec $t_m = 1\mu\text{s}$ et pour trois différentes fenêtres d'émissions : ($t_{\text{d1}}=250\text{ns}$ et $t_{\text{d2}}=500\text{ns}$), ($t_{\text{d1}}=500\text{ns}$ et $t_{\text{d2}}=1000\text{ns}$), ($t_{\text{d1}}=1000\text{ns}$ et $t_{\text{d2}}=2000\text{ns}$) et $\sigma = 10^{-15}\text{cm}^2$.

Nos résultats sont représentés par la figure 5.8 et la figure 5.9

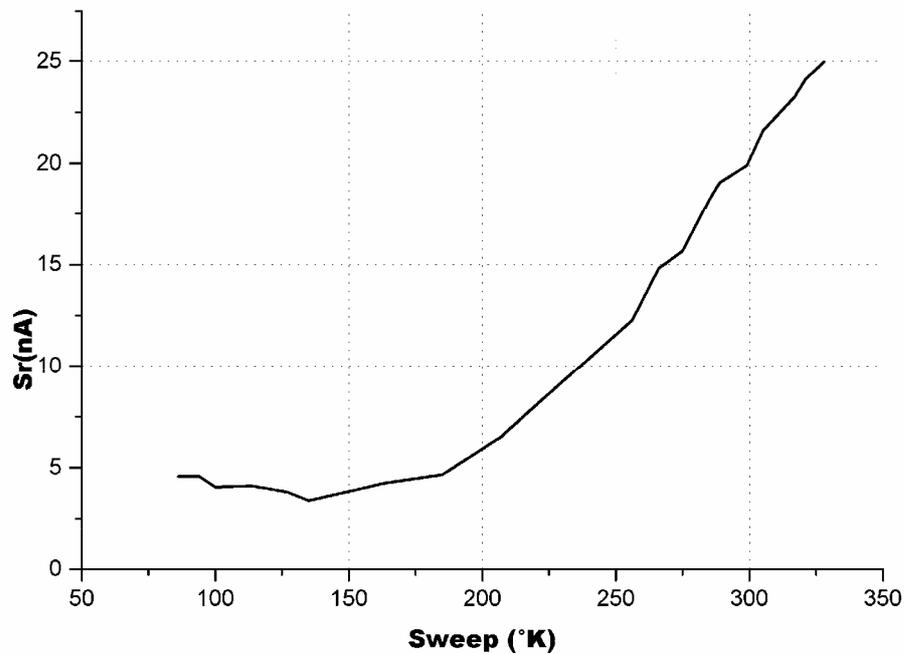


Figure 5.8. Variation du signal spectroscopique S_r en fonction de la température

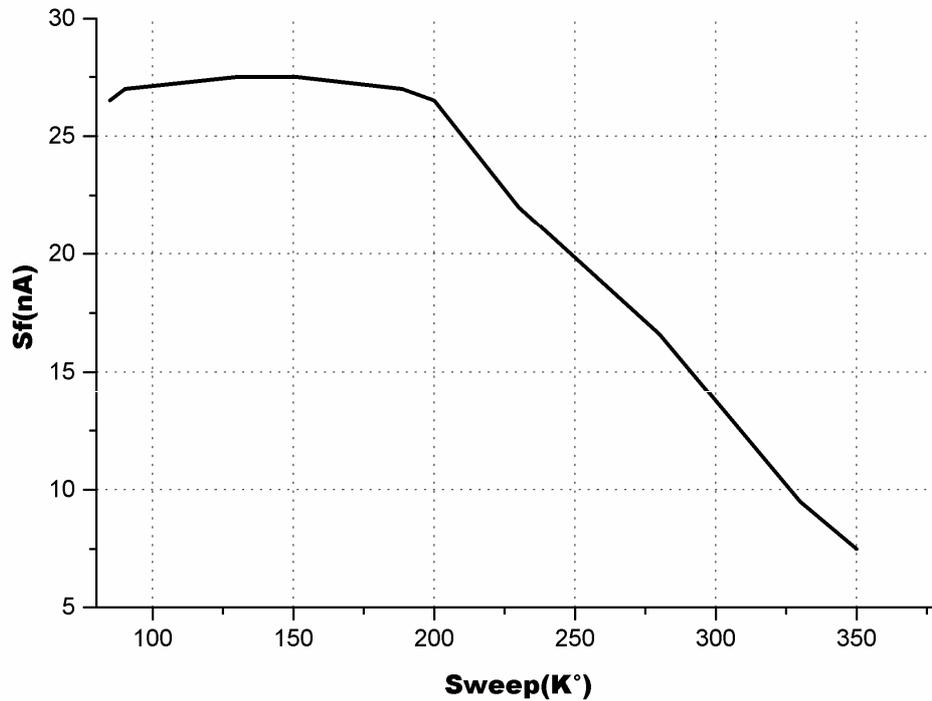


Figure 5.9. Variation du signal spectroscopique S_f en fonction de la température

Enfin, les vitesses d'émissions moyennes en pompage de charge spectroscopique e_{of} et e_{or} , définies dans les fenêtres énergétiques de pompage spectroscopique (t_{d1}, t_{d2}) et (t_{m1}, t_{m2}) respectivement, sont données par les expressions :

$$e_{of} = \frac{\ln(t_{d2}/t_{d1})}{\alpha(t_{d2} - t_{d1})}$$

$$e_{or} = \frac{\ln(t_{m2}/t_{m1})}{\alpha(t_{m2} - t_{m1})}$$

Si on considère $\alpha = 0.3$, alors les fenêtres énergétiques, choisies, ont des vitesses d'émission moyenne comprises entre 10^6 et 9.10^6 ms^{-1} . Alors que, ces vitesses, obtenues par la technique DLTS [56], sont comprises entre 20 et 100 ms^{-1} . Ce qui montre que seuls les états qualifiés de "lent" participent à la réponse en DLTS. Par contre dans la technique de pompage de charge spectroscopique, les états qualifiés de "lent" et de "rapide" participent à la réponse.

5.7.3 La densité d'interface en fonction du potentiel de surface

Nous avons développé un modèle mathématique, qui est un post processeur intégré au simulateur électrique SPICE3F4. Ce modèle calcule la densité d'interface d'un transistor MOS en fonction du potentiel. Après une étude bien détaillée au calcul du potentiel de surface, la variation de la densité des interfaces (D_{it}) est représentée sur la figure 5.10

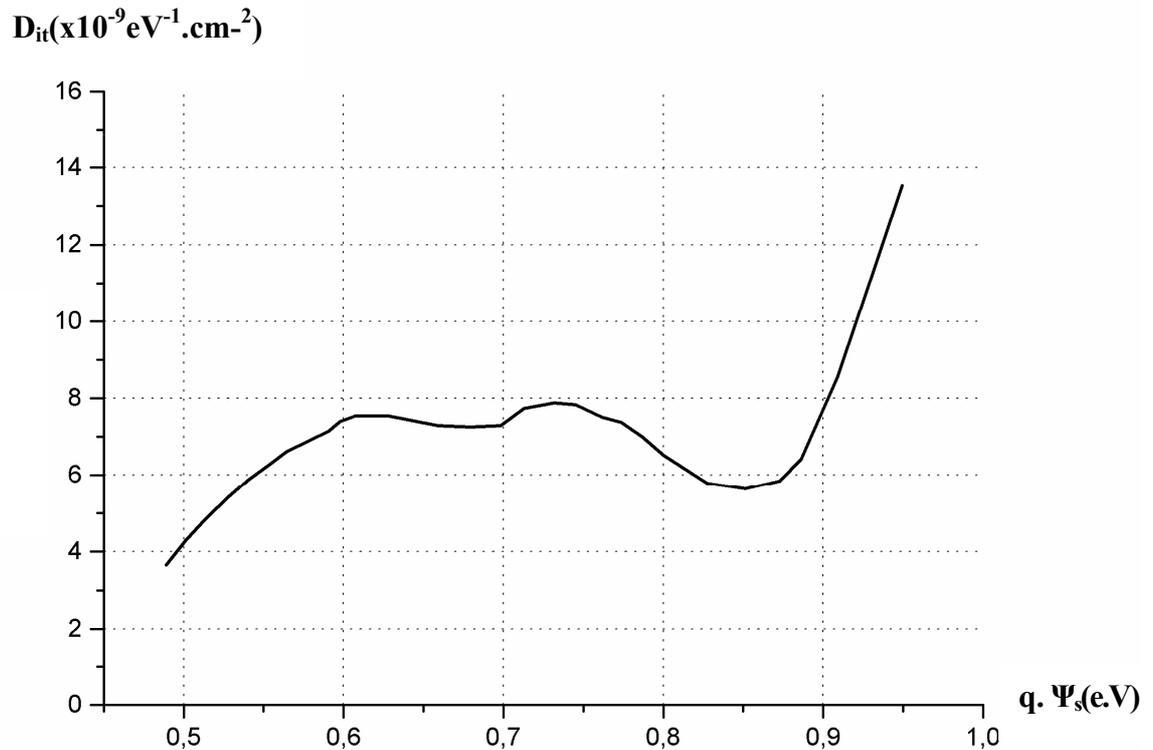


Figure 5.10. Variation de $D_{it}(\Psi_s)$ par la méthode de pompage de charge à trois niveaux.

5.7.4 Le courant pompé en fonction de la tension intermédiaire

La variation du courant pompé en fonction de la tension intermédiaire V_3 du signal appliqué est représentée sur la figure 5.11. En fixant la valeur de V_3 , et pour des temps d'impulsion différents, on aura un ensemble de courbes représentant la variation du courant pompé en fonction du temps (figure 5.12).

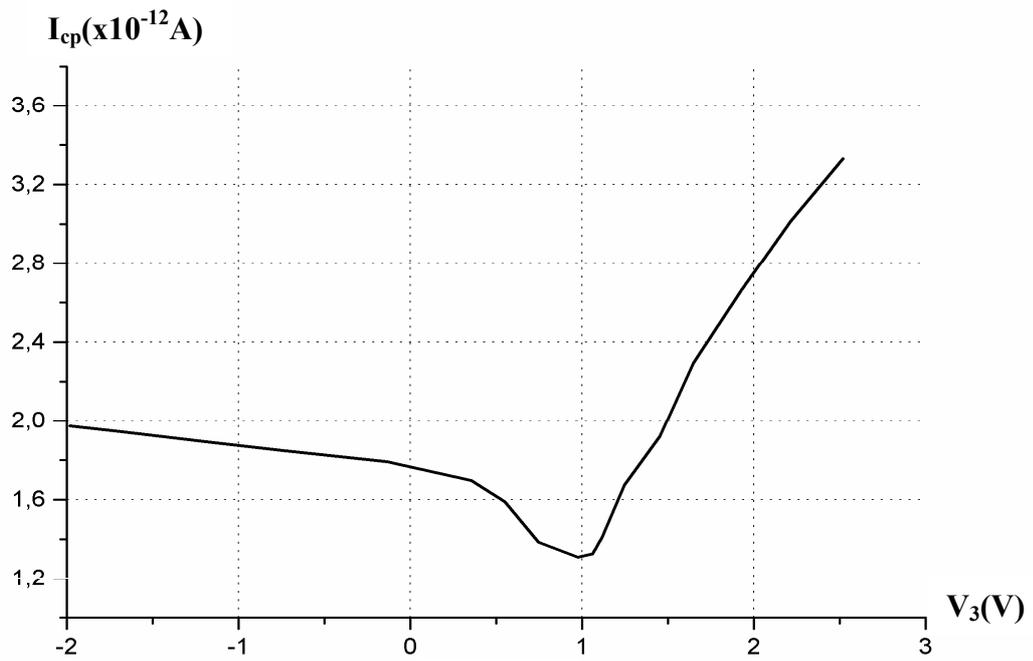


Figure 5.11. Variation de $I_{CP} = f(V_3)$ obtenue par la technique de Pompage de charge à trois

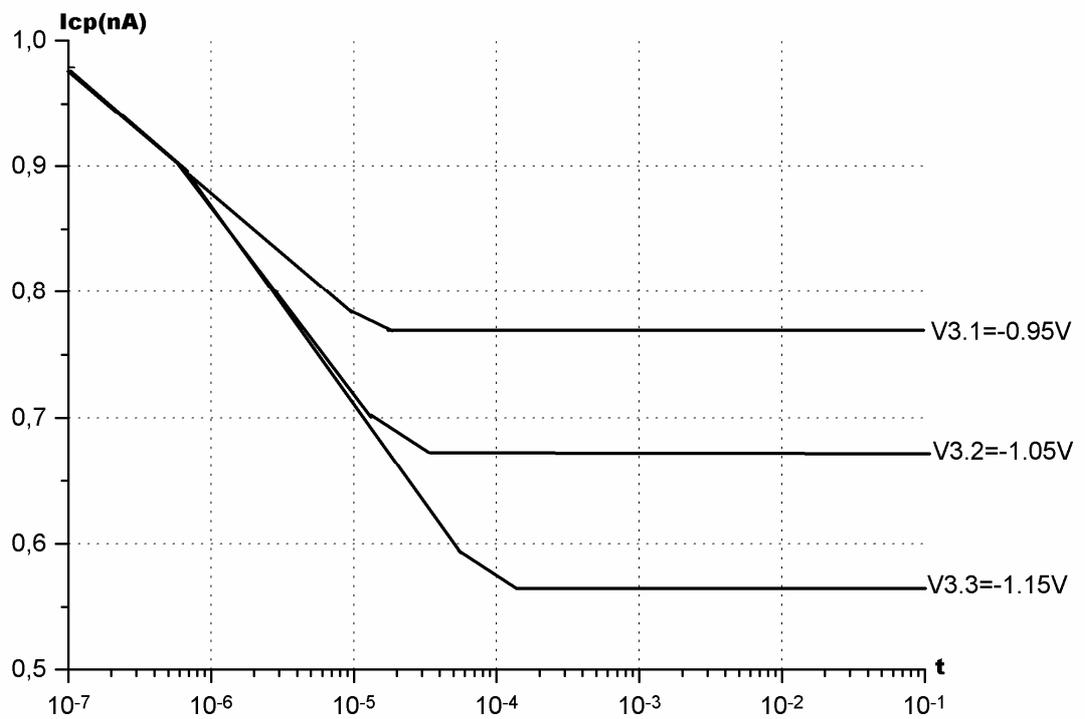


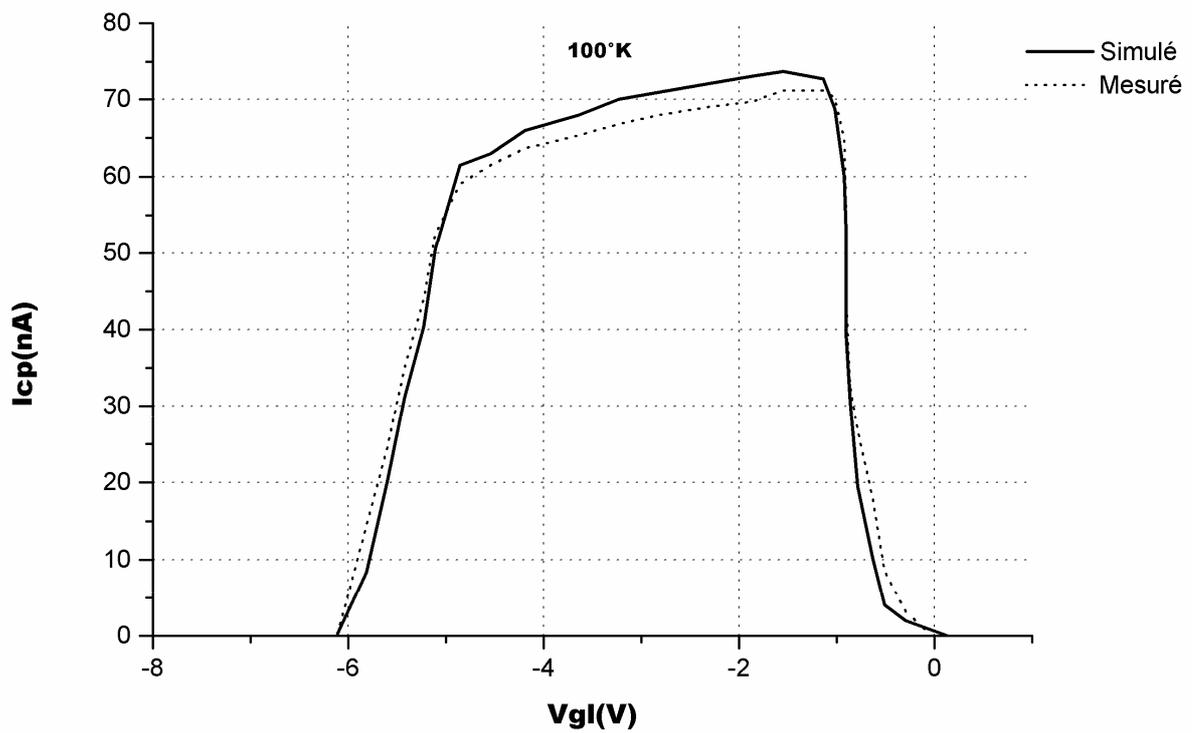
Figure 5.12. Variation du $I_{CP} = f(t_3)$ pour différentes valeurs de tension intermédiaire V_3 .

5.8 Validation des résultats

5.8.1 Effet de la température sur la technique de pompage de charge

Les courbes suivantes montrent l'effet de la température sur le courant pompé.

Figure 5.13. Variation du courant pompé en fonction de V_{gl} pour $T=100^{\circ}\text{K}$



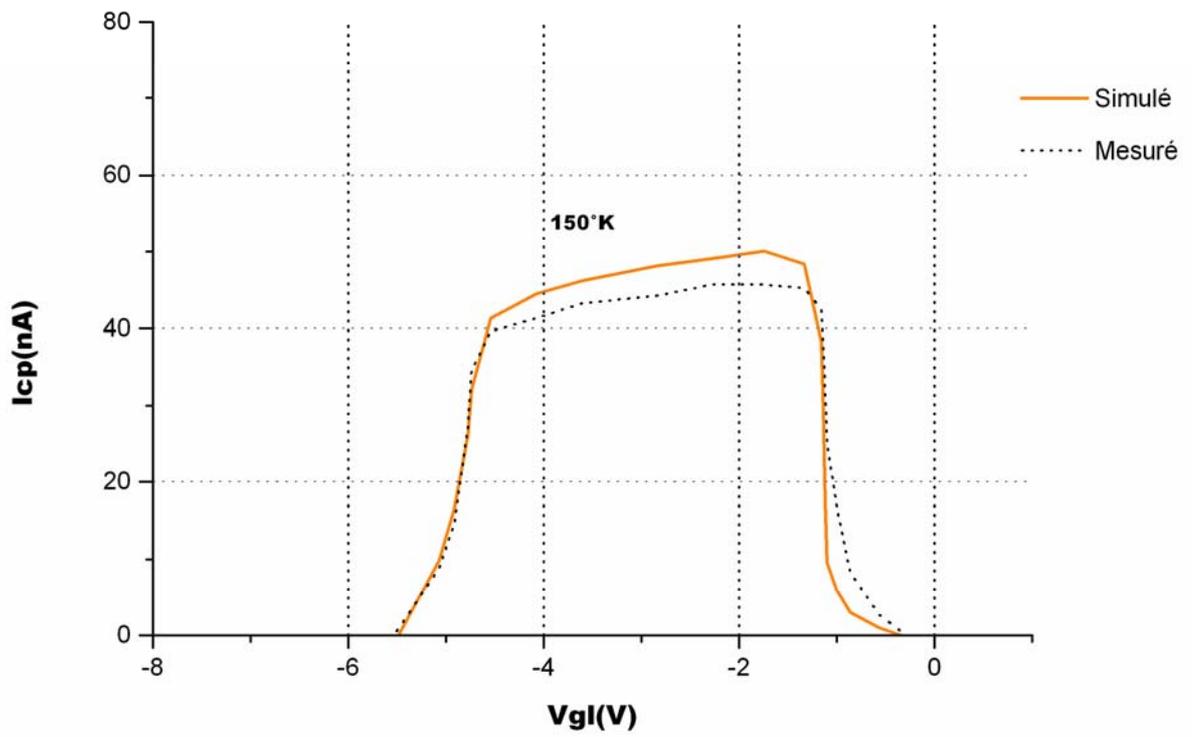


Figure 5.14. Variation du courant pompé en fonction de V_{gl} pour $T=150^{\circ}\text{K}$

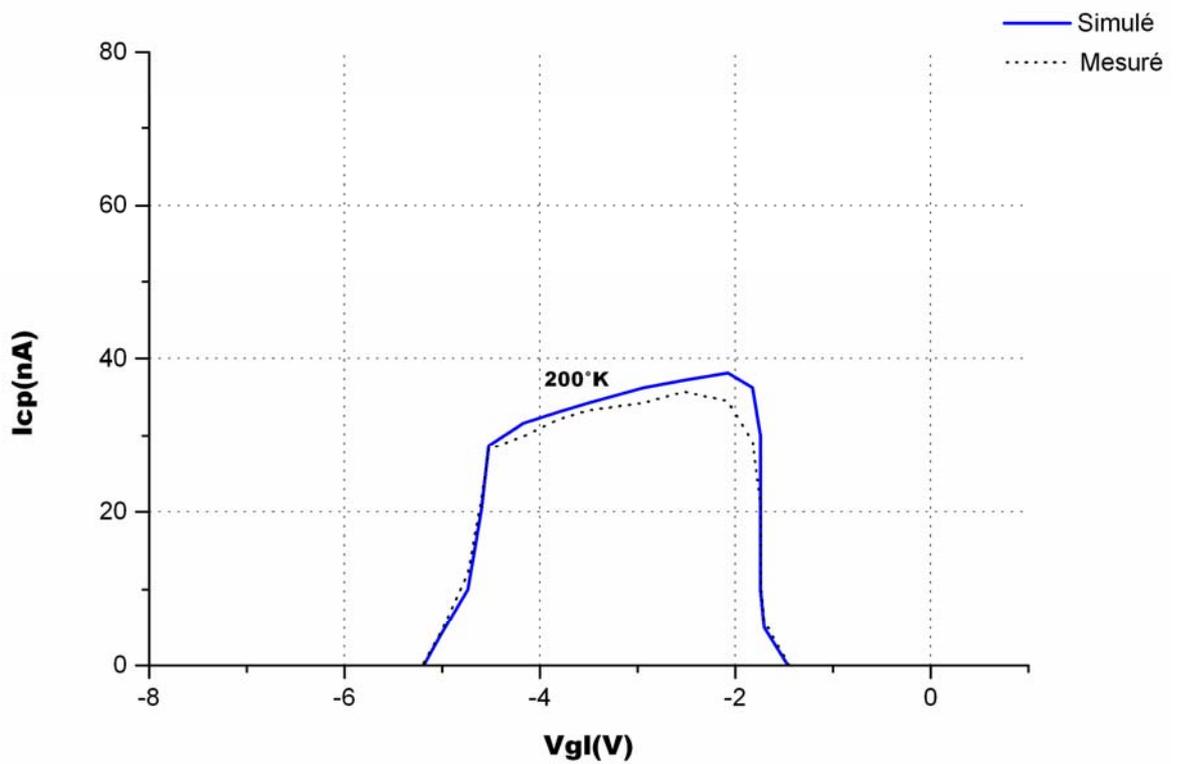


Figure 5.15. Variation du courant pompé en fonction de V_{gl} pour $T=200^{\circ}\text{K}$

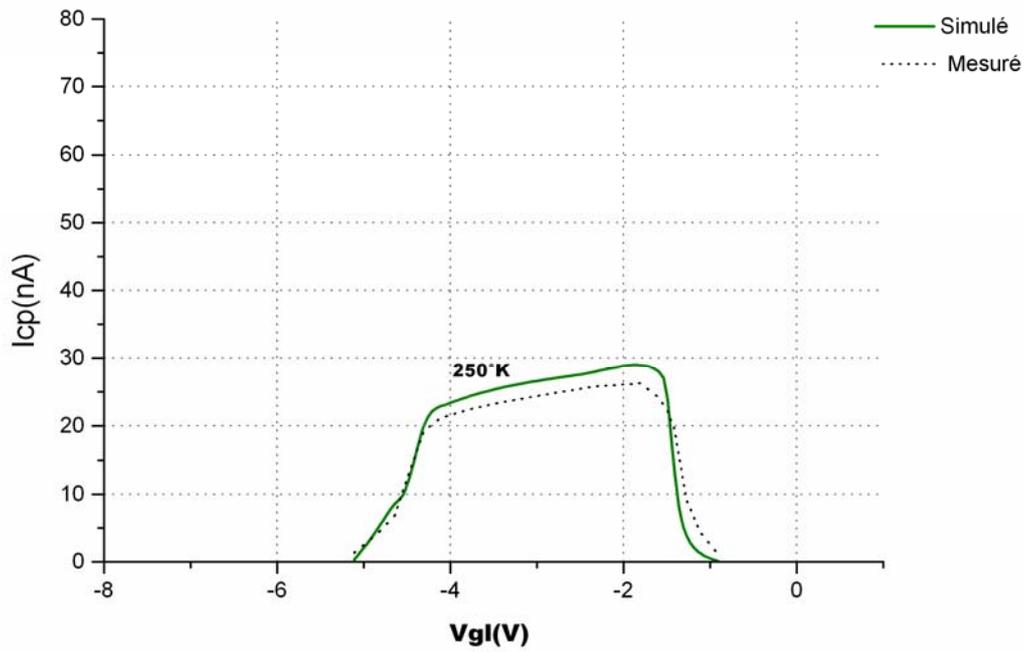


Figure 5.16. Variation du courant pompé en fonction de V_{gl} pour $T=250^{\circ}\text{K}$

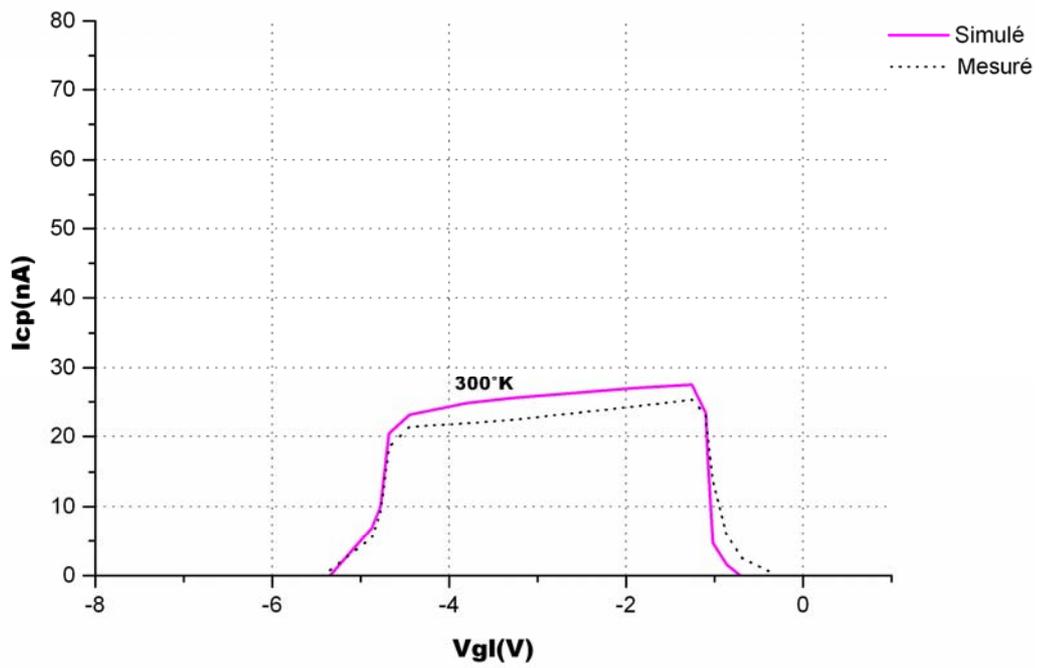


Figure 5.17 Variation du courant pompé en fonction de V_{gl} pour $T=300^{\circ}\text{K}$

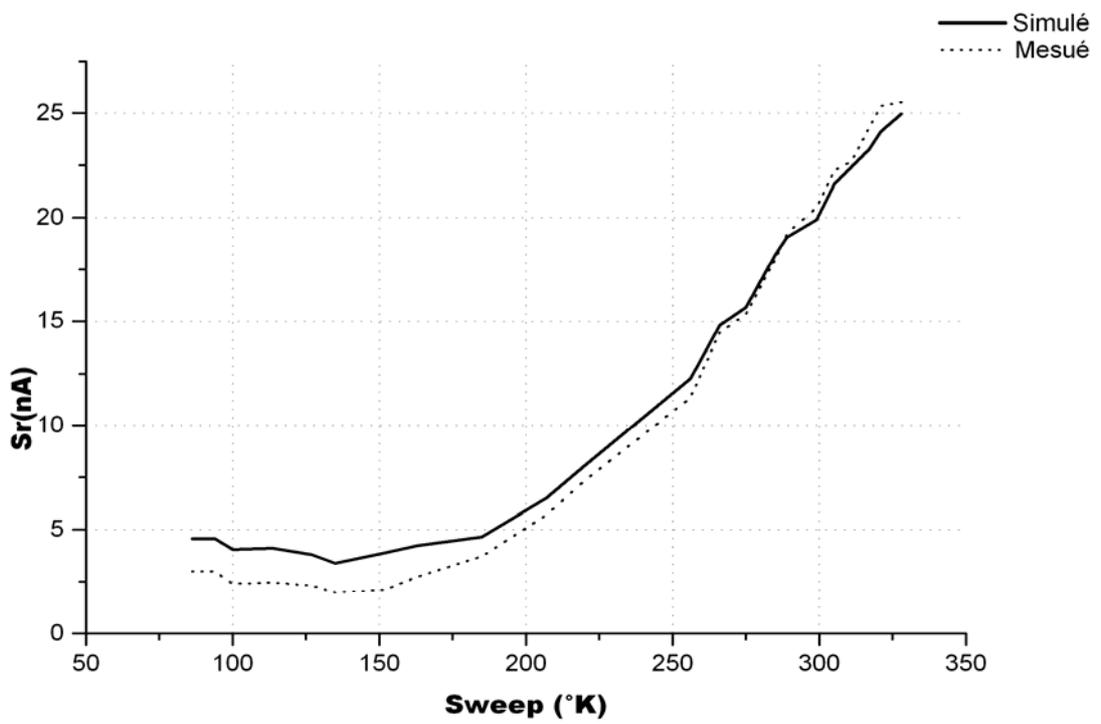
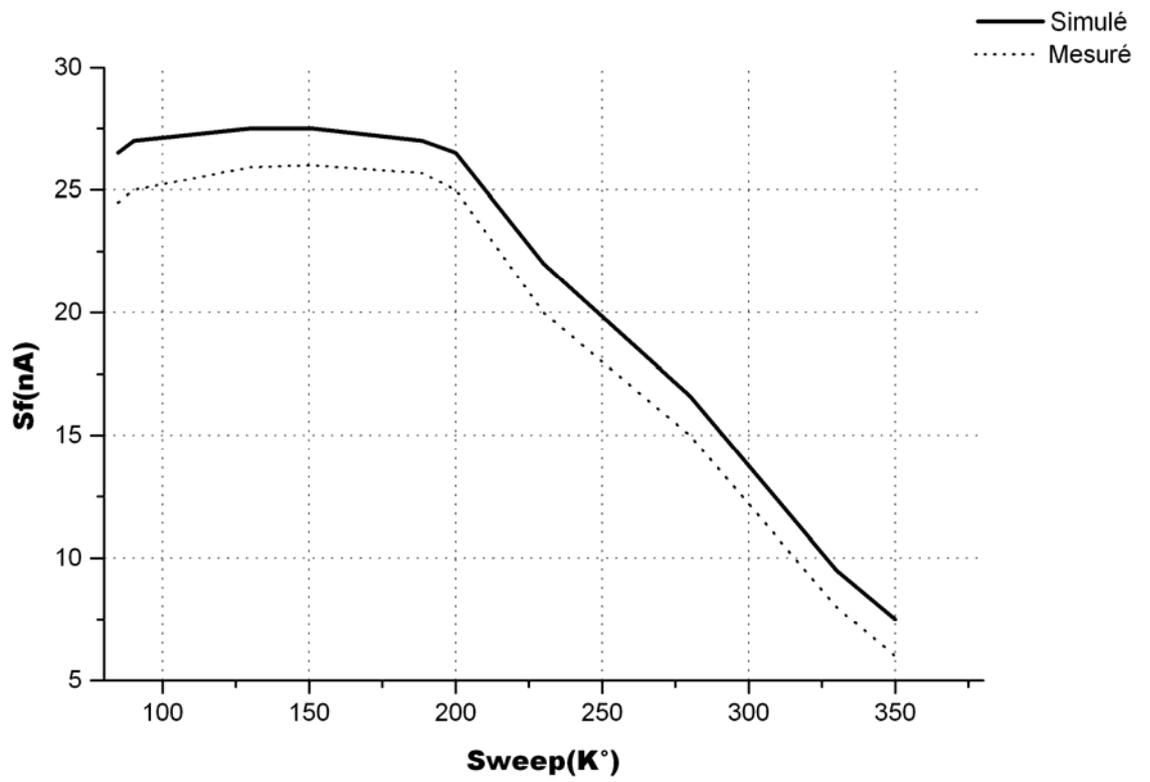


Figure 5.20. Variation du signal spectroscopique (S_r) Simulé et Mesuré

Sur l'ensemble des courbes ci-dessus, on note un bon accord entre nos résultats de simulation et ceux de la littérature [50].

On constate sur la figure 5.18 que le maximum du courant de pompage décroît lorsque la température augmente et que les flancs des courbes sont légèrement modifiés, ce qui traduit une légère variation de la tension de seuil du transistor V_{th} ainsi que la tension des bandes plates V_{fb} avec la température de même pour une tension de Grille ΔV_g constante

Ce processus peut être expliqué physiquement par l'augmentation du phénomène d'émission des pièges et la diminution de la recombinaison. Cette dernière provoque une augmentation sur le temps d'émission des électrons et des trous

5.8.2 La densité d'interface en fonction du potentiel de surface

La figure 5.21, représente la variation de la densité d'interface $D_{it}(\Psi_s)$ en fonction du potentiel de surface par la méthode de pompage de charge à trois niveaux. Un bon accord modèle- expérience est obtenu [57].

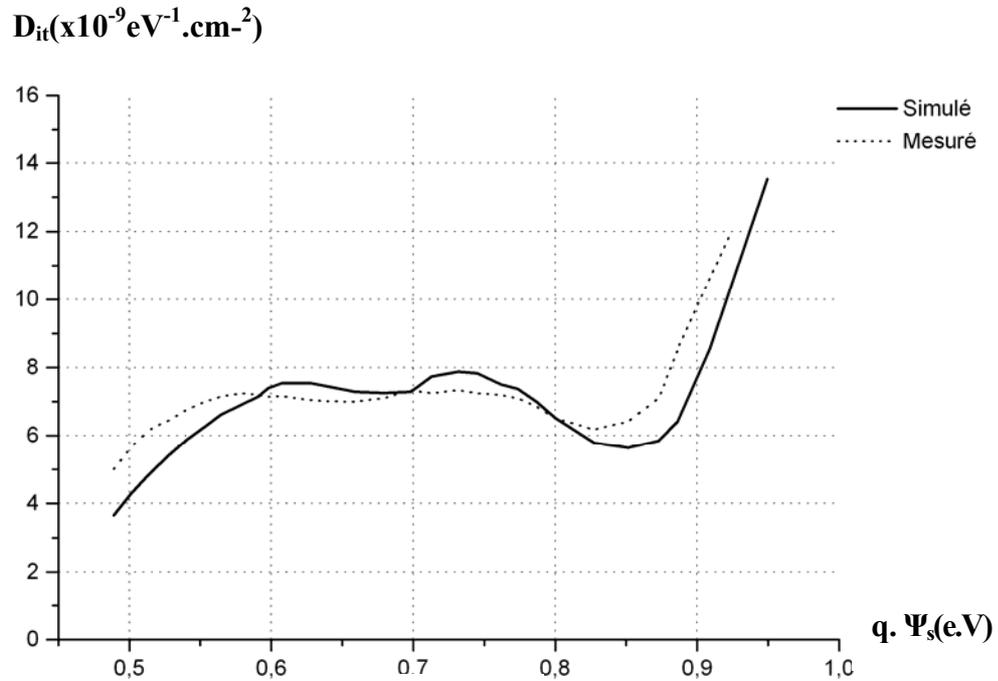


Figure 5.21. Variation de $D_{it}(\Psi_s)$ par la méthode de pompage de charge à trois niveaux.

5.8.3 Le courant pompé en fonction de la tension intermédiaire

Les figures suivantes montrent une comparaison entre les résultats de simulation et l'expérimental [58]. Encore une fois, on a validé nos résultats de simulation

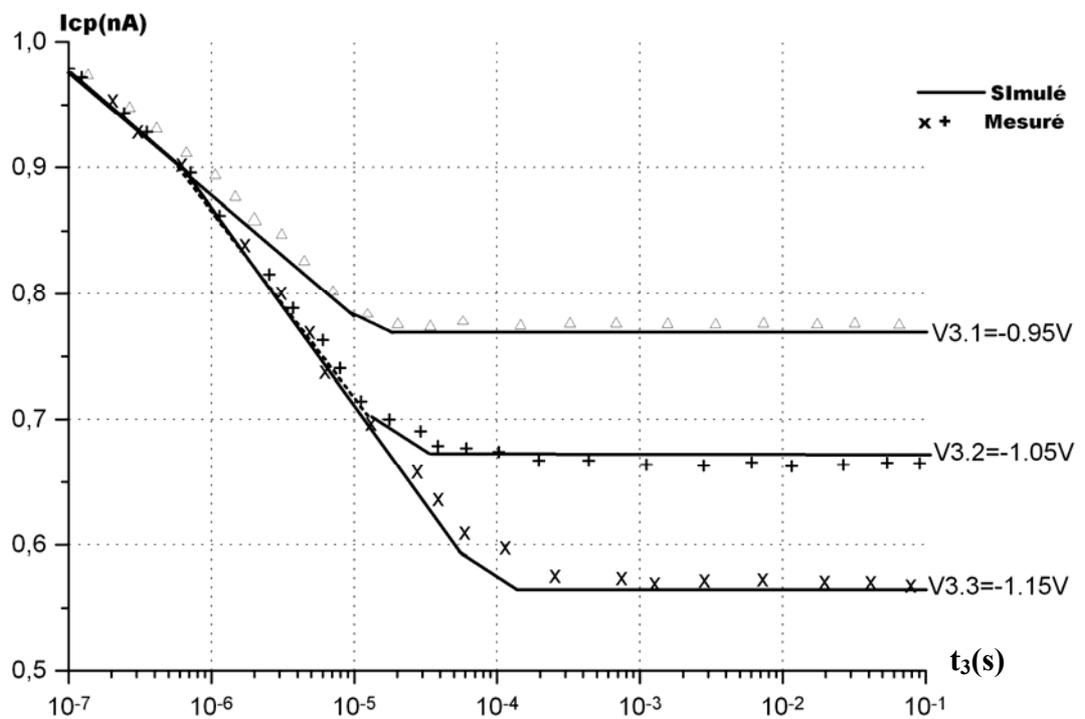
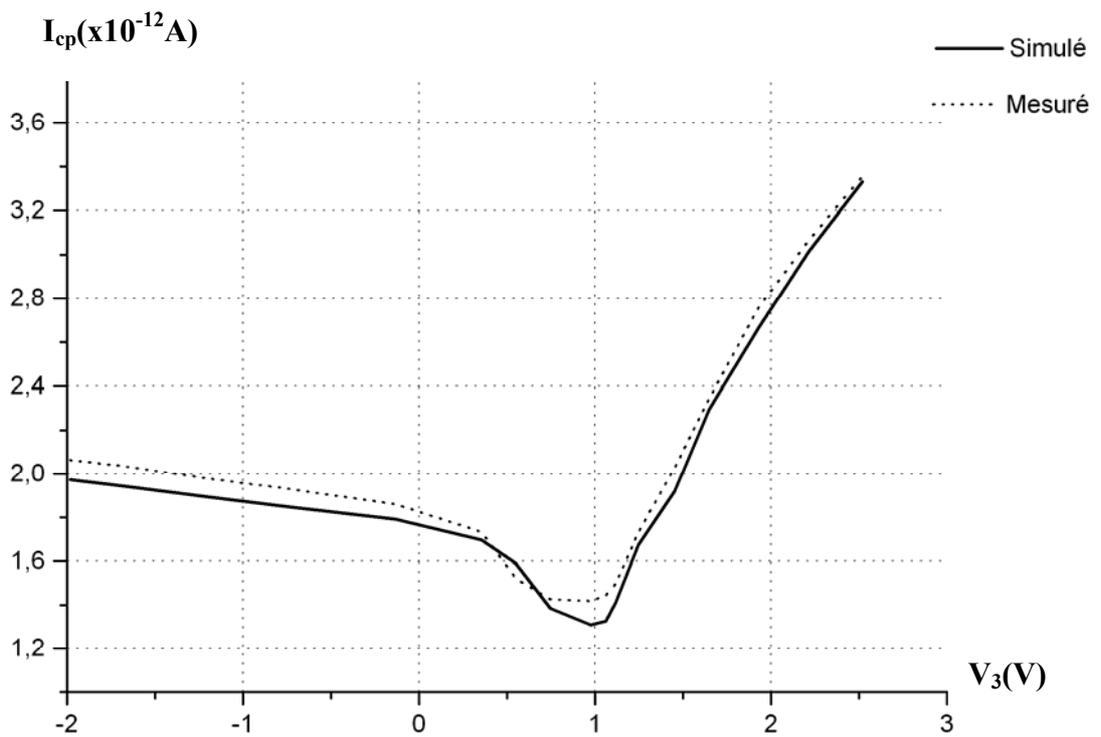


Figure 5.21. Variation du $I_{CP} = f(t_3)$ pour différentes valeurs de tension intermédiaire V_3 .

5.9 Conclusion

La méthode de détermination de la densité d'états d'interface spectrale, des sections efficaces de capture des électrons et des trous par le simulateur électrique ouvert SPICE3F4 reste intéressante est ceci à cause de l'étendue de la zone explorée dans la bande interdite du semiconducteur.

L'exploitation de la dépendance du courant pompé avec la température est à la base de la technique de pompage de charge spectroscopique. Cette technique ne permet pas d'accéder à la distribution énergétique des sections efficaces de capture des pièges d'interface d'une manière satisfaisante. C'est pour cela qu'on a utilisé la technique de pompage de charge à trois niveaux, cette technique a été développée et améliorée selon le modèle proposé.

CONCLUSION GENERALE

La modélisation et la simulation de la dégradation des caractéristiques et des paramètres du transistor MOS au cours du temps de fonctionnement représentent des outils très importants. En effet, elles permettent une meilleure compréhension des phénomènes physiques du vieillissement pour trouver des solutions technologiques afin d'atténuer la dégradation des dispositifs MOS en particulier ainsi que celles des circuits intégrés en général. Notre travail s'inscrit dans le cadre des recherches prospectives actuelles visant à étudier le vieillissement du transistor MOSFET ultracourt, et la qualité de l'interface Si-SiO₂, où la technique de pompage de charge est très utilisée.

L'aspect original de notre travail a été porté sur l'adaptation aussi complète que possible de l'ensemble des modèles et équations utilisés comme bases théoriques dans les techniques, soit de caractérisation ou de simulation du transistor MOS à partir du pompage de charge.

En premier lieu, on a développé une procédure d'extraction du potentiel de surface pour l'exploitation précise de nos résultats de simulation de pompage de charge, ainsi qu'

une méthode d'extraction des paramètres des transistors MOS a été établie et implantée dans le logiciel SPICE3F4.

L'étude approfondie des techniques de pompage de charge à deux et à trois niveaux nous a permis d'élaborer une nouvelle approche des mécanismes physiques mis en jeu durant un cycle de pompage de charge. En outre, le formalisme utilisé reste valable quelle que soit la méthode de pompage considérée (deux niveaux, spectroscopique et trois niveaux) et pour une répartition quelconque de la densité d'états dans la bande interdite du semiconducteur.

Cette étude a notamment donné lieu à une nouvelle procédure de détermination des expressions des niveaux de fin d'émission des électrons et des trous ($E_{em,e}$ et $E_{em,h}$). Nos calculs font apparaître un facteur $\ln(2)$ dans les expressions précédentes par rapport à celles données par Simmons. Ce facteur améliore la précision sur la densité d'états d'interface extraite par pompage de charge à deux niveaux et les sections efficaces de captures déduites du pompage de charge à trois niveaux.

Nous avons ainsi mis en évidence, par simulation numérique, que l'amplitude de la réponse en pompage de charge dépend de la température et surtout de la position énergétique dans la bande interdite d'un piège d'interface. De même, nous avons développé une méthode de détermination des caractéristiques des pièges d'interface en présence d'un courant tunnel.

Le modèle mathématique concernant la technique de pompage de charge à trois niveaux, que nous avons nommé CPM3 (three level Charge Pumping Model) est finalement implanté dans le simulateur SPICE3F4. La majorité des effets physiques ont été pris en compte dans ce modèle, pour les différentes régions de fonctionnement. La validation de ce modèle a été approuvée dans la représentation des courbes concernant la variation de la charge pompée ou le courant pompé en fonction des paramètres pris en considération.

Dans le cadre d'une continuation de notre recherche, des travaux complémentaires pourraient être envisagés comme suite logique à notre travail. Les modèles développés dans ce manuscrit peuvent être améliorés en intégrant l'influence des différents défauts existant avec du bruit.

On peut aussi envisager l'utilisation de la particularité des réseaux de neurones artificiels, connus généralement sous l'acronyme ANN (Artificial Neural Networks), qui constituent une approche fondamentalement nouvelle dans l'études des dispositifs microélectroniques.

Le domaine de la modélisation et de la simulation des dispositifs fortement submicroniques peut être considéré comme un champ important d'applications des réseaux de neurones artificiels. Par conséquent, l'étude de la possibilité d'utilisation des réseaux de neurones artificiels, d'examiner et de comprendre le transport de charges dans les nouveaux transistors afin de développer un modèle neuronal prédicteur de ce composant permettant ainsi d'étudier les possibilités et les limites de la graduation dimensionnelle vers l'échelle atomique des différents types de transistors en fonction des différents paramètre (La longueur de grille, l'épaisseur du canal, le dopage).

Le travail peut être achevé par l'implémentation des modèles développés par le code VHDL afin de rendre nos simulateurs exploitables par l'ensemble des concepteurs.

[1] P.K.Bondyopadhyay, Moore's Law Governs the Silicon Révolution, *Proc.IEEE*, Vol. 86, No. 1, pp. 78-81, 1998.

[2] F. Stern and Howard, Properties of semiconductor surface inversion layers in the electric quantum limit, *Phys. Rev*, Vol. 163, pp. 816-835, 1967.

[3] F. Stern, Quntum properties of surface space-charge layer, *CRC Crti Rev. Solid State Sci.*, Vol. 4, pp. 499-514, 1974.

[4] R.Rios, N. Arora, and al, A physical compact MOSFET model, including quantum mechanical effects, for statistical circuit design applications, in *Proc. IEEE Int. Electron Devices Meeting (IEDM)*, pp. 937-940.

[5] T. Janik and B. Majkusiak, Analysis of MOSFET based on the self-consistent solution to the Schrodinger and poisson équations and the local mobility model, *IEEE trans Electron Devices*, vol. 45, no.6, pp.1263-1271, Juin 1998.

- [6] G. Gildenblat, T.L. chen, and P.Bendix, Closed-form approximation for the perturbation of MOSFET surface potential by quantum mechanical, *Electronics Letters*, Vol. 36, No. 12, pp. 1072-1073, Jun 2000.
- [7] Y. Ma, L.Liu, and al, A new charge model including quantum mechanical effects in MOS structure inversion layer, *Solid Stat Electron*, Vol. 44, pp. 1697-1702, 2001.
- [8] R. Clerc, P.O' Sullivan, and al, A physical compact model for direct tunneling from NMOS inversion layers, *Solid Stat Electron*, Vol. 45, pp.1705-1716, 2001.
- [9] M. J. van Dort, P.H. Woerlee, and al, Influence of high substrate doping levels on threshold voltage and mobility of deep-submicrometer MOSFET's, *IEEE Trans Electron Devices*, Vol. 39, No.4, pp.932-938, Apr. 1992.
- [10] S. M. Sze, *VLSI Technology*, L. E. Katz, 1983.
- [11] N. Arora, *MOSFET models for VLSI circuit simulation*, Springer-Verlag, 1992.
- [12] B. Balland, G. Barbottin, *Defects in silica films, their nature-their properties*, Vol. 1, pp. 104-149, 1986.
- [13] E. Takeda, C. Y. Yang, A. M. Hamada; *Hot-carrier effects in MOS devices*; ed. Académie Press, INC, 1995.
- [14] S. M. Cheng, C. M. Yih, J. C. Yeh, S. N. Kuo and S. S. Chung; A unified approach to profiling the lateral distributions of both oxide charge and interface states in n-MOSFET's under various bias stress conditions; *IEEE Trans. Electron. Dev.*, Vol. 44, No. 11, pp. 1908-1913, 1997.
- [15] R.L. Mozzi, B.E. Warren, *The structure of vitreous silica*, *J. Appl. Cryst*, Vol. 2, p. 164, 1969.
- [16] Z. A. Weinberg, W. C. Johnson, M. A. Lampert, Determination of the sign of carrier transported across SiO₂ films on Si, *Appl. Phys. Lett.*, vol. 25 (1), pp. 42-43, 1974.

[17] Y. Nishi, *Study of silicon-silicon dioxide structure by electron spin resonance*, Jpn. J. Appl. Phys., Vol. 10, No 1, p. 52, 1971.

[18] B. Balland, G. Barbottin, Trapping and detrapping kinetics impact on C(V) and I(V) curves, Vol. 2, pp. 17-81, 1989.

[19] M. J. Uren, J. H. Stathis, E. Cartier, *Conductance measurements on P_b centers at the (111) Si:SiO₂ interface*, J. Appl. Phys., vol. 80 (7), pp 3915-3922, 1996.

[20] D.M Fleetwood., P.S Winokur., R.A Reber. T.L Meisenheimer., J.R Schwank., M.R. Shaneyfelt and L.C Riewe, Effect of oxide traps, interface traps, and border traps on metal-oxide-semiconductor devices. J. Phys., Vol. No. 10, pp. 5058-5074, 1993.

[21] P.J Caplan., E.H Poindexter., B.E Deal. and R.R Razouk, interface states, and oxide fixed charge in thermally oxidized sih'co, wafer. J. Appl. Phys., Vol. 50, No. 9, pp. 5874-5884, 1979.

[22] E.H Pondexter , P.J Caplan and Gerardi G.J, Chemical and structural features of inherent and process-induced defects in oxidized silicon in the physics and chemistry of SiO₂ and Si-SiO₂ interface, Edited by C.R Helms and B.E Deal. New York: Plenum Press, pp .299-308, 1988.

[23] C. Svensson, the defect structure of the Si-SiO₂ interface, a model based on trivalent silicon and its hydrogen « compounds », In the physics of SiO₂ and its interface, S.T. Pantelides (eds), New-York :Pergamon, pp. 328-332, 1978.

[24] L. Thanh and P.J. Balk; Elimination and génération of Si-SiO₂ interface traps by low temperature hydrogen annealing., J. Electrochem. Soc., Vol. 135, No. 7, pp. 1797-1801, 1988.

[25] T. Sakurai and T. Sugano, Theory of continuously distributed trap states at Si-SiO₂ interface, J. Appl. Phys, Vol. 52, No. 4 , pp. 2889-2849, 1981.

[26] W. Shockley, W. T. Read, Statistics of the recombination of holes and electrons, Phys. Rev., Vol. 87, No 5, pp. 835-842, 1952.

[27] G. Lucovsky and D.J. Chadi, A microscopic model for the Q_{ss} defect at the Si-SiO₂ interface, in the physics of MOS insulator, Galeener, New York : Pergamon Press, pp. 301-305, 1981.

[28] S.S Brugler and P.G.A Jespers, Charge pumping in MOS devices, IEEE Trans Electron Devices, Vol 16, pp.297-302, 1969.

[29] G. Van den bosch, G. Groeseneken, P. Heremans and H.E. Maes, A new charge pumping procedure to measure interface trap energy distributions on MOSFET's, Proc European Solid State Device, pp.579-583, 1990.

[30] A.B.M. Elliot, The use of charge pumping currents to measure surface states densities in MOS transistors, Solid-State Electronics, Vol. 19, pp.241-247 , 1976.

[31] P. Heremans, J. Witters, G. Groeseneken and H. E. Maes, Analysis of the charge pumping technique and its application for the evaluation of MOSFET degradation, IEEE Trans. Electron Devices, Vol. 36, No. 7, pp.1318-1335, 1989.

[32] R. Giahn-Horng and al, A new method for characterizing the spatial distributions of interface states and oxide-trapped charges in LDD n-MOSFET's, IEEE Trans. on Electron Devices, No. 1, pp. 81-89, January 1996.

[33] M. Declercq and P. Jespers, Analysis of interface properties in MOS transistors by means of charge pumping measurements, Acta Techn. Belgica, Vol. 9, pp. 244-253, 1974.

[34] H. M. Maes and G. Groeseneken, Determination of spatial surface state density distribution in MOS and SIMOS transistors after channel hot electron injection, Electronics Letters, Vol. 18, No. 9, pp. 372-374, 1982.

- [35] G. Groeseneken, H. E. Maes, N. Beltran and R. De Keersmaecker, A Reliable Approach to Charge Pumping Measurements in MOS Transistors, IEEE Trans. Electron. Devices, Vol. 31, No. 1, pp. 42-53, 1984.
- [36] R. A. Wachnik and J. R. Lowney, A model for the charge-pumping current based on small rectangular voltage pulses, Solid-State Electron., Vol. 29, No. 4, pp. 447-460, 1986.
- [37] J. G. Simmons and L. S. Wei, Theory of dynamic charge current and capacitance characteristics in MIS systems containing distributed surface traps, Solid-State Electron., Vol. 16, No 1, pp. 53-56, 1973.
- [38] S. M. Sze, Physics of semiconductor devices, 2nd edition, éditions Wiley, pp. 431-510, 1981.
- [39] J. L. Autran, F. Seigneur, C. Plossu and B. Balland, Characterization of Si-SiO₂ interface states: Comparison between different charge pumping and capacitance techniques, J. Appl. Phys., Vol. 74, No 6, pp. 3932-3935, 1993.
- [40] G. Van den bosch, G. V. Groeseneken, P. Heremans and H. E. Maes, Spectroscopic Charge Pumping : A New Procedure for Measuring Interface Trap Distributions on MOS Transistors, IEEE Trans. Electron devices, Vol. 38, No 8, pp. 1820-1831, 1991.
- [41] J.L. Autran, Contribution au développement de nouvelles techniques de pompage de charge pour l'étude des défauts d'interface dans les transistors MOS silicium submicroniques, thèse de doctorat, INSA Lyon, Octobre 1994 .
- [42] W. L. Tseng, A new charge pumping method of measuring Si-SiO₂ interface states, J. Appl. Phys., Vol. 62, No 2, pp 591-599, 1987.
- [43] J. E. Chung and R. S. Muller, The development and application of a Si-SiO₂ interface trap measurements system based on staircase charge pumping technique, Solid-State Electronics., Vol. 32 , No 10, pp. 867-882, 1989.

- [44] C. N. Berglund, Surface states at steam-grown silicon-silicon dioxide interfaces, IEEE Trans. Electron Devices, Vol. 13, No 10, pp. 701-705, 1966.
- [45] F. Scheid, Analyse Numérique, cours et problèmes, Paris, Mc GRAW HILL, p.423, 1985.
- [46] F. DJAHLI, J. L. Autran, C. Plossu and B. Balland, Use of charge pumping technique to understand non uniform n channel MOSFET dégradation, Mat.Sci.eng.B, Vol. 23, No. 2, pp. 120-122, 1994.
- [47] N. S. Saks and M. G. Ancona, Determination of interface trap capture cross sections using three-level charge pumping, IEEE Electron Dev. Lett., Vol. 11, No 8, pp. 339-341, 1990.
- [48] M.G. Ancona and N.S. Saks, Numerical simulation of three-level charge pumping J.app.phys, Vol 71, N° 9, pp.4415-4421, 1992.
- [49] M. Kejhar, Double-pulse charge pumping technique, IEEE Electron Device Letters, Vol 13, No 6, pp.344-346, 1992 .
- [50] N. S. Saks, M. G. Ancona and W. Chen, Interface trap measurements using three-level charge pumping, Proc Insulat films semicond confluivr pool, pp. 139-142, 1991.
- [51] J. L. Autran and C. Chabrierie, Use of charge pumping technique with a sinusoidal gate waveform, Solid-State Electronics , Vol. 39, pp. 1394-1395, 1996
- [52] J. L. Autran B. Ballan and D. Babot, charge pumping techniques their use for diagnosis and interface states studies in MOS transistor, Elsevier Science, Vol. 3, pp. 405-493, 1999.
- [53] Y. Maneglia, analyse en profondeur des défauts de l'interface si-sio2 par la technique du pompage de charges, Thèse de doctorat, Grenoble LPCS, 1998
- [54] O. Alali, Modélisation VHDL-AMS analogique et simulation SPICE, Thèse de doctorat, Ecole Supérieur des Télécommunications, Paris, 1998.
- [55] N.M Lewis, Contribution à la Modélisation comportementale des circuits analogiques, Thèse de doctorat, Université de Bordeaux1, 1997.

[56] D. Bauza, Detection of slow trap in the oxide of MOS transistors by a new current DLTS technique, Electronics Letters, Vol. 30, No. 6, pp. 484-485, 1994.

[57] G. Ghibaudo and N. S. Saks, Investigation of the charge pumping current in Metal-Oxide-Semiconductor structures, J. Appl. Phys., Vol. 14, No 3, pp 107-109, 1989.

[58] G. Van den bosch, G. Groeseneken and P. Heremans, On the géométrie component of charge pumpng Current in MOSFETs, IEEE Electron Device Letters, Vol 14, No .3, pp 107-109, 1993.

[59] M.Sellami, M. Kahouadji., Surface potential determination in MOS transistors combining current-voltage and Spectroscopic charge pumping, International conference on advances in processing, testing and application of dielectric materials, Beyrouth (Liban) May 17 – 19, 2002.

[60] M.Sellami, , M.Bouchemat, M.Kahouadji and F.Djahli , A three-level charge pumping model for submicronic MOSFET interface defaults simulation, 8TH IEEE INTERNATIONAL CONFERENCE ON SOLID DIELECTRICS Toulouse (France) ICSD 2004, Jul 5-6, 2004

[61] M.Sellami, , M.Bouchemat, M.Kahouadji and F.Djahli, Characterization of interface Traps on MOS transistor submicronic By the Three level charge pumping, J. Phys. 4, pp.321-325, 2005

[62] M.Sellami, M.Bouchemat, S.Mouetsi and F.Djahli., In-depth analysis of the si-sio2 interface traps by the three level charge pumping, Tenusie Avril 2006.

[63] M.Sellami, M.Bouchemat, S.Mouetsi and F.Djahli, Modeling and simulation of ultra-thin SiO₂ by capacitance–voltage and charge pumping measurements, Colloque Franco-Libanais sur la Science des Matériaux (CSM5), Beyrouth (Liban) 17 – 19, Mai 2006.

Résumé:

A cause de son efficacité, de sa grande précision et de sa facilité de mise en œuvre par rapport aux techniques classiques de caractérisation de l'interface Si-SiO₂ (C-V, DLTS, Conductance...), la technique de pompage de charge a connu un grand essor des dernières années. Beaucoup d'améliorations lui ont été apportées et plusieurs techniques dérivées ont été développées (Pompage à trois niveaux, spectroscopie...). Cette technique est particulièrement utilisée pour analyser les dégradations des transistors MOS de très faible géométrie, où les autres techniques ne sont plus d'aucune utilité. Ces dégradations conduisent généralement à la création d'une charge fixe piégée dans la couche d'oxyde et de défauts électriquement actifs à l'interface Oxyde semi-conducteur, après l'application d'une contrainte de vieillissement (rayonnement, ionisation, injection de porteurs). Ce vieillissement est d'autant plus prononcé que les dimensions sont faibles, ce qui représente le principal obstacle que la micro-électronique doit surmonter

Cette thèse a pour objectif d'effectuer une simulation de la technique de pompage à trois niveaux et la modélisation des mécanismes d'émission et de capture.

Abstract :

Because of its efficiency, its high precision and its easy use regarding to classical techniques of Si-SiO₂ (C-V, DLTS, Conductance....), interface characterization, the charge pumping technique has seen a large evolution these years. Many improvements have been made other, derivation techniques have been developed (at three-level charge pumping, spectroscopic charge pumping). This technique is particularly used for very slight geometry MOS transistors damaging, where other techniques have no utility. This

damaging often leads to the creation of a fixed trapped charge in the oxide coat and active electronically defaults in the oxide Semi-conductor interface after the application of ageing constraint (ionizing radiation, injection carrier). This ageing is so pronounced when the dimensions are slight this represents the main obstacle that the microelectronics must face. In this these we simulate the three-level charge pumping technique with SPICE3F4 simulator. This simulation will permit the obtaining of spatial and energetic spread of defaults at the interface.

